

# 多传感器视觉系统高速 1394 总线接口电路设计

## 摘 要

通常,对于小型物体,用一个视觉传感器组成的视觉测量系统,就可能满足测量要求,而对于大型被测对象,如汽车外壳各部位的定位坐标的测量,可能需要几十个视觉传感器组成一个庞大的测量系统,才能实现测量任务。由于视觉传感器输出的信号是图像信号,对于大视觉测量系统,必然是数据量大。因此,当多传感器视觉测量系统用于执行大规模生产线 100%在线测量任务时,如何采用高速现场总线有效地控制各视觉传感器之间的协同工作和提高视觉传感器图像信号的传输速度,采用并行图像处理技术实时地处理各传感器的图像与图形信号,减小测量系统的测量时间,满足生产线的生产节拍要求,是多视觉测量系统必须解决的关键问题之一。

为此,本文根据 1394 总线不仅具有高度可靠的控制指令和数据异步传输能力,同时还能具有高速同步图像传输、非常强的网络扩展和点对点通信等诸多优点,研究了高速 1394 总线多传感器视觉系统的控制架构与视觉图像并行采集与处理技术。利用 1394 总线传输速度快、能同时执行异步传输与同步传输的优点,把多传感器的控制信号网络与图像数据传输信号网络合而为一,简化整个控制系统的架构设计。文中重点研究了 1394 总线多传感器视觉系统的接口单元的设计技术,在接口设计中充分利用 1394 总线网络扩展能力强的特点,设计了可挂接多路 1394 数字摄像机的接口单元模块,给出了各个组成子模块的硬件结构设计方法,描述了系统 1394 网络通讯的流程,并编制调试软件。为了方便 1394 接口模块的调试和组成的视觉系统的调试,还设计了接口模块调试图像显示模块和各个摄像机节点地址 LED 显示单元。为了今后在该 1394 接口模块的基础上进一步开发相应的 DSP 并行图像与图形处理单元模块,在 1394 接口模块设计时,充分考虑了其扩展能力,在该接口模块中预留了 16 位并行数据读取接口,使得设计的 1394 总线接口模块能够与高速 DSP 处理器无缝链接。接口电路调试结果表明本文所设计的 1394 接口电路达到了预期的设计指标。

关键词:多传感器视觉系统, 1394 总线, 接口电路, 图像, 视觉检测

# **The Interface Circuitry Design of High Speed 1394 Bus for Multi-Sensor Vision Systems**

## **Abstract**

For measuring a small part using a machine vision technique in industry, a system containing one vision sensor may be employed. However, for measuring a large object, such as a car body, a large scale measuring system consisting of several dozens of vision sensors may be adopted. In such a large scale multi-sensor vision system, it is apparently time-consuming to transmit the images from the vision sensors into the master computer and then process the image data. Therefore, to reduce the measurement time of a multi-sensor vision system for 100% on-line measurement of a large scale object in a production line, the issues involved in using a high speed bus to control the sensors working effectively and increase the speed of image signal transmission, and developing a parallel image processing technique to process the image data are crucial.

Considering 1394 bus has the excellent abilities of very credible asynchronous transmission for control command and data, high speed synchronous transmission for image signal, easy network configuration and point-to-point communication, etc., the architecture of a multi-sensor vision system based on high speed 1394 bus and the technique of DSP parallel image grabbing and processing in the system are investigated in the paper. Thanks to the 1394 bus which has high speed data transmission and can carry out synchronous and asynchronous transmission at the same time, the control signal and image signal of the system can share the same 1394 bus. This facilitates the configuration of a large scale multi-sensor vision system. In the paper, the research work is concentrated in designing the 1394 bus interface circuitry for a multi-sensor vision system. The interface circuitry designed can connect 2 to 4 1394 cameras. In the paper, the schematic and PCB diagrams of the circuitry are illustrated. The communication procedure of control command and image data in the circuitry is depicted. The debugging program of the circuitry is also listed. In order to facilitate debugging the interface circuitry as well as the corresponding multi-sensor vision systems, a LED unit showing the 1394 bus node number in a multi-sensor vision system and a video signal transformation unit are designed. To further develop a DSP parallel image processing unit on the basis of the 1394 interface circuitry, the extension ability of the circuitry is fully optimized. A 16-bits parallel read/write port, which can seamlessly connect the 1394 bus to the future DSP unit, is designed on the circuitry. The debugging experimental results show that the design of the 1394 interface circuitry is successful.

**Key words:** multi-sensor vision system; 1394 bus, interface circuitry, image.

## 插图清单

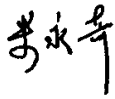
图 1-1 视觉检测系统的组成.....	3
图 1-2 1394 6 芯电缆界面图.....	6
图 2-1 模块、节点和元件结构.....	9
图 2-2 串行总线物理拓扑.....	10
图 2-3 寄存器空间分配.....	11
图 2-4 协议层结构.....	12
图 2-5 异步事务和等时事务的对比.....	14
图 2-6 自标识后的网络拓扑.....	19
图 3-1 视觉传感器 1394 网络结构框图.....	22
图 3-2 传感器控制与图象处理模块结构图.....	23
图 3-3 链路层控制电路.....	26
图 3-4 链路层与 DSP 的连接.....	27
图 3-5 物理端口连接图.....	28
图 3-6 物理层与链路层的连接.....	29
图 3-7 数码显示电路.....	30
图 3-8 电源隔离电路.....	31
图 3-9 5V 电源转换电路.....	31
图 3-10 图像处理单元.....	32
图 3-11 HPI 接口.....	34
图 4-1 系统软件结构体系.....	35
图 4-2 TSB12LV32 配置流程.....	37
图 4-3 中断服务流程.....	40
图 4-4 ATF 中异步包发送格式.....	42
图 4-5 异步命令包处理流程图.....	43
图 4-6 400Mbps 下同步包的接收.....	46
图 5-1 系统实物图.....	48
图 5-2 仿真器对链路层的配置.....	49
图 5-3 主机接口读时序.....	50
图 5-4 主机接口写时序.....	50
图 5-5 异步数据的发送.....	51
图 5-6 异步数据在数码管的显示.....	52
图 5-7 照相机同步数据的获取.....	52
图 5-8 测试板框图.....	53
图 5-9 测试板实物图.....	53

## 表格清单

表 2-1 1394 总线节点内部地址空间.....	11
表 2-2 等时数据流包的格式.....	15
表 2-3 主要异步包格式.....	15
表 3-1 电压分布表.....	30
表 4-1 总线信息块格式.....	38
表 4-2 块包中多出的 quadlet.....	42
表 4-3 常用 tcode 所代表的事物类型.....	42
表 4-4 异步 quadlet 接收格式.....	44
表 4-5 GRF 中接收到的数据.....	44
表 4-6 ATF 发送的数据.....	44
表 4-7 等时传送格式.....	46
表 5-1 ROM 读请求包.....	51

## 独 创 性 声 明

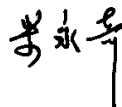
本人声明所呈交的学位论文是本人在导师指导下进行的研究工作及取得的  
研究成果。据我所知，除了文中特别加以标注和致谢的地方外，论文中不包含  
其他人已经发表或撰写过的研究成果，也不包含为获得合肥工业大学  
或其他教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究  
所做的任何贡献均已在论文中作了明确的说明并表示谢意。

学位论文作者签名： 签字日期：2007年6月7日

## 学位论文版权使用授权书

本学位论文作者完全了解 合肥工业大学 有关保留、使用学位论文的规  
定，有权保留并向国家有关部门或机构送交论文的复印件和磁盘，允许论文被  
查阅和借阅。本人授权 合肥工业大学 可以将学位论文的全部或部分内  
容编入有关数据库进行检索，可以采用影印、缩印或扫描等复制手段保存、汇编学  
位论文。

(保密的学位论文在解密后适用本授权书)

学位论文作者签名：

签字日期：2007年6月7日  
日

导师签名：

签字日期：07年6月

学位论文作者毕业后去向：

工作单位：

通讯地址：

电话：

邮编：

## 致 谢

本文的研究自始至终受到了导师卢荣胜教授的精心指导与亲切关怀，他最大限度地提供了良好的学习和科研条件，使我的专业技术水平和科研能力得到了明显的大的提升。卢老师所表现出的严谨的治学态度、精深的学术造诣和高尚的人格魅力，堪称良师典范，他在科研上孜孜以求、诲人不倦的风格以及在生活上对我的关怀备至都将使我铭记终生，也是我学习的榜样。在此本人对卢老师表示由衷敬意和真诚感谢！

感谢李勇老师在我的设计中对于硬件电路板的制板与调试所给予的帮助，李勇老师担负了电路板的制板工作，这使得调试工作缩短了周期，也让我在调试过程中学到了更多的知识。

感谢仪器仪表学院陈晓怀教授和李晓玲老师等在科研和生活上给予的关心和帮助。

感谢实验室的丁苏红老师和王宏涛高工在课题的实验研究中提供的支持和帮助，为课题的顺利完成提供了保证。

感谢师兄朱贵峰及师弟李其、刘宁、李其德等同学，在科研和生活上给予的启发和帮助。

感谢仪器仪表学院给我提供了这难得的学习机会和非常好的科研条件，感谢在我学习和生活上给予过帮助的所有热心人。

最后，特别感谢我的父母对我的关心和爱护，感谢兄弟姐妹们对我求学以来的支持和帮助，我将努力用更好的成绩来回报他们。

**作者：朱永奇**

2007 年 5 月于合肥工业大学

# 第一章 绪 论

## 1.1 引 言

美国制造工程师协会（SME Society of Manufacturing Engineers）机器视觉分会和美国机器人工业协会（RIA Robotic Industries Association）的自动化视觉分会对机器视觉下的定义为：“机器视觉是通过光学的装置和非接触的传感器自动地和处理一个真实物体的图像，以获得所需信息或用于控制机器人运动的装置”。

在现代工业自动化生产中，涉及到各种各样的检验、生产监视及零件识别应用，例如零配件批量加工的尺寸检查，自动装配的完整性检查，电子装配线的元件自动定位，IC 上的字符识别等。通常人眼无法连续、稳定地完成这些带有高度重复性和智能性的工作，其它物理量传感器也难有用武之地。由此人们开始考虑利用光电成像系统采集被控目标的图像，而后经计算机或专用的图像处理模块进行数字化处理，根据图像的像素分布、亮度和颜色等信息，来进行尺寸、形状、颜色等的判别。这样，就把计算机的快速性、可重复性，与人眼视觉的高度智能化和抽象能力相结合，由此产生了机器视觉的概念。

随着电子学、光学、计算机技术的日趋完善，机器视觉技术的发展和应用出现了一个飞跃，因为这些应用均以商品化的 CCD 摄像机、激光器(LD)以及相应的电子产品（计算机、专用图像采集系统和低级图像处理系统等）为基础。同时人们在诸如模式识别、图像处理、人工智能技术等相关领域取得的巨大成就也极大地推动了计算机视觉技术的发展。以计算机视觉为理论基础的机器视觉的兴起为人们提供了一种新的检测手段，其应用正逐渐渗透到电子工业、汽车工业以及其它许多工业等，在生产加工、尺寸控制过程起着重要作用。

机器视觉检测技术是用光学和电子器件模拟生物视觉的某些功能，以获取被测物体的特征信息，完成物体外形的检测，如物体尺寸、形状位置、表面平整度等。狭义上可以理解为采用 CCD 摄像机的视觉传感器获取被测信息的自动化检测。目前随着超大规模集成电路（VLSI）技术的发展，专用视频解码器和现场可编程逻辑阵列(FPGA)等的出现，为视觉检测信号的处理提供了新的手段，使研制实时在线视觉检测系统成为现实。

视觉检测技术因其精度适中，能够实现非接触测量，特别适合于产品质量在线监控领域。视觉检测技术强调的是测量精度、速度以及工业现场环境下的可靠性。如何提高视觉测量系统的实时性与测量精度，并能可靠地用于产品 100%在线实时监控将是视觉检测技术的主要研究内容。

## 1.2 视觉检测技术基础

### 1.2.1 机器视觉的理论基础

机器视觉偏重于计算机视觉技术工程化,能够自动获取和分析特定的图像,以控制相应行为。具体地说,计算机视觉为机器视觉提供图像和景物分析的理论 and 算法基础,机器视觉为计算机视觉的实现提供传感器模型、系统构造和实现手段。机器视觉系统就是能自动获取一幅或多幅目标物体图像,对所获取图像的各特征量进行处理、分析和测量,并对测量结果做出定性分析和定量解释,从而得到有关目标物体的某种认识并做出相应决策的系统。

作为机器视觉检测技术的理论基础,计算机视觉的研究始于 20 世纪 60 年代初 Roberts 对积木世界的研究,这项研究被认为是计算机视觉研究中的开拓性工作。1977 年,David Marr 提出了视觉计算理论和三维视觉,即所谓“Marr 理论”。该理论成为 80 年代计算机视觉研究领域的一个十分重要的基本框架,也是迄今为止视觉系统的视觉理论。它把视觉过程划分为三个阶段,即视觉信息从最初的原始数据(二维图像数据)到最终对三维环境的表达经历了三个阶段的处理。第一阶段(早期阶段)将输入的原始图像进行处理,抽取图像中由二维图像中的边缘点、线、纹理等基本几何元素或特征构成要素图或基元图;第二阶段(中期阶段)是指在以观测者为中心的坐标系中,由输入图像和基元图恢复场景可见部分的深度、法线方向、轮廓等,这些信息包含了深度信息,但还不是真正的物体三维表示,因此,称为二维半图(2.5 dimensional sketch);第三阶段(后期阶段)是指在以物体为中心的坐标系中,由输入图像、基元图、二维半图来恢复、表示和识别三维物体的过程。据上述理论,机器视觉可以分为低层视觉(2D)、中层视觉(2.5D 和 3D)和高层视觉(直接目的)三个阶段。

机器视觉是一门新兴边缘学科,它的思想来源于广泛的学科领域,涉及光学、信号处理和电子学、心理学、数学和统计学、计算机图形学和计算机辅助设计以及计算机科学的许多分支。因此,将其引入到工业检测中,可以克服目前工业检测技术所存在的许多缺陷<sup>[1~9]</sup>。

### 1.2.2 视觉检测系统的组成

机器视觉技术用计算机来分析一个图像,并根据分析得出结论。机器视觉系统的主要应用之一是用它来探测与辨识部件,在此光学器件允许处理器更精确的观察目标,并对哪些部件可以通过,哪些需要废弃做出有效的决定;机器视觉的另一个主要应用是用来创造一个部件,即运用复杂光学器件和软件相结合直接指导制造过程。视觉检测系统一般以计算机为中心,由光源系统、视觉传感器、图像采集系统以及图像处理系统、控制系统等模块组成。如图 1-1 所示。

计算机是整个视觉测量系统的核心,它不仅要协调控制整个系统的各个单



元的正常运行，还承担着视觉系统的最后结果的运算和输出显示任务。由图像采集系统输出的数字图像可以直接传送到计算机，由计算机采用软件方式完成所有的图像处理和其它计算。如果纯软件处理不能够满足视觉测量系统的要求，则需要使用专用硬件处理系统，比如专用集成芯片（ASIC）、数字信号处理器（DSP）或者 FPGA 等设计的全硬件处理器，它可以实时高速完成各种低层次的图像处理算法，减轻计算机的处理负荷，提高整个机器视觉测量系统的速度。

光源在视觉系统中具有重要的作用，它和图像传感器一起组成视觉传感器，在视觉系统中，针对不同的场景特征，需要用不同的光源辅助图像传感器获取场景的特征图像。例如三维视觉信息的获取，由于实现算法和条件不同，近年来产生了相应的诸多方法，例如根据照明方式，即光源的不同，可以分为主动视觉法和被动视觉法。前者需要利用特别的结构光源所提供的结构信息，光源可以是半导体激光器或者红外激光器，经过波形变换产生的结构光，它的功能主要是参予形成被分析的物体的图像特征；只把光源作为照明，三维信息是通过多个图像传感器按照视差原理获得的，因此光源可以采取普通照明。

整个视觉系统的信息，即视觉系统要处理的原始图像，直接来源于视觉传感器。传感器可以使用激光扫描器、线阵和面阵 CCD 摄像机或 TV 摄像机，也可以是最新出现的数字摄像机等，其中最常用的是线阵和面阵 CCD 摄像机。它们具有高分辨率和工作速度、高灵敏度、可靠性好、几何畸变小、无图像滞后和图像漂移等优点，它们在机器视觉的发展和应用中起着至关重要的作用。

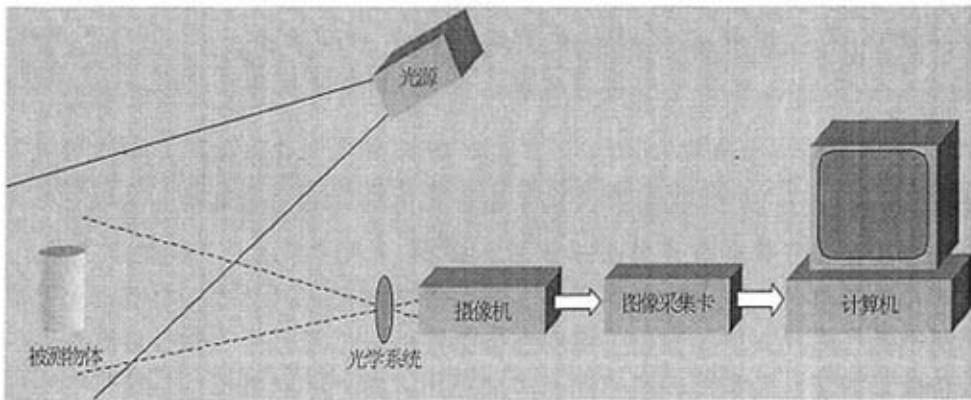


图 1-1 视觉检测系统的组成

图像采集系统是由专用视频解码器、图像缓冲器以及控制接口电路等组成。它可以实时地将视觉传感器获取的模拟视频信号转换为数字图像信号，并将图像直接传输给计算机进行显示或者处理，或者将数字图像传输给专用图像处理系统进行视觉信号的实时前端处理。随着专用视频解码芯片和 FPGA 的出现，现在的大多数高速图像采集系统由少数几个芯片就可以完成。图像采集系统与计算机的接口采用工业标准总线，如 ISA 总线、VME 总线或者 PCI 总线等，使图像采集系统到计算机的实时图像数据传输成为可能<sup>[10~17]</sup>。

### 1.2.3 多传感器视觉系统的关键技术问题

多传感器视觉系统是一个复杂的系统，它不仅包含了分布于空间各位置的视觉传感器，还包含了相应的控制网络与数据传输网络。其中涉及到的关键技术主要是系统的标定以及系统的网络化协同工作。

对于系统的全局标定需要根据实际的应用做相应的分析。而对于系统的网络化则是实现多传感器视觉系统的一个基本要求。网络化不仅要体现它的可扩展性，更重要的是要有快速性和高可靠性。在同一时间里，也许需要多个传感器传输测量数据，所选的网络必须能够准确的定位每个传感器的物理地址，并且能够快速的将各传感器的数据发送至目的地址。而在对各传感器做配置或发送命令时，又不影响系统的测量。解决这一技术的一种最有效可行的方法就是设计一种系统内的总线架构，使它同时能够完成控制与传输的功能，并能满足在线测量时传输数据的速度性要求和扩展性要求。

## 1.3 视觉检测系统的总线

通常，对于小型物体，用一个视觉传感器组成的视觉测量系统，就可以满足测量要求，但是对于大型被测对象，如汽车外壳各部位的定位坐标的测量，可能需要几十个视觉传感器组成一个庞大的测量系统，才能实现测量任务。由于视觉传感器输出的信号是视频信号，对于大视觉测量系统，必然是数据量大；采样时，通常情况下又必须分时进行，测量时间较长。因此，如何有效地控制多个视觉传感器协同的工作，缩小测量时间，满足大规模生产线100%在线测量要求，是多视觉测量系统必须解决的关键问题之一。

### 1.3.1 常用总线的比较

通常的视觉检测系统一般以计算机为中心，由特定的光源与图像传感器组成的视觉传感器、总线控制单元、图像采集与图像处理装置四大子系统组成。对于大型物体，多几何参数的在线检测，通常需要多个视觉传感器组成一个大型视觉测量系统，由计算机控制系统实时控制，协同工作来完成。各个图像传感器在计算机总线控制系统的实时控制下，摄取到的图像信号通过采集单元采集后送入计算机与图像处理系统求出被测结果。在这种多视觉传感器总线控制系统中，常用总线控制技术有 RS232、RS-422、RS-485 与 CAN 串行总线控制技术。但是，这些通用串行总线最大缺点是数据传输速率慢，如 RS232 在小于 15 米的传输距离下才能达到 20kb/s；RS-422 与 RS-485 最大传输速率为 10Mb/s，一般 100 米长的双绞线上所能获得的最大传输速率仅为 1Mb/s。CAN 总线在传输距离小于 40 m 时，最大传输速率才达 1 Mb/s<sup>[18-19]</sup>。而图像信号的数据量大，很难在这些总线上进行传输，为了解决这个矛盾，在多视觉传感器控制系统中，需要把图像数据传输网络与控制数据传输网络进行分离。在图像采集与图像处

理分系统中,若采用单主机、循环分时采样技术,各个视觉传感器的图像信号,必须分时通过图像采集系统,再由计算机图像处理系统对图像进行处理,这种分时采集与处理方法,在多视觉传感器大型在线测量系统中,有时难以满足生产线的实时性要求。为了解决这个问题,一种有效的手段,就是使用 1394 总线构造平行图像采集与处理系统<sup>[20]</sup>。

### 1.3.2 IEEE1394 的性能特点

IEEE 1394 总线是美国苹果公司率先提出的一种高品质、高传输速率的串行总线技术,又名 FireWire 或 i-Link,其目的是为了解决对速度要求很高的宽带设备的传输问题。1995 年 12 月被 IEEE 标准委员会批准,被称为 IEEE 1394。后来又在其基础上增加了 1394a 和 1394b 的附加规范。1394 主要应用于数字化实时高速接口领域,如数码摄像机, DVD, 数字 VCRs, 扫描仪等。它具有以下几个方面的特点<sup>[21]</sup>:

(1) 支持多种总线速度,适应不同应用要求。1394a 支持的速度范围为 100Mbps, 200Mbps 和 400Mbps。1394b 支持的速度更高,为 800Mbps, 1600Mbps 和 3200Mbps。在一个 1394 系统中,各种速度的设备可以共存,但不互相影响通讯速度。

(2) 支持热插拔,即插即用。每次加入或删除设备时,总线节点会自动配置,并且配置时不需要主机系统的干预。

(3) 支持点到点传输。串行总线设备能自主执行事务,而不需要主机 CPU 的干预。

(4) 支持两种传输方式。即同步和异步的传输方式,设备可以根据需要动态地选择传输方式,总线自动完成带宽分配。两种传输方式可以适用不同的传输要求:在要求实时传输并对数据的完整性要求不严格的场合,可采用同步传输方式。如果对数据的完整性要求较高的话,采用异步传输方式更好。

(5) 巨大寻址空间。1394 总线地址空间划分为 1024 个局部总线,每个局部 1394 总线定义了 64 位的地址空间,可寻址 1024 条总线的 63 个节点,每个节点可包含 256TB 的内存空间。

(6) 传输距离较远。两个设备之间使用普通线缆时的最大距离可达到 4.5 m,使用高级线缆可达 15 m,使用中继器时传输距离可达 72 m,可跨越最多 16 个中继器。1394b 规范支持多介质传输,用玻璃光缆或 5 类双绞线传输,设备间距离可达 100 m 以上。

(7) 支持二种总线拓扑结构。1394 总线的拓扑结构可以分为两种环境:底板环境和电缆环境。不同环境间总线的连接需要总线桥。在电缆环境下,物理拓扑结构为无环网络结构,由电缆连接各节点间的端口,呈分支扩展,形成树状或菊花状的网络拓扑。在底板环境中,物理拓扑是多点接入的总线,总线上

分布着多个连接器，允许节点直接插入，通过仲裁使各节点享用总线。

(8) 通过标准的六芯线缆来传输信号。1394 六芯电缆具有电源线与信号线，可传输 8~40 V 的直流电压，某些特定的节点可通过电源线向总线供电，其他节点可以从总线获取能量。如图 1 所示。其 TPA/TPA\* 和 TPB/TPB\* 为一对差分模式的信号线。VP、VG 提供 8~40V 的电源，可以通过它们给其它的节点供电。

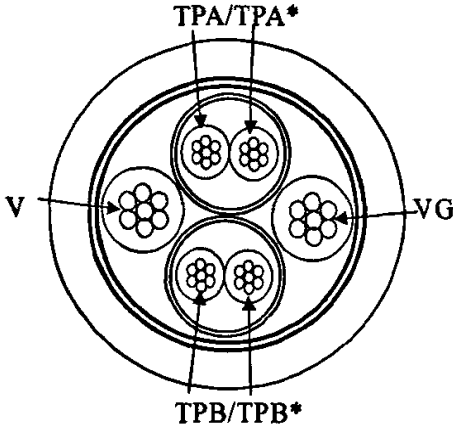


图 1-2 1394 6 芯电缆界面图

目前，与 1394 具有类似性能的总线还有 USB<sup>[22]</sup>与 CameraLink<sup>[23]</sup> 两种现场总线。USB 也支持即插即用，具有易扩展、使用方便、成本低等特点。但在任何 USB 系统中，只能有一个主机，最多可接 127 个外设，在全速模式下的传输为 500kbps~10Mbps。CameraLink 允许每条总线上只有一台摄像机，但许多 PC 可以容纳多条 CameraLink 总线。CameraLink 可在并行组合的单向链路、串行链路和点对点链路上，利用串行化/解串行化技术以高达 4.8Gbps 的速度发送数据。每条 CameraLink 总线通常需要 PC 中的一个独立接口卡。而相比之下，对于多视觉传感器大型测量系统，1394 显得更胜一筹。通常只要能挂接 63 个节点的一个局部总线，就足以满足大多数多视觉传感器大型在线视觉测量系统中的传感器控制与数据传输的需要。

### 1.3.3 1394 总线的发展及应用

早在 1985 年，苹果公司就已经开始着手研究 IEEE1394 的前身——FireWire(火线)技术，在 1986 年由 Michael Teener(Apple Computer,Inc.)所草拟。德州仪器(TI)与索尼公司对该技术给予了支持，为其研制了通信芯片，用于数码相机等影像设备的数字接口。FireWire 是 Apple 电脑的商标，Apple 公司称其为火线(FireWire)，而索尼公司则称其为 iLink，Texas Instruments 公司称其为 Lynx。实际上所有的商标名称都是指同一种技术——IEEE1394。

FireWire 于 1987 年完成，但是这个标准正式确立，确是 10 年之后了。1994

年成立了 IEEE1394TA (Trade Association), 主要负责基于 IEEE1394 的应用规格的制定和推广普及工作。1995 年, IEEE 正式认可其为 IEEE1394-1995 规格。因为在 IEEE1394-1995 中存在一些模糊的定义, 所以 1394 装置在前几年并不普遍。后来又有了一份补充文件 (1394a 草案) 来澄清疑点, 更正错误及增进效能。由于 IEEE1394 的数据传输速率相当快, 因此有时又叫它“高速串行总线”, 并被认为可以取代并行总线 SCSI。

IEEE1394 推广的最大障碍在于产品, 因为主板芯片组直接对 IEEE1394 提供支持的几乎没有, 要实现它必须靠外接控制芯片, 这样无疑大大提高了产品成本, 这是厂家与顾客都不希望看到的; 如此一来, 市场上支持 IEEE1394 接口的主板便是十分稀少了。之后的几年里, IEEE1394 一直发展有限, 只用来连接数码摄像机。不过最近几年来, 随着成本下降, 1394 卡正迅速普及, 并逐渐出现了其他一些相关设备, 如数码相机、硬盘、webcam 等, 使 IEEE1394 接口有了转机。

目前人们愈来愈认识到数字影像的品质比模拟影像更好, 配有 1394 接口的数字摄像机已慢慢变成一种趋势。消费电子方面已经有了采用 1394 接口的便携式摄像机、数字卫星装置等。将来, 数字电视、数字顶置盒、DVD 播放机也采用 1394 接口。1394 接口可能是消费电子和个人计算机之间的物理桥梁。现有的产品 1394 协议支持 100Mb/s、200Mb/s、400Mb/s、的数据传输速率, 新出的 1394b 协议将达到 800Mb/s、1600Mb/s、3200Mb/s、的数据传输速率。不少 PC 制造商也将 IEEE1394 加到其产品中, 许多中高档主板都配有 1394 接口。现在, 很多大的厂商共同联合发展 IEEE1394 接口技术, 其中既有电脑界的也有家电业的, 包括 Apple、Sony、德州仪器 TI 和 VIA。

IEEE1394 首先在数码摄像机等需要高带宽的数字影像领域得到了广泛的应用, 并开始进入数字电视、机顶盒、DVD 和游戏机等领域, 是目前数码影像设备接口的事实标准。凭借其巨大的数据吞吐量和灵活的点对点架构, IEEE1394 可将各种家庭数字电器和 PC 组成网络, 实现家庭信息共享, 并可接入宽带互联网, 实现高质量的视频点播、可视化通信等现代家庭信息服务。随着高速信息网络的开通, IEEE1394 连接的家庭网络将通过 ADSL、LMDS、有线电视网和数字化电视广播网等沟通, 使每个用户家庭享受到高速信息通信的服务, 发展前途无限。

由于控制与测量系统中的数字传输量越来越大, 迫切需要一种轻便灵活、高带宽、高可靠的传输总线。IEEE1394 的优异性能引起了工业界的重视, 美国军方就曾对其进行过深入研究, 希望将其应用于未来航空电子设备的连接系统。从目前的实际情况看, IEEE1394 比较适合连接高端测试系统, 实时传输来自示波器、逻辑分析仪、摄像头、和外围高速 AD 的海量数据, 可以满足高消用户的需求。另外, IEEE1394 也可用于外挂式虚拟测量仪器, 用来将外

挂仪器功能卡与 PC 相连，其速度性能远高于目前应用的 IEEE1284 并口总线，可与内置的 PC 总线虚拟仪器持平，能满足各种虚拟仪器的速度要求，其热插拔特性还使得系统的扩展和重组更加方便。

随着应用领域的不断扩展和丰富，国外对 IEEE1394 软件平台的开发也蓬勃发展起来。目前已推出了很多支持 1394 的开发平台，例如：MindReady、UbCore。使得第三方开发者能够更有效的进行自己的应用设计，而无需深入了解 1394，从而大大的节省了开发周期。其中 UbCore 支持所有的 Windows 开发环境，而 Zayante 公司的 TNF Zbox 为 1394 嵌入式应用提供了良好的软硬件平台，支持各种 1394 相关协议，与实时操作系统 VxWorks 实现了无缝连接。

综上所述，1394 无论是在商业、民用、航天等方面都有着重要的研究价值和广阔的应用范围，并可能是今后高科技的又一个竞争点。因而我们对 IEEE1394 研究的目的和意义是显而易见的<sup>[24]</sup>。

#### 1.4 课题的主要目的和内容

本论文研究的内容是合肥工业大学校创新群体基金项目“机器视觉及成像技术”、国家自然科学基金项目“基于单幅二维图像不标定自适应三维场景重构技术与应用”、安徽省自然科学基金项目“表面粗糙度机器视觉在线测量技术”研究中的部分内容。

论文简要介绍了多传感器视觉系统的架构原理与方法；研究了多传感器视觉系统 1394 总线网络控制方法；设计了视觉传感器 1394 总线接口电路，并编写了相应的调试试验软件，为进一步的科研工作奠定基础。论文的结构及主要内容如下：

第一章为绪论。对视觉检测技术中的基本内容作了介绍，分析了视觉检测系统的组成及其在工业生产中的应用状况，并对 1394 总线做了概述。

第二章为 1394 总线原理论述。从串行控制总线标准入手，介绍了现场总线范畴，重点描述了 1394 总线协议，并通过 1394 控制器 TSB12LV32 及 TSB41LV04A 芯片详细说明了 1394 通信机理。

第三章为多视觉传感器 1394 网络系统设计。设计了基于 1394 总线架构的视觉传感器控制电路，给出了测控系统的组成结构及工作原理。

第四章为系统软件设计。描述了系统 1394 网络通讯的流程，着重介绍 1394 初始化部分和中断执行程序，根据具体需要编制了应用层协议。

第五章为多视觉传感器系统实验研究。给出了系统控制网络通讯的调试和实验说明，介绍了几种具体的测量实例。

第六章为全文总结。

## 第二章 1394 总线技术概要

### 2.1 IEEE1394 总线的系统架构

#### 2.1.1 节点体系结构

IEEE-1394 串行总线的体系结构是按照节点来定义的，一个节点就是一个寻址实体。连入总线设备的物理和逻辑链路由以下特定术语表示：

(1) 模块：代表连接入总线的物理设备，它包含有一个或多个节点。

(2) 节点：代表模块内的一个逻辑实体。节点对于初始化软件可见，并且包含有映射至初始节点地址空间的 CSRs 和 ROM 条目。在系统初始化后，将不再需要大多数节点的 CSRs 和 ROM 条目。某些节点的寄存器由节点内元件共享。

(3) 元件：代表组成节点的一种子功能组件，按照功能需要，一个节点可由一个或数个元件构成。可以标识处理内存或 I/O 功能特征。节点的元件通常是独立操作并由其自己的软件驱动程序所控制。由某元件定义的寄存器会映射至节点地址空间内，并且被特定元件的软件驱动程序访问。

图 2-1 示例了模块节点和元件结构，显示了三者之间的关系，图中节点结构中，反映了在节点内可实现的元件。节点内的元件数目是设计时决定的<sup>[25]</sup>。

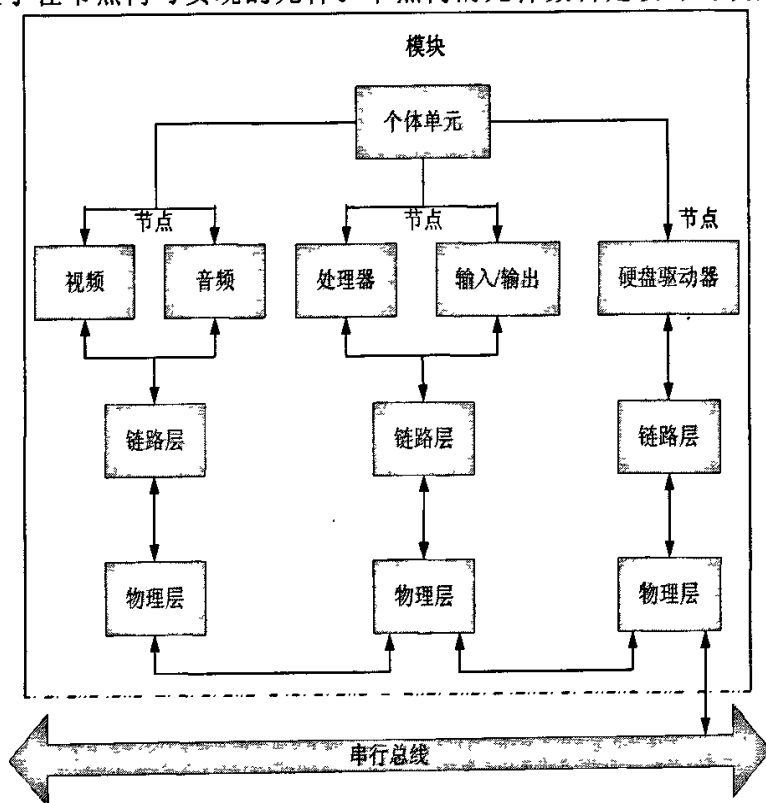


图 2-1 模块、节点和元件结构

#### 2.1.2 总线的拓扑结构

IEEE-1394 串行总线的物理拓扑可以分为两种环境，如图 2-2 所示。一个被

称为“底板环境”；另一个被称为“线缆环境”。不同环境间总线的连接需要总线桥。线缆环境下的物理拓扑结构是无环网络结构，由电缆连接各个节点的端口呈分支扩展，形成树状(见 P19 图 2-6)或菊花状的网络拓扑（我们的系统正是采用这种环境）。每个端口由收发器和一些简单的逻辑单元组成，线缆和端口的作用就是总线中继器（转发器），在 1394 网络节点间形成一条逻辑总线。

底板环境中物理拓扑是一种多点接入（multidrop）的总线，在总线上分部着多个连接器，允许多个节点直接接入，通过总线仲裁使各节点享用总线。1394 总线可以和一组标准并行总线并存于设备的底板上。总线通过 IEEE-1394 标准中为串行通信保留的两根信号线，可以从底板环境扩展到线缆环境。本节主要介绍我们所应用的线缆环境下的网络拓扑结构。

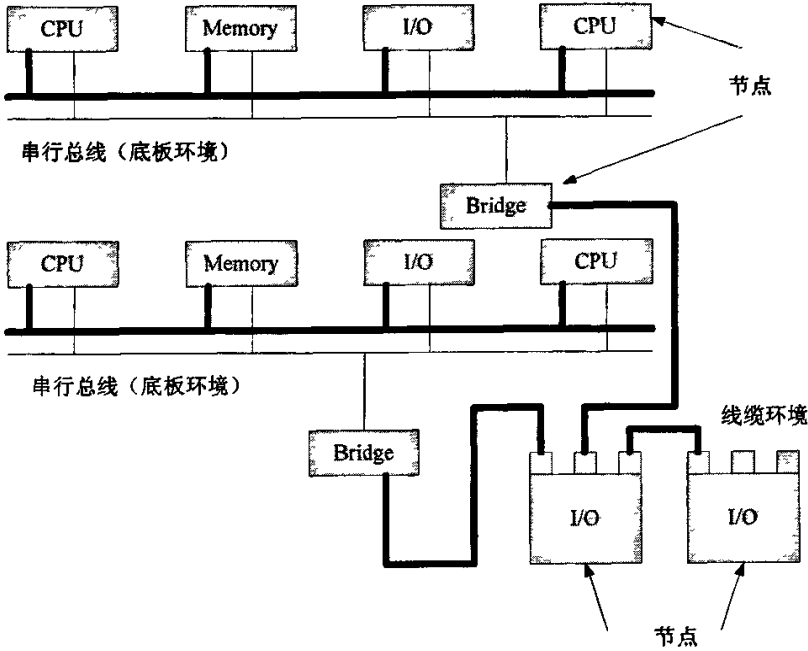


图 2-2 串行总线物理拓扑

### 2.1.3 寻址方式

1394 总线遵循 CSR 体系结构，采用 64 位固定寻址方式，高地址空间的前 16 位代表节点标识（node\_ID）。这样就为 64KB 的节点提供了地址空间。而节点标识又分为两部分：高 10 位是总线标识（bus\_ID），低 6 位是物理标识（physical\_ID），所以最多能有 1023 条总线，每条总线最多可挂接 63 个节点（全 1 位保留作它用），而余下的 48 位为节点定义了内存地址空间。2<sup>48</sup> 字节的 1394 节点内存空间分为 3 种：

- (1) 初始内存空间。



(2) 私有空间。

(3) 初始寄存器空间：CSR 体系结构寄存器空间；串行总线空间；ROM（最先 1KB）；初始元件空间。

如表 2-1 所示：

16 位节点标识		48 位节点内部地址分配
总线号	节点号	内存空间 0~FFFF DFFF FFFF (256TB-512MB)
总线号	节点号	私有空间 FFFF E000 0000~FFFF EFFF FFFF (256MB)
总线号	节点号	寄存器空间 FFFF F000 0000~FFFF FFFF FFFF (256MB)

表 2-1 1394 总线节点内部地址空间

私有空间是为本地节点保留的。在 256MB 的初始寄存器空间中，起始处的 2048 个字节保留给控制状态寄存器、1394 总线寄存器和 ROM 标识的头 1024 字节，余下的作为初始元件空间。

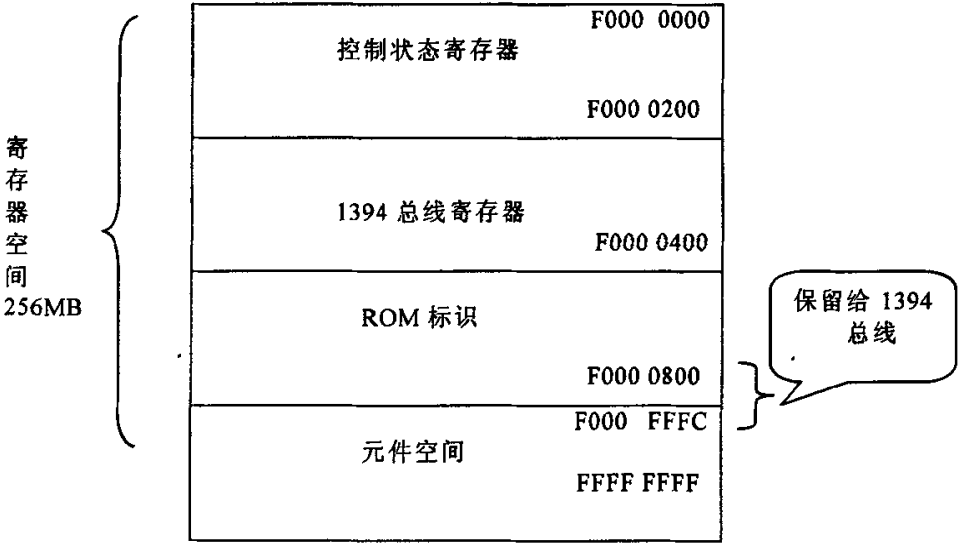


图 2-3 寄存器空间分配

对于串行总线，节点只需用元件空间的头 2048 字节。这 2048 个字节加上 CSR，ROM 共 4096 个字节，就是所谓的 1394CSR 空间。遵循 CSR 体系结构定义的 32 位扩展寻址方式。总线寄存器的地址偏移量都是从 FFFF F000 0000 开始<sup>[26]</sup>。

2.1.4 通讯协议层

为简化硬件和软件的实现，IEEE-1394 总线定义了 4 个协议层：总线管理层、事务层、链路层和物理层。每层规范了一套相关的服务用于支持配置、总

线管理及在应用程序和 1394 协议层之间的通信。每个节点中各层之间的关系如图 2-4 所示。

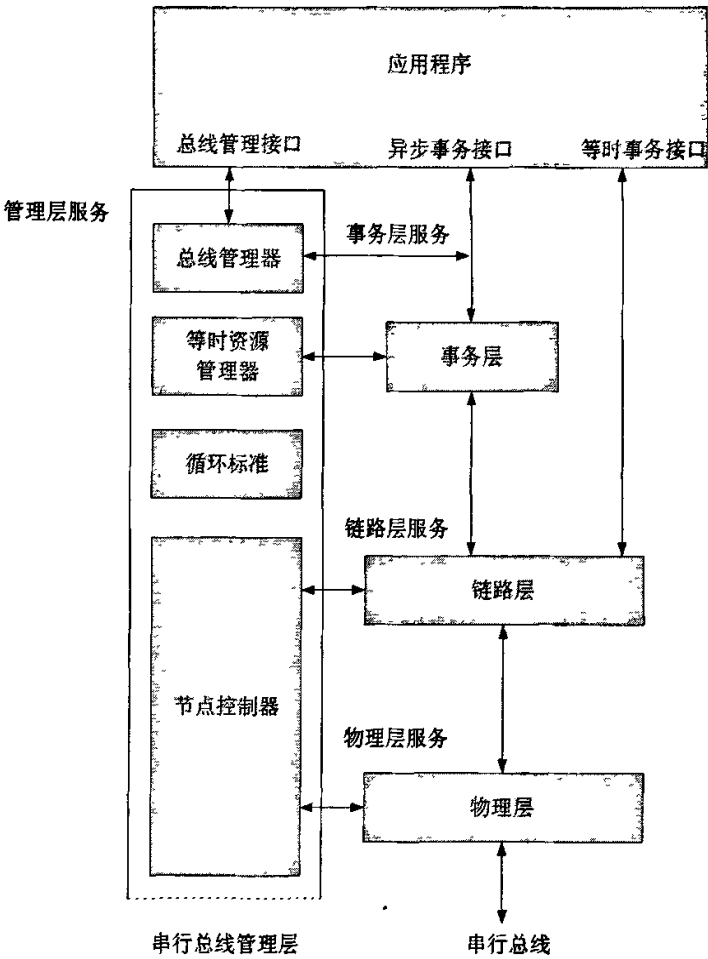


图 2-4 协议层结构

### 1) 总线管理层

总线管理层负责总线配置和每个总线节点的活动管理。一个复杂节点的总线管理层可以集总线管理器、等时资源管理器和循环控制器为一体。

每个总线节点都应具有总线管理层，以支持包括配置、电源应用在内的多种功能，具体包含的总线管理支持取决于节点的实际能力。所有的节点必须包含总线自动配置支持，而其他总线管理功能则是可选的。例如，某节点可以为其功能单元（摄像机）从总线获得电源，因而该节点的总线管理层将支持应用总线电源。

### 2) 事务层

事务层支持异步传输的读、写和锁定操作，并且负责为每个到的数据包提

供确认。确切的说，事务层是一个软件层，1394 应用程序与事务层以下的各层是相互隔离的。所有的传输请求都有事务层转换成完成这个请求所需的一个或多个事务请求，产生的事务请求指示了事务类型（读取、写入、锁定）。

如果数据包正确了，紧跟在之后，不需要总线仲裁，会直接向发送方返回一个传送正确的确认包；如果接收方因为忙，不能接收数据包，或者接收的包不正确，会向发送方返回一个“重试”的确认包，通知发送方重传数据包。但是，事务层不提供任何用于等时传输的服务，等时传输是由应用程序直接驱动的。

1394 总线支持 3 种基本异步传输操作：

(1) 读取： 某一特定的数据由响应者到数据请求者的过程。

(2) 写入： 数据从请求者到一个或多个响应者的过程。

(3) 锁定： 数据从请求者到响应者，然后在响应者内部确定地址进行处理，并返回请求者的过程。

### 3) 链路层

对于异步事务，链路层提供了事务层和物理层之间的接口，请求者的链路层将来自事务层的事务请求转换成即将发送到 1394 电缆上的 1394 数据包；响应者接收到数据包后，将包转换回来并传递给本地事务层。

对于等时事务，链路层提供应用程序和物理层之间的接口。传输期间，链路层负责生成将通过电缆发送的等时包。链路层还接收来自电缆的等时包，并将包的信道号解码，如果此节点是数据包的目标节点，则将包传给软件驱动程序。（本系统中 TSB12LV32 就实现链路层的功能）

### 4) 物理层

物理层提供了串行总线实际的接口。它有三个基本功能：传输和接收数据位，仲裁以及提供电气、机械接口。物理层还实现了仲裁进程，以确保同一时间上只有一个节点在总线上传输数据。

链路层和电缆之间的接口由物理层提供，每个端口使用两对双绞线（TPA/TPA\*和 TPB/TPB\*）传送信号，支持 1394 总线协议操作所需的多种信号事件，包括总线配置、总线仲裁以及数据传输等<sup>[27]</sup>。（本系统中的 TSB41LV04A 就实现了物理层的功能）

## 2.2 通信服务及电气接口

IEEE-1394 总线支持两种传输形式：等时传输和异步传输。

等时传输要求通过总线以不变的速率传输，不要求确认数据，发送方只需定时发送数据即可，而无须关心数据是否正确的到达接收方（本系统中图象的传输采用等时方式）。而异步传输用于要求数据必须毫无损坏的传输的场合，此时串行总线可以验证数据是否通过总线正确的传输，同时也向异步事务的发起方确认接收方是否正确地传输（本系统中对于命令的发送和系统状态的查询使

用异步方式)。

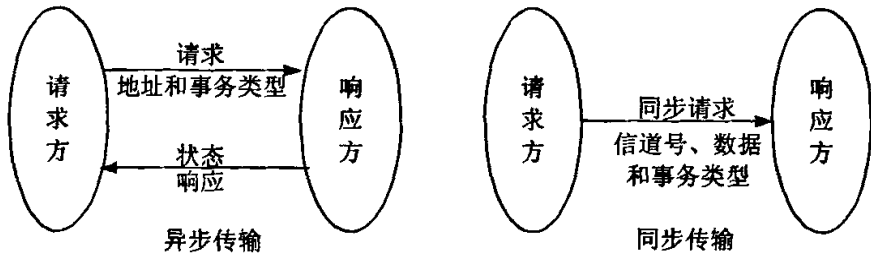


图 2-5 异步事务和等时事务的对比

所有节点根据应用性质选择传输方式，当需要确保数据传输正确性时，应采用异步方式；当需要保证传输速率时，应采用等时方式。图 2-5 为两种事务的对比下面分别简单介绍一下这两种传输方式。

### 2.2.1 等时传输

等时传输可以通过总线广播并以指定的信道号码为基础发送到一个或多个设备，此时，每个等时传输都有一个被保证了的总线带宽，为确保有足够的总线带宽可用，希望执行等时传送的节点必须向执行等时资源器任务的节点申请所需的带宽，而且总的总线带宽以 125us 为基础。例如，摄像头所拍摄的图像通过串行总线传送给播放器必须保持恒定的速率，这样可以无偏错的将图像重现出来，视频数据的生命周期很短，如果在总线传输期间数据受损，也不会有长久的影响，所以这些应用程序不需要确认数据的正确接收，但一定要保证带宽。

通过总线资源管理器内部的寄存器可以得到等时信道号和总线带宽。一旦获得这两个值，目标节点就必须如此配置，以便它向所希望的等时事务做出响应，如果目标节点上的信道号和它所接收的等时事务的信道号相同的话，就可以接收这个数据包了。

初始化和接收等时事务的另一个方面是保持等时的能力。根节点每隔 125us 发布一个循环开始数据包，并在每次等时间隔开始处等时化所有等时信道并初始化等时传输。物理层检测到循环开始数据包时，向链路层控制器发布一个事件通知。

一旦等时传输获得了总线带宽，那么信道就在每个 125us 周期内收到保证的时间包，每个总线周期最多有 80% 可分配给等时传输。一个给定的等时传输支持的最大包长度受可用的总线带宽和数据传输速度的限制：数据传输的越快，每包所包含的有效数据就越多。等时数据包的格式如下：

数据长度	标签	信道	传输编码	SY
头_CRC				
数据块				

数据块中的最后 4 字节
数据_CRC

表 2-2 等时数据流包的格式

其中 16 位的数据长度以 quadlet (4 字节为单位), SY 特定于应用层。

### 2.2.2 异步传输

异步传输使用确定的 64 位地址来和某一特定节点通讯,所有异步传输共同占用 20%的总线带宽,因此,传输的数据量就取决于传输的速率。和等时传输不同,异步传输时节点不被分配任何特定的总线带宽,但可以通过总线仲裁让它在适当的时间间隔内获得对总线的公平访问,使每个节点都能在单一的适当间隔内访问总线。

当总线上没有等时事务的时候,异步事务就有可能占用全部的总线带宽所以对于异步传输事务来说在 1394a 中它的最大速度也能达到 400Mb/s。和等时传输一样,异步包的大小和数据传输的速率有很大的关系。主要异步包的格式如下表所示:

所有 请 求 数据 包	目的标识符		事务标签	重传编码	传输编码	优先级
	源标识符		目的标识符			
	目的偏移					
	数据包类型—特殊数据					
	头_CRC					
	数据块					
根据 事 务 类 型 选 择 正 确 格 式	数据块的最后四个字					
	数据_CRC					

表 2-3 主要异步包格式

目的标识符: 10 位总线地址与 6 位的物理标识构成了异步数据包中的目的标识符,也即接收者的地址。

事务标签: 由请求者发出的用以标识事务的标签。

事务编码: 异步事务编码共有 16 种,具体见第 4 章。

源标识符：发送者的地址。

目的地偏移地址：这个 48 位值与 16 位的标识符构成了目标节点的唯一地址。

CRC：包括包头与数据的 CRC 校验值。

重传编码与优先级参看 IEEE-1394 协议。

### 2.2.3 总线仲裁

1394 串行总线上的网络节点要传输数据信息，必须使用总线资源，而总线节点需通过仲裁过程来争夺总线的使用权，仲裁的目的就是保证等时事务带宽和异步事务的公平间隔。

#### 1) 异步仲裁

当串行总线只有异步传输事务能力的节点时，就没有必要分配总线带宽，异步节点不需要一个特定的总线带宽，异步仲裁是基于一种公平间隔的轮换优先权算法进行的。

公平间隔保证每个总线节点都能得到公平的总线入口。其规则是所有有待发异步事务的节点都允许在每个公平间隔期间，按时获得对总线的使用权。一旦总线执行了它的一个异步操作，那么它就不能再向总线要求执行下一个异步操作，直到下一个公平间隔的到来。这种方法就是轮换的仲裁方式。

#### 2) 等时仲裁

等时事务的开始紧跟在循环开始包之后，当所有想取得总线使用权的节点识别到总线的闲置时间大约为 0.04us 时，等时仲裁就开始了。

每一个等时通道都要求一定数量的总线带宽，这个带宽是预先从等时资源管理节点获得的。带宽是按 125us 间隔比例进行分配的。一旦每个等时节点完成传输，在没有异步事务等待情况下，这 125us 中余下的时间将不再被使用。网络的根节点担负循环控制作用，并以大约 125us 的间隔发送循环开始包。循环开始具有比其他待发的异步事务更高的优先级，这样就保证了等时事务的正常开始。由于循环控制者被定义为根节点，因此，它总能赢得异步仲裁。

当同时拥有等时和异步事务时，超过 80% 的总线带宽被分配给等时事务，而剩下的 20% 分配给异步事务。

### 2.2.4 电气接口与传输速率

IEEE-1394 串行总线有两对双绞信号线（TPA 和 TPB）同时还有一根单独的双绞线向节点提供电源（6P 见图 1-2）。每一端口的最大输出电流为 1.5A, 电压范围 8V~40V。节点可以根据自标识包来说明本节点是自身供电还是可以提供电源。（本系统采用外部向节点供电并向总线上提供至少 15W 的功率）

双绞线 TPA 和 TPB 同时提供差模和共模信号，并可支持下列功能：

#### 1. 设备的连接和拆卸的确认

- 2.速度信号
- 3.挂起、恢复信号
- 4.复位
- 5.仲裁
- 6.数据包的传送
- 7.自动配置

其中共模信号用于功能 1—3，共模值被指定为双绞线上的平均电压。差模信号可以以 100、200 和 400MHz 的频率产生。使用差模信号的目的是消除产生与电缆线的信号反射，当 TPA/TPB 的电压分别比 TPA\*/TPB\*高时，差分信号为“1”，反之则为“0”，当连接到信号的选通和数据发生器失效时，总线处于高阻状态，记为“Z”。1394 正是根据总线的这三种状态来定义多种总线情况的。

经过电缆的实际数据传输率是使用数据—选通编码串行的完成。数据可以以 3 种速率之一发送：

100Mbps(99.304Mbps)

200 Mbps(196.608 Mbps)

400 Mbps(393.216 Mbps)

传输数据之前，传送节点必须通过仲裁机制获得 1394 总线的所有权，从而保证同一时间只有一个节点在传输数据。

## 2.3 1394 总线的自动配置

当一个新设备或节点被接入或移出 1394 总线时，整个总线都需要复位并且重新进行设置。在线缆的配置过程中要执行 3 个重要过程：

- (1)总线初始化
- (2)树标识
- (3)自标识

因为线缆的配置不需要同主机处理器交流，所以任何一个节点都不可能简单地以总线物理拓扑为基础而被标识为根节点。总线的拓扑结构必须通过树标识来形成。

所有的配置传送都是以 100Mbps 进行的（这是因为每个节点最低都支持 100Mbps 的传输速率），当线缆进行配置时，总线进行复位，所有的 1394 总线传输都会被停止。异步事务在配置完成后应重新排列事务，因为节点标识值会由于拓扑结构的变化而发生变化。而等时事务由信道号为基础标识节点，它们在配置完成后可以从中断点恢复事务。

### 2.3.1 总线复位（初始化）

总线发生复位时强迫所有节点进入它们的初始状态，从而开始初始化配置

进程。节点发出的总线复位信号声明并不结束当前正在进行的事务。当事务完成后，所有其它节点使驱动器不可用，从而进入总线复位阶段。

当一个节点收到重置信号后，它消除所有与总线拓扑相关的信息。然后，每个端口的物理层关闭并保存与每个端口相关联的连接状态。在以下几种情况下会发生总线初始化重置：

- (1)物理层上电源状态发生变化时，发出总线重置信号。
- (2)连接节点发出总线重置信号。
- (3)加入节点或删除节点。
- (4)物理层检测到仲裁超时。
- (5)物理层接收到软件发出的总线重置请求。

总线复位会导致节点内采取多种操作，其主要影响包括：

- (1)每个端口中的拓扑信息被清除。
- (2)一些物理层寄存器返回为初始值。
- (3)CSR 寄存器值受影响。

总线复位影响取决于重置信号的来源，如果当加电时执行总线复位，物理层和链路层中的所有寄存器值被清除或返回它们的初始值。由其它原因引起的总线复位，没有如此大的影响，一些寄存器值被保留下来。

### 2.3.2 树标识

在总线初始化结束后，节点开始树标识过程以标识根节点和所有连接节点的拓扑结构。在树标识过程中所有端口被标识为父端口和子端口。父端口是连接离根节点较近的节点，而子端口是连接离根节点较远的节点。

树标识进程从一个或多个节点向它们可能的父节点发送父通知信号开始。在总线复位后，首先由叶子节点向连接的节点发送父通知信号，在接收到父通知的分支节点将该端口标记为子端口。标识连接的节点离根节点更远。

作为父通知的响应，分支节点也返回给相连的叶子节点一个子通知，一个收到子通知的叶子节点将其端口标识为父端口，标识连接的节点离根节点更近。

一旦所有节点将与其相连的节点都标识为子节点或父节点，树标识过程就完成了。

### 2.3.3 自标识

树标识过程后，总线开始自标识。在自标识进程中，所有节点都被分配地址并通过广播自标识数据包说明自己的功能。在自标识过程中执行下列功能：

- (1)分配给每个节点物理标识。
- (2)相邻节点交换传输速度信息。
- (3)广播在树标识过程中定义的拓扑结构。



在自标识进程中，根节点向网路中的每个节点发布一个自标识授权信号，当每个节点接收到它的仲裁授权后，分配给自己一个物理标识并返回自标识数据包来执行自标识操作。下图所示就是一典型的树状拓扑在自标识后的结果(假设物理层的端口号从左向右依次增大)。

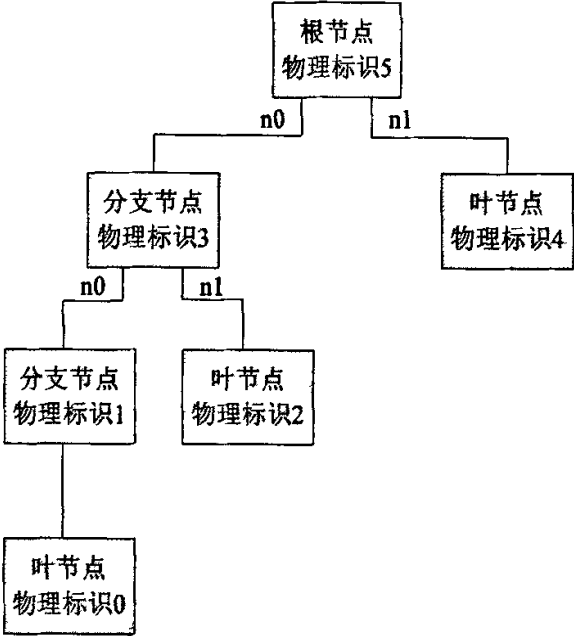


图 2-6 自标识后的网络拓扑

因为在自标识完成之前，每个节点的速度传输能力是未知的，所有的信号及数据包都是以基本速度 100Mbps 传输的。自标识信息对执行一定总线管理功能的节点是必需的<sup>[28]</sup>。

2.4 1394 总线管理

串行总线上的一个节点可能被选择出来向总线上的所有节点提供串行总线服务，是否执行总线管理及执行到何种程度取决于总线上节点的能力。担任总线管理者的节点可能位于总线拓扑结构的任何一处。当每个节点在自标识过程中广播其自标识数据包时，它收集各节点的信息。总线管理节点利用这些信息来建立其他节点可以访问的拓扑结构图和速度图。在总线结构中，有可能多个节点具有充当总线管理者的能力，那么它们就要竞争则一职责，同时它们也必须监视自标识包以防选择它们来担任总线管理者的角色。所以当一拓扑构成后总线上的每个节点都已知道哪个节点充当了总线管理的功能。它能提供的总线管理主要指：循环控制器、等时资源管理器、总线管理和总线管理服务。

2.4.1 循环控制器

循环控制器必须由根节点来充当，因为根节点具有最高的自然优先级。在

1394 总线中,每隔 125us 的固定间隔发送的字节数代表了总线的带宽。在 125us 中,等时事务和异步事务占用的时间段长度不同,也就是它们的带宽不同。125us 的固定信号就是由循环控制器发送的,循环控制器通过广播发送循环开始数据包标记下一系列等时事务的开始。

#### 2.4.2 等时管理

等时资源管理器是串行总线管理层的一部分。在线缆环境中,希望得到带宽或通道拥有权的串行总线节点将有在总线复位后监控 self-ID 包的能力。这样做是为了让节点知道等时资源管理者的位置。在 L 位和 C 位均被置位的 self-ID 包中,拥有最大物理 ID 的包指定等时资源管理者。

一旦已经确立等时资源管理者的物理 ID,等时资源管理者需要通过下面的步骤完成等时传输事务。

执行等时事务的节点必须先获得一个等时信道号码和足够的总线带宽,这是通过访问等时资源管理器的节点空间内的 CHANNELS\_AVAILABLE 和 BANDWIDTH\_AVAILABLE 寄存器来实现的。BANDWIDTH\_AVAILABLE 寄存器被映射至开始的偏移地址 224h。而 CHANNELS\_AVAILABLE 寄存器被映射至开始的偏移地址 220h。当某个节点访问这些寄存器以得到等时资源时,它必须使用锁定事务来执行这一访问<sup>[15]</sup>。

(1) 信道分配:希望执行等时事务的节点通过 CHANNELS\_AVAILABLE 寄存器获得一个等时信道号码。

(2) 总线带宽分配:执行等时事务的节点通过 BANDWIDTH\_AVAILABLE 寄存器以申请执行其等时传送所需的带宽。对此寄存器的访问必须使用锁定操作。寄存器中的 Bw\_remaining 字段反映了当前可用于等时传送的总线带宽。

(3) 等时资源的再分配:一旦加入或删除一个网络节点将导致一次总线复位和以前分配过的资源的再分配。总线复位也会引起所有传输的停止,并且,通过树标识和自标识的过程再次进行总线的重新分配。

#### 2.4.3 电源管理

在电缆环境中,1394 总线的一个长处是电缆本身可以供给连接的节点以适度数量的电量与这个长处伴随而来的是应该以一个复杂或简单的方式管理电量的分布。总线管理者将实现连续检查的电源管理机制,并且在总线资源管理者缺少的情况下,等时资源管理者可能执行一个基本电源管理机制。

一般而言,IEEE-1394 总线允许节点由本地供电或由线缆供电,根据前面所提到的线缆最大可提供 45W 功率这大大方便了 1394 在便携设备上的应用。其他与电源相关的要求包括:

(1)节点可以向总线提供非恒定的电压(8V~40V)。

(2)线缆电源与本地电源必须彼此独立。

(3)总线复位后节点消耗的功率不能大于 1W。

总线配置时，每个节点都要声明自己的电源类型，即提供电源者、消耗电源者还是两者兼而有之。总线管理者必须计算出从总线上所能获得的功率并判定它是否有充足的供电条件。

以上各点都是我们在设计电路中要考虑的。在我们的系统中，由于有计算机作为主机，所以我们把计算机这个节点当作总线管理者和等时资源管理者来使用。

## **2.5 本章小结**

本章介绍了 1394a 协议的主要组成部分，从总线结构、寻址方式、传输方式等多方面描述了 1394 的工作。给出了 1394 总线的协议标准与通信机理，为系统的设计奠定了基础。

# 第三章 多传感器视觉系统架构与 1394 总线接口设计

在研究了视觉测量原理和 1394 总线协议的基础上,本章将介绍本论文的主要内容,即将 1394 总线的传输控制方法等应用于多视觉传感器的检测系统中,开发了基于 1394 总线的实时并行图像采集与处理系统。本章将主要叙述整个系统的架构及相应的电路设计。

## 3.1 多视觉传感器 1394 总线控制系统架构

### 3.1.1 系统拓扑结构

多视觉传感器测量系统的架构方式根据总线的拓扑结构不同而不同,图 3-1 所示的是本系统的架构方式。它由计算机、1394 控制卡、1394 总线、传感器模块和视觉传感器组成。每个视觉传感器都通过这样一个控制、采集、处理模块挂载在 1394 总线上,CCD 摄像头将被测物体表面的经过调制后的三维深度信息传给传感器模块转为二维数字图像信息。模块内的运算单元再把这些信息经过图像处理,特征提取等恢复解调出被测物体的三维形貌信息,然后通过模块与总线的接口把结果传递给主控计算机,计算机除了可以通过 1394 总线网络控制各个视觉传感器进行视觉测量外,还可以实时地监控各视觉传感器模块内的图像数据。

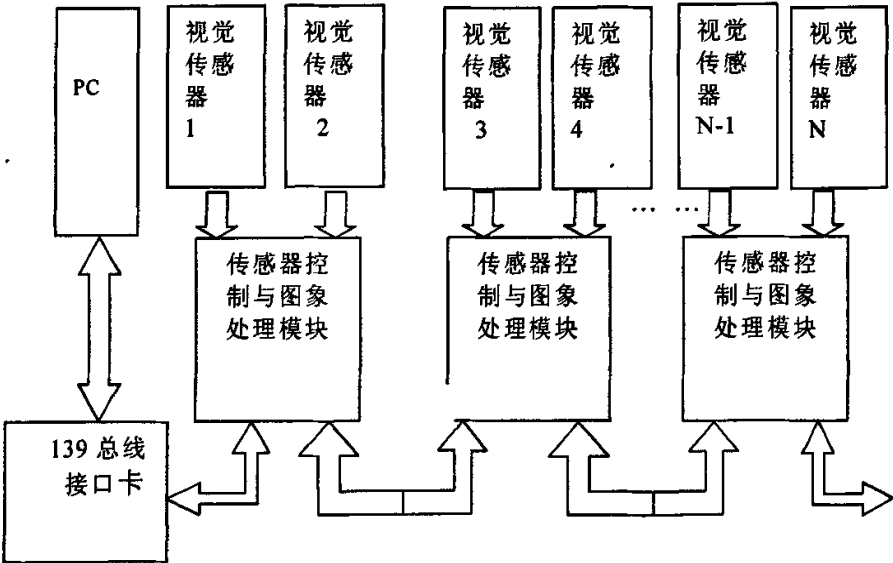


图 3-1 视觉传感器 1394 网络结构框图

整个系统通过 1394 总线来扩展网络,视觉传感器的相机接口为 1394 接口,计算机内的 1394 控制卡作为总线的根节点。在图像处理模块中,具有 4 个 1394 物理接口,其中两个口用来挂载 1394 接口的摄像机,另外两个口用来做总线的

扩展与挂接。这样，整个系统就实现了一个 1394 总线的串行连接（线缆环境）。同时处理模块内的 DSP 芯片可以实现与总线链路层控制芯片数据线的无缝链接，能够直接把摄像机拍摄的图像利用 DMA 通道搬用到 SDRAM 中做相应的图像处理运算并给出相应的输出信号。主机可以通过 1394 控制卡对相机进行初始化配置，并读取拍摄的原始图像。

每一个视觉传感器及其控制、采集、处理模块就相当于一个 1394 节点，节点是一个拥有唯一地址的逻辑实体。它提供了一个可识别 ROM 和一套标准化了的控制寄存器，能够单独被初始化和配置。当总线经过初始化、树标识和自标识三个阶段后，每一个节点会分配到一个物理节点号，也发送一个特定节点信息供管理层使用。PC 机里的 1394 控制卡是根节点，通过标识过程，它可以掌握到每一个传感器的信息和整个网络的情况。计算机通过这些节点地址向传感器模块发送相应的采集、传输命令，并监控每个节点的工作情况。本测控系统按最少能挂接 40 个 1394 接口摄像机的负载能力设计，对于每一路视频数据的选取，可以通过 1394 总线发送异步数据包来实现。因为每个传感器节点都分配到确定的地址，所以只需在命令数据包中从 0 到 40 区分不同视频数据即可 [29~30]。

3.1.2 传感器 1394 总线控制与图像处理模块

图 3-2 所示是上文中提到的传感器控制与图象处理模块的内部结构示意图，这是本系统设计的关键所在。

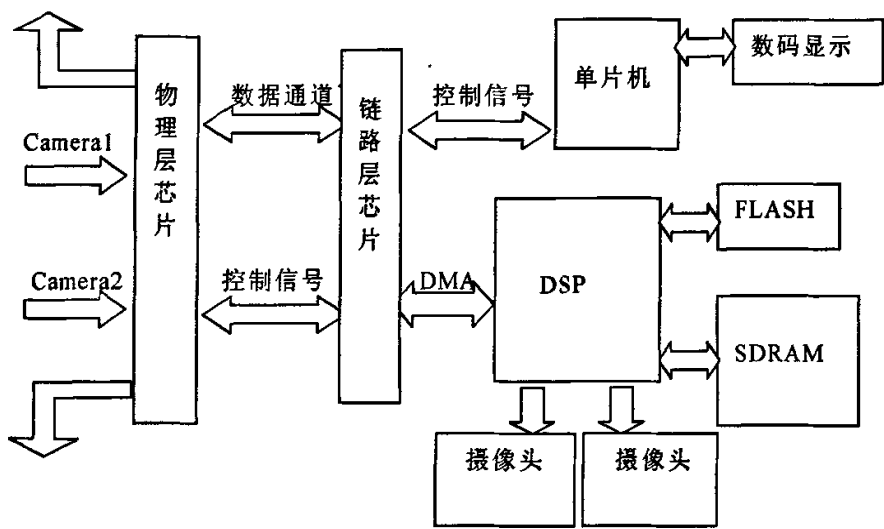


图 3-2 传感器控制与图象处理模块结构图

由于系统采用 1394 的线缆环境进行扩展网络，除了需要满足每个模块挂

接两个 1394 数字摄像机的要求外,还要能向下扩展节点模块,因此,选择的 1394 物理层芯片是具有 4 个物理接口的 TSB41LV04A。其中端口 0、1 用来扩展总线用,端口 2、3 用来连接摄像机。物理层芯片和链路层芯片(TSB12LV32)的组合为 1394 数据的传输提供了基础。接收到的数据包经过链路层芯片的分析可以决定是传给主机还是直接交给 DSP 做运算处理。单片机(P89C668)主要完成对 1394 链路层在上电后的初始化以及对其他节点所发送的异步命令包的解析和相应操作,由于 TSB12LV32 是一款针对 8 位/16 位 CPU 的链路层芯片,利用单片机能够更方便的完成操作,缩短研发周期。

DSP 主要负责图象的处理,包括特征点的提取、模板的比对等操作。我们选用的是 TI 公司的 DM642 这颗芯片,它具有 3 个视频口,每个视频口都可以接收最大 20 位的多种图像格式的数据,包括 8 位的纯数据流。所以摄像机所拍摄到的图象通过 1394 协议打包,经电缆传送到模块中的链路层后就可以与 DSP 通过这个视频口进行无缝链接,省却了增加其他芯片的成本和时序控制。

由于每个传感器摄像头安放的位置不同,其要完成的检测任务不同,这就要求 DSP 单元必须要有随环境而改变的不同的图像处理算法。根据这个要求所设计的 FLASH(4MBytes)存储卡可以将用户定制的相应图像处理程序在上电后自动加载到 DSP,对读入的图像信息进行特征点提取、模板匹配等不同的算法。同时,外扩的 32MBytes 的 SDRAM 可以保证几个摄像头拍摄到的图象都能保存下来交由 DSP 去读取处理<sup>[31]</sup>。

## 3.2 视觉传感器 1394 节点控制电路的设计

### 3.2.1 1394 节点链路层的设计

1394 总线接口硬件部分主要由单片机、链路层芯片和物理层芯片组成。链路层芯片选择了 TI 公司的 TSB12LV32 芯片。TSB12LV32(GP2Lynx)是一个高性能用于一般目的的 IEEE1394a-2000 的连接层控制器(LLC),具有在 1394 物理层接口、外部控制器和一个连接数据-移动端口的外部设备(本系统中为 DSP 的视频口)之间传输数据的能力。LLC 链路层芯片提供了经过外部速率达到 400Mb/s 的 2KB FIFO 的微控制器接口和物理层接口之间的传输,并提供接收 1394 数据包的控制<sup>[32]</sup>。

TSB12LV32 通过包含一个可编成的 endian 转换支持一个多微处理器/微控制器的直接接口。这样用户只需编写符合自己通讯和控制要求的应用层协议即可。本系统中微控制器使用 Philips 公司的 8 位增强型单片机 P89C668。它以 80C51 为内核,具有 ISP(在系统编程)和 IAP(在应用编程)功能的片内 64K 字节的 Flash 存储器,片内 Boot ROM 包含底层 FLASH 编程子程序,以实现通过串行口(UART)下载升级程序。P89C668 是 80C51 单片机家族的衍生品,其指令集和 80C51 相同。有四个 8 位 I/O 口,三个 16 位定时器/计数器,八

个中断源，四个中断优先级，可嵌套中断结构，一个增强型 UART 和片内振荡器以及时序电路。且该器件在 6 个时钟周期内执行一条指令，是传统的 80C51 的两倍。P89C668 新增特性使其成为一个功能强大的单片机，为某些应用提供 PWM，高速的 I/O 和加/减计数，如汽车控制等<sup>[33]</sup>。选择它的原因除了具有大的片内 RAM 外，还因为它带有 IIC 接口。这是因为，我们为了验证相机传送的 1394 数据是否正确，同时还做了一块测验子板用来将链路层接收到的数字图像通过 SAA7121 视频编码器转化为标准的视频信号输出给显示器。而对于 SAA7121<sup>[34]</sup>的工作方式的配置就需要由 IIC 总线来完成。

链路层控制器相对于微控制器来说相当于一个存储器 I/O 映象设备，TSB12LV32 片内有模式寄存器、状态寄存器、命令寄存器、中断寄存器和收发 FIFO 等。单片机就是通过读写这些寄存器来实现对 TSB12LV32 的控制。单片机的 P0 口通过锁存器 74LS573 与链路层芯片 TSB12LV32 的主机控制端的地址位 MA(0:7)相连,P0 口的数据直接与 TSB12LV32 主机控制端的低 8 位(MD(15: 8))相连。链路层的片选  $\overline{CS}$  连接到 P89C668 的 P2.7。P2.7 为 0 时 CPU 片外存储器地址可选中 TSB12LV32（内部寄存器对于单片机从 0x7000 开始），CPU 通过这些地址可对 TSB12LV32 执行相应的读/写操作。

单片机与链路层之间其他信号线的连接方式和初始状态决定了单片机对链路层的读写时序方式以及数据的存储方式。

这里首先需要说明的是 TSB12LV32 的主机 I/F 口、DMA 传输口以及它内部的寄存器都是以 0 位作为最高位的。所以在单片机的地址位及数据位与链路层对应信号线连接时一定要保证高位对高位，低位对低位。链路层的 LENDIAN、M8BIT/SIZ0、MDINV 信号决定了链路层的主机接口方式和数据传输方式。

M8BIT/SIZ0 置为高表示微控制器接口是 8 位宽，LENDIAN 高低决定数据是否进行存储顺序的转换，MDINV 决定了转换方式是采用数据不变模式还是地址不变模式。

一般数据在内存的存储顺序分为 big endian 和 little endian。

Big endian: 最高字节在地址最低位，最低字节在地址最高位，依次排列。

Little endian: 最低字节在最低位，最高字节在最高位，反序排列。

如果我们将 0x1234abcd 写入到以 0x0000 开始的内存中，则结果为：

	Big endian	Little endian
0x0000	0x12	0xcd
0x0001	0x34	0xab
0x0002	0xab	0x34
0x0003	0xcd	0x12

单片机采用的是 Little endian 格式，而总线控制器内的数据和寄存器格式采用 Big endian。因此，在单片机的数据写入控制器之前必须要做顺序转换。

可以把 TSB12LV32 的 LENDIAN 和 MDINV 管脚拉高,使其处于数据不变模式,这样在单片机内写的数,在写入到控制器后仍然按照原来的顺序存储。

对于读写时序, 设定了链路层工作在 Handshake 模式下, 在这个模式下, 链路层的  $\overline{MWR}$  信号高为读, 低为写。由于它是按照摩托罗拉的时序来设置, 对于 51 的时序不能完全吻合, 因此锁存信号就不再使用单片机的 ALE, 而是利用 P2.5 管脚来控制地址数据的锁存, 在编程时也采用相应的逐步构造时序的方法来与 Handshake 的读写时序相吻合。TSB12LV32 对外只有一个中断信号线但却有 32 个中断源, 因此这条信号线与单片机的  $\overline{INT1}$  脚相连, 在软件设计时对每次的中断事件都要查询中断源<sup>[35~36]</sup>。图 3-3 所示是链路层的控制电路:

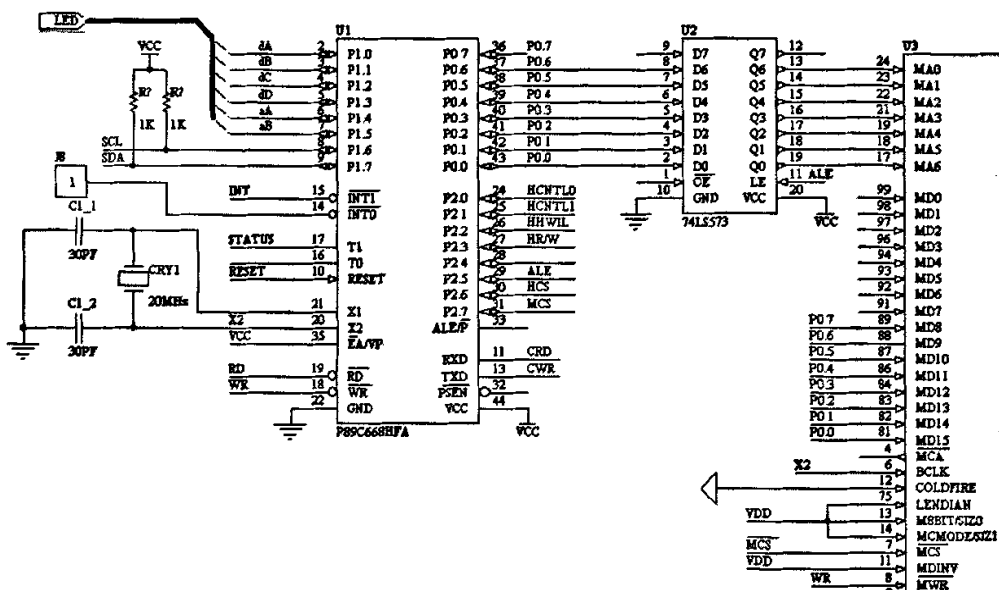


图 3-3 链路层控制电路

物理层与链路层配合使用后，链路层就要负责把摄像机所拍摄的图象传给 DSP 做处理，实际的操作过程就是接收摄像机广播的等时数据包，在去掉包头、包尾及校验码后将图象的原始数据由 DM 端口送出，交给 DSP 的 Video port 端口。电路图如 3-4 所示。

下面右图是链路层芯片的 DM 端口，如果选择自动插入去除包头，则链路层芯片在接收到图象的等时数据包后，不经过 FIFO，剥除包头包尾后直接送到 DM 端口输出。这个 16 位通道的数据输出以 DMCLK 的输出时钟 24.576MHz 作为基准，其余信号为输出的相应控制逻辑信号。

左图是 TMS320DM642 芯片的 Video port 2 端口, 它的数据通道有 20 位, 可以接收多种格式的图象, 如 BT.656、YUV8、YUV16、RAW8、RAW16 以及纯粹的 8 位数据流<sup>[37]</sup>。针对我们输出的图象数据是 16 位, 因此我们选择 RAW16 的捕捉模式来进行。CLK0 与 DMCLK 相连作为数据输入的时钟基准, CLT0 与



DMRW 相连作为读写使能信号。

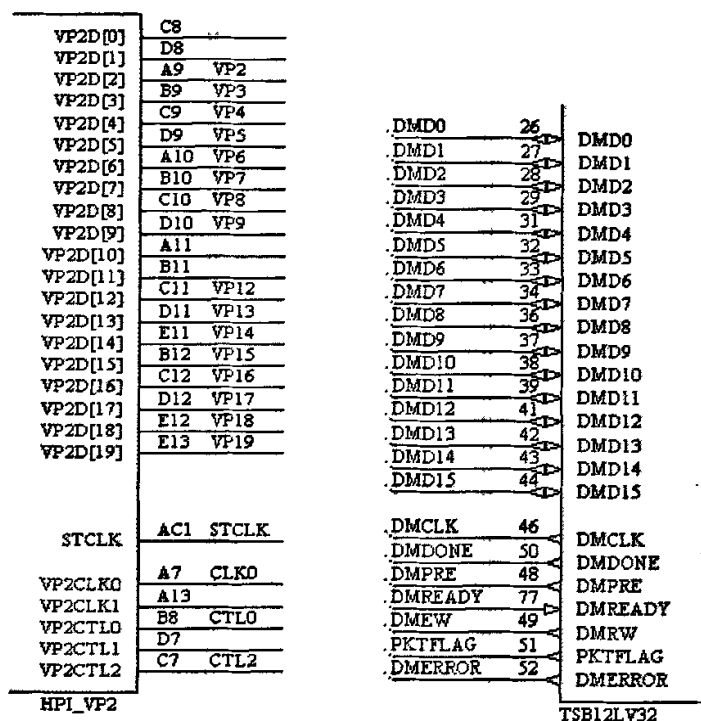


图 3-4 链路层与 DSP 的连接

在 DSP 视频端口的内部，每个视频口对应着一个 FIFO，我们可以在 DMA 控制寄存器中给 FIFO 预设一个值，当每次读入的图象数据在 FIFO 中达到这个值时，DMA 通道就把这部分数据搬移到指定的存储地方。这个目的地址可以是外部 DRAM，也可以是内部 RAW。在设置这个极限值的时候，要算好总共传输多大的图像数据，以防 DMA 将连续的数据分开搬移。当读完一帧图象后，DSP 从目的地址读取图象进行处理。当然如果预设值合理且算法时间容许，由于 DMA 的传输不需 CPU 去干预，所以也可以边读边进行处理。

### 3.2.2 1394 节点物理层的设计

物理层芯片选择了 TI 公司的 TSB41LV04A 芯片，它实现了一个四端口节点在一个以电缆为基础的 IEEE-1394 网络中数字和模拟的收发功能。每个电缆端口合并了两个差分线收发器，作为决定连接状态、初始化和仲裁、包接收和发送的需要。图 3-5 为物理端口连接方式：

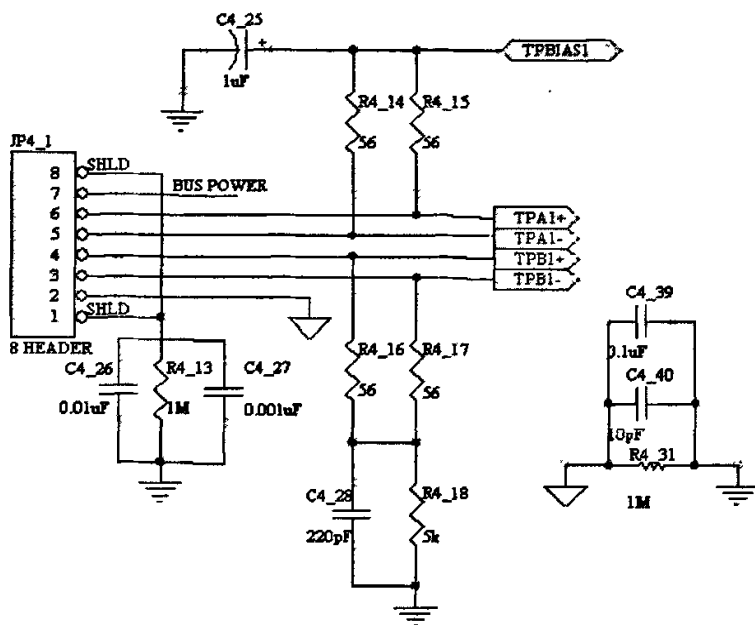


图 3-5 物理端口连接图

系统设计采用 6 芯的 1394 电缆,其中 TPA/TPA\*和 TPB/TPB\*是两对信号线对,用来选通和传输数据。每根信号线上都需加 56 欧的匹配电阻。电缆中剩余的两根线为电源线和地线,在本系统中用来向与节点说连接的摄像机提供 12V 的电源。另外,端口的壳体 SHLD 在接地时采用大电阻和小电容并联的方式来有效的滤波,保证信号能完整的传输。

TSB41LV04A 仅需要一个外部 24.576MHz 晶振作为基准。内部的振荡器驱动一个内部锁相环 (PLL)，产生所需要的 393.216MHz 参考信号。这个参考信号内部被分成提供用作控制输出解码的选通和数据信息的时钟信号两部分。一个 49.152MHz 的时钟信号由物理层提供给链路层用作接收数据的同步<sup>[38]</sup>。图 3-6 所示是物理层与链路层之间的连接。

下图左侧为链路层芯片 TSB12LV32, D0~D7 是两个芯片之间的传输通道, 两芯片的相关控制传输信号一一对应连接, 需要注意的是协议应用原则上推荐两芯片之间的主要信号线要采用隔离方式连接, 但本系统已在电源部分及主要线路上采取了隔离、滤波措施, 因此这些信号线都采用了直接对连的形式。此外, 每个模拟电源端口和地端口都需要并联  $0.1\mu\text{F}$  和  $0.001\mu\text{F}$  的电容来有效的滤除高频。PC(0:2)管脚的状态决定了本结点采用的是何种供电方式, 我们选择了自身供电并向总线至少提供 15W 功率的供电方式, 所以 PC(0:2)应为 001。SYSCLK 即为物理层向链路层提供的 49.152MHz 的同步时钟信号。

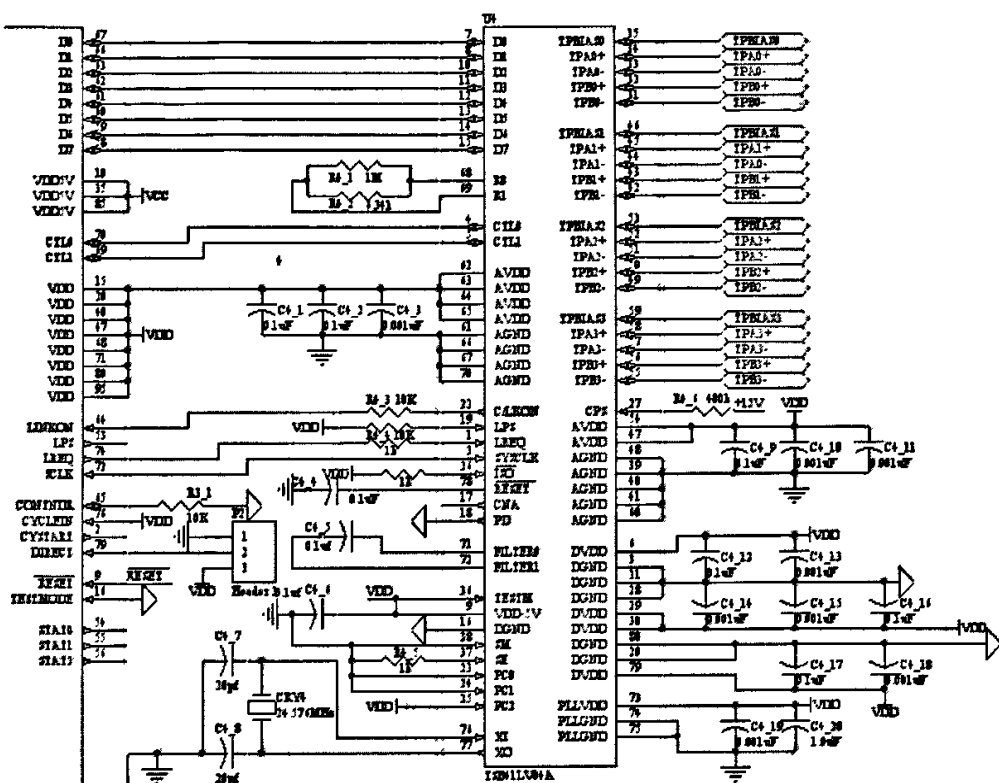


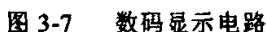
图 3-6 物理层与链路层的连接

### 3.3 数码显示电路

本系统的设计是针对多视觉传感器的应用，因此，在系统中会连接多个甚至几十个摄像机，每一个摄像机在总线自标识完成后都会分配到一个固定的节点号，为了使操作人员能够很容易的知道每个摄像机在什么位置，就要使每个模块能够显示与它相连的两个 1394 摄像机的节点号。由于一根总线最多可以挂接 63 个节点，而除去模块本身就为节点外，实际可挂接的 1394 摄像机为 40 多个，因此每个摄像机至少需要两个数码管来显示其节点标识。图 3-7 为硬件实现电路。

下图所示只是其中一个数码显示的驱动电路，其余 3 个与其相同。数码管的显示电路有动态扫描方式和静态驱动方式。由于负责显示的程序由单片机执行，而单片机在系统中要不断的执行中断等操作，所以我们选择了静态驱动方式。

MC14543HCL 为 4 线-7 线译码/驱动电路，具有 4 位二进制锁存、BCD-7 段译码和驱动功能。当采用共阴极发光二极管时，PH=L；当采用共阳极发光二极管时，PH=H。我们使用的数码管采用共阴极发光二极管，所以 BI=L、PH=L。单片机的 P1 口的 4 位送出 BCD 码（dA、dB、dC、dD），当 LD=H 时显示 P1 口上的数据，当 LD 由高变为低时，锁存 P1 口上的数据。由上可知，4 个数



这样，在单片机读取到每个摄像机的节点标识后，将它们的十位与个位分离，然后将所得的 4 个数依次由 P1 口送出显示，只要保证译码器产生的地址选通信号符合数码管驱动的显示和锁存逻辑，数码管就可以固定的一直显示摄像机的节点号，除非总线发生复位，节点号重新分配。

在本系统中需要多个不同值的电压源，包括 5V 芯片工作电压、3.3V 的低功耗工作电压以及向总线电缆提供的 12V 电压。如表 3-1 所示，

**表 3-1 电压分布表**

30

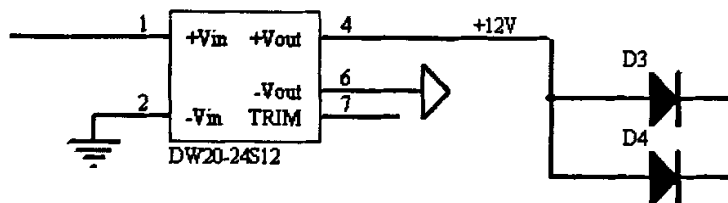


图 3-8 电源隔离电路

DW20-24S12 是一个宽范围电压输入，单电压输出的稳压隔离芯片。输入电压范围 18V~36V，我们使用它的标称值 24V 作为外界提供给节点的输入电压。输出为额定值 12V 作为节点内部的电压源。隔离电压 1000VDC，输出精度为  $<\pm 2\%$ 。输出的 +12V 电压提供两路给连接的 1394 电缆（摄像机用），输出端需加二极管防治电流倒流向电源。

另外 +12V 通过三端可调稳压器 LM317 后转换为 +5V（如图 3-9 所示），从而再供给 MCU 电路及数码显示电路。下面是三端可调稳压器 LM317 的电压变换关系式：

$$V_{OUT} = 1.25V(1 + R2/R1) + I_{ADJ}R2;$$

其中调整端 ADJ 的电流  $I_{ADJ}$  极其微弱，使得它在  $R2$  上产生的压降可以忽略。而当  $R2$  的电阻值为  $R1$  的三倍时，从而易得： $V_{OUT} = 5V$ 。这里选取  $R1$ 、 $R2$  的阻值分别为一千欧和三千欧。

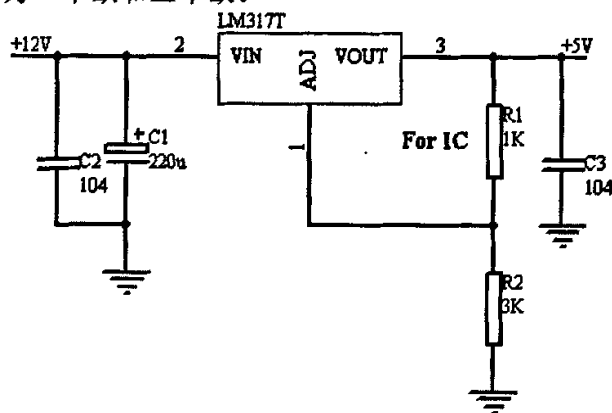


图 3-9 5V 电源转换电路

此外，由于 1394 控制芯片及测试板部分的电路都为低功耗的 3.3V 工作电压，所以还需将 5V 的电压再转换为 3.3V 使用。我们选择了 AMS1117-3.3 这款 5V 转 3.3V 的定电压输出芯片。对于 DSP 的功耗电源则需要使用 TI 配套的专用电压芯片。

### 3.5 DSP 图像处理电路

作为一个实时的在线检测系统，能够在最短的时间内得到预期的结果是必要的，数据流的快速传输只解决了一部分问题，更为关键的还是在数据的快速处理方面。一般机器视觉中，所采集的高品质的图像数据量大，同时与之对应的处理算法代码复杂，这要求我们在设计图像处理部分时不仅要考虑它的速度性，还要考虑它的存储容量以及通用性。鉴于上述考虑，图像处理部分的电路框图如下所示：

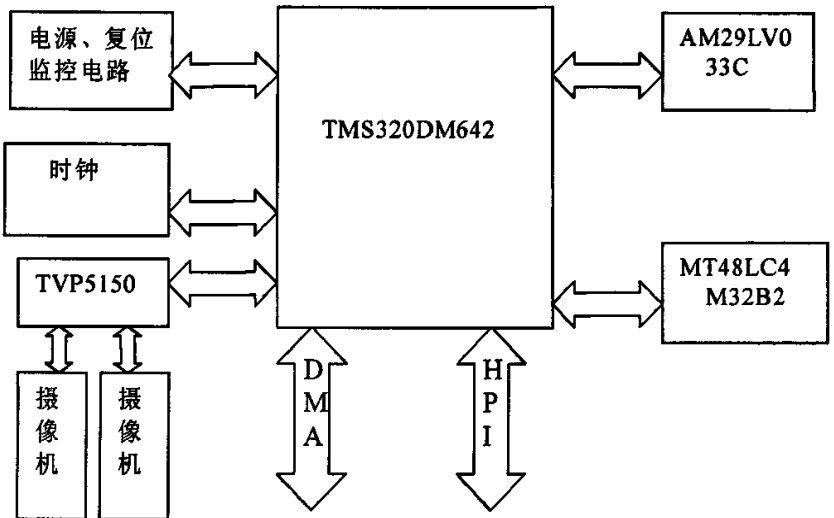


图 3-10 图像处理单元

图像处理单元以 TMS320DM642 芯片为核心，这是款 TI 推出的专用于数字媒体应用的 DSP 芯片，时钟频率可达 600MHz，由于它有 8 个并行处理单元，所以执行指令的能力是 4800MIPS（MIPS 每秒百万条指令）。同时它还具有 3 个双通道视频口，每个视频口有 2 个视频通道并可由软件配置为输入或输出口，支持 BT656、数字 TV 格式（SDTV 和 HDTV）、原始视频 I/O。每个视频口可支持 8/10/16/20 位的视频数据传输，利用这个功能可以将 DSP 与我们的 1394 网络利用 DMA 通道进行无缝链接，同时可以扩展节点的摄像机挂接能力。

对于图像处理模块内部基本都是高频信号，DSP 芯片对于电源的要求相当严格，一般都使用 TI 公司的 TPS 系列。例如 TPS54310 就可以通过输入的 5V 电压得到 DSP 需要的 3.3V（I/O 电压）和 1.4V（核电压）。同时可以监控这两路电压，一旦电压波动超过容许范围，DSP 就发生复位，并保证上电顺序控制：核电压先上，I/O 电压后上。

由于 TMS320DM642 内部的程序存储器和数据存储器不能满足应用的要求。因此需要通过它的 EMIF 接口外扩程序和图像数据存储芯片。AM29LV033C 是一款 4M×8bit 的 FLASH 存储器，把它扩展到 DSP 外围接口 EMIF 的 CE1

空间。主要用来存储 DSP 初始化程序、各种图像处理程序、一些对应的模板信息。它的地址范围为 0x9000 0000~0x903F FFFF(4MB)。

MT48LC4M32B2 是 4M×32 的 SDRAM 存储器, 32 位的宽度, 由于 TMS320DM642 的 EMIF 具有 64 位的数据线, 我们配置两块 MT48LC4M32B2 做为 4M×64 的外部同步存储器。由于外部 DSP 的输入时钟是 50MHz, 在内部经过倍频以后成为 600MHz 的工作时钟, MT48LC4M32B2 使用 CLKOUT/6, 即 100MHz 做为工作时钟, 这样它的读写周期可以达到 10ns。我们同样还可以选择 CLKOUT/4 做为它的工作时钟。它的地址范围为 0x8000 0000~0x81FFF FFFF(32MB)。

另外利用 TVP5150 解码器, 把 DSP 的其中一个视频口配置为输入口, 这样就可以使节点再挂接两路模拟摄像机增强了系统的扩展性。

### 3.6 DSP 的程序加载方式

对于系统初期的调试可以利用 DSP 仿真器的 JTAG 接口下载编译好的源程序, 在系统安装好后, 需要对程序进行升级时可以采用 1394 总线传输编译好的源程序。这需要利用 DSP 的 HPI 接口。

主机口 (HPI) 是一个 16/32 位宽度的并行端口, 主机可以通过它直接访问 CPU 的整个存储空间, 包括片内的存储映射的外围设备。HPI 与 CPU 存储空间的互连是通过 DMA/EDMA 控制器实现的。借助专门的地址和数据寄存器通过 DMA 辅助通道, 完成 HPI 对存储空间的访问。主机和 CPU 都可以对 HPI 控制寄存器 (HPIC) 进行访问, 另外, 主机 (这里的主机就是指系统中的单片机) 可以访问 HPI 地址寄存器 (HPIA) 和 HPI 数据寄存器 (HPID) [40]。

HPI 有两种读写方式: 普通模式下的读写按照 HPIA 的地址将 HPID 的数据写入内存或将该地址的数据读入 HPID; 自增模式下 HPIA 则是首地址, 每次读或写操作后它都会自动指向下一个待读写的地址。我们采用后一种模式, 这样就能很方便的访问一个线性存储区域, 而无需反复地向 HPIA 中写入需要的地址。

由 CCS 编译器生成的 DSP 可执行文件是一种 .OUT 文件。可使用 TI 公司提供的 hex500.exe 程序, 将其转换为 .hex 文件, 这种 .hex 文件的组织结构具体如下: 它由一个一个的块 (block) 组成, 每一块的第一个字节表示当前块包含的待加载的有效数据的长度, 第二、第三个字节表示这些有效数据写入 DSP 内存时的首地址, 从第五个字节开始是待写入 DSP 内存的有效数据 (第四个字节通常为 0x00, 是无效数据), 超出当前有效数据长度的数据不需要处理。需要注意的是, 文件的结尾 (也就是最后一个块) 的第一个字节的数据是 0, 表示当前块为文件的结尾, 其后的任何数据都是无效数据。知道这种 .hex 文件的结构后, 就可以分离出其中的有效数据, 然后就可将这些有效数据写入 DSP 的内存。

对 DSP 的数据写入通过 DSP 的 HPI 口来完成操作。具体如下：

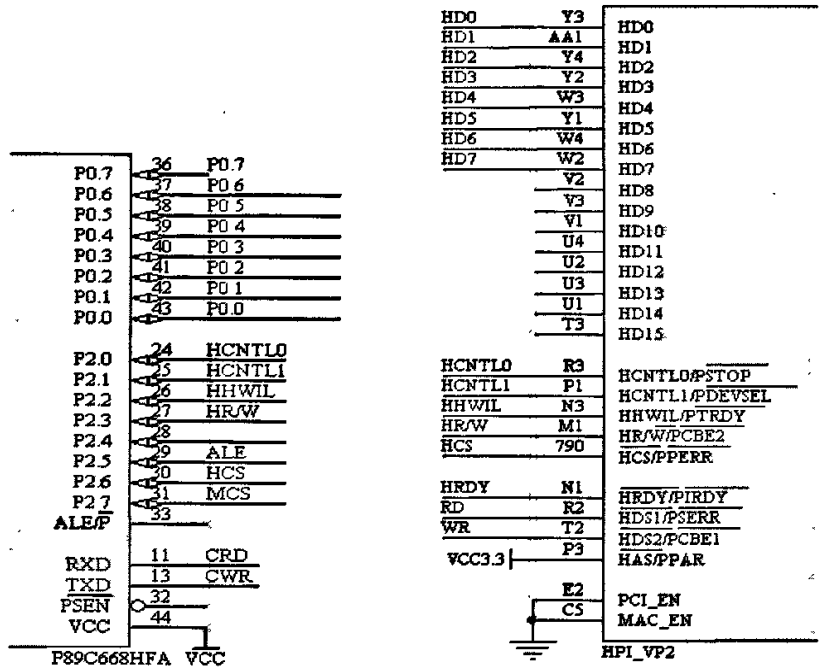


图 3-11 HPI 接口

首先对 DSP 复位清除原来的数据；然后利用 1394 总线，先向节点发送一个系统升级程序的异步包代码，再使用异步包的发送格式把 .hex 文件分次发送到各个节点。单片机在收到中断请求后，对节点接收的异步包进行分析。如发现是升级程序则对后续读到的异步包（.hex 文件）做分析，每次从 .hex 文件读出写入的初始地址，从这些初始地址开始不断地将有效数据写入 DSP 内存；写操作完成后发送复位命令，则新的程序开始执行。（如果加载的目的地址是 ROM 或 FLASH，则需要把 .hex 文件转换成二进制的 .bin 文件）单片机与 HPI 的连接如图 3-11 所示。

### 3.7 本章小结

本章主要论述了多视觉传感器系统的 1394 总线控制架构方法，较为细致地给出了含有 1394 总线接口的采集处理模块的硬件结构和电路设计原理，说明了多视觉传感器 1394 总线测控系统的组成与工作原理。



## 第四章 系统软件设计

本系统采用 Keil C51 集成开发环境 uVision2 作为单片机的软件开发平台。uVision2 集成开发环境包含项目管理、源代码编辑和强大的程序调试环境。uVision2 调试器是一个强大的全特性调试器，允许用户在 PC 机上完全模拟目标程序、指令集和片内外围功能。用户可以很方便地使用它来开发、编译、仿真和调试单片机 C 语言源程序<sup>[35~36]</sup>。程序具有模块化功能强且简洁易读等特点。

### 4.1 系统程序框架

本测控系统涉及的编程工作量大，主要包括 PC 机上的用户应用程序、1394 总线的功能驱动程序、电路板上 FPGA 芯片的 VHDL 编程、DSP 的图像处理程序以及单片机的初始化、中断响应程序。图 4-1 是整个系统的软件结构体系。

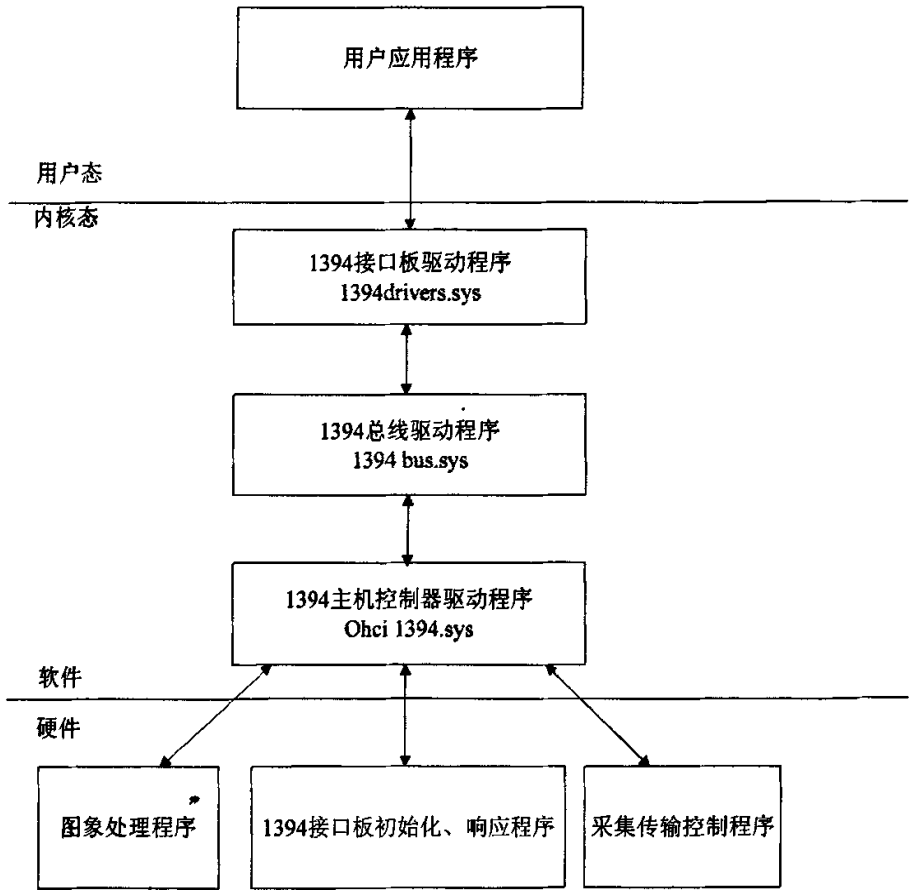


图 4-1 系统软件结构体系

用户通过 win1394.exe 应用程序发布读写和控制命令。Win32 子系统将用户应用程序的 I/O 请求派遣给相应的驱动程序，而功能驱动程序就是将用户的

I/O 请求转化为 1394 请求包 IRP 并传送给总线驱动程序<sup>[41]</sup>。最后,最底层的驱动程序负责与硬件打交道。硬件的固件程序主要是对 FPGA 芯片逻辑功能的编程、图像处理程序和初始化芯片程序。由于视觉传感器测控系统要进行视觉检测多为在线检测,实时性要求高,这里各传感器节点采用中断方式接收 PC 机命令。MCU 只需查询中断寄存器状态,了解触发源,就可指挥传感器节点做出相应的动作。需要指出的是,1394 的数据包以及寄存器结构都是以 quadlet 为单位,即 4 字节结构。而 MCU 一般只有 8 位数据线,对于 1394 接口芯片的寄存器初始化和读取包头及中断状态时,必须以 quadlet 为单位,分 4 次完成一次读写操作。

各部分的软件应协调好硬件资源与时间分配,避免发生冲突。例如,在链路层 DM 端口的读写操作中,一定要保证在任一工作时刻只有一个器件占用它的数据线,其他器件放弃对总线的操作。在 IEEE-1394 的异步传输过程中,为每一个数据包都提供了 CRC(循环冗余校验),如果接收方发现 CRC 错误,就会通知发送方重传数据包。对于我们的系统来说,1394 节点的初始化与中断服务是重点,下面我们主要介绍这方面的内容。

## 4.2 1394 节点软件设计

视觉传感器节点的 1394 总线软件设计主要包括三个部分:1394 节点初始化、ConfigROM 内容的自动配置、等时数据及异步数据的接收和发送。1394 节点的异步数据通讯实质上就是对 1394 链路层控制器内部各寄存器和 FIFO 进行读写,由于这些寄存器和接收 FIFO 均有确定的地址,CPU 可通过外设访问指令对它们进行读写操作。而同步数据的通讯实质上就是接收等时信道号相同的数据包再转存至外设。

### 4.2.1 1394 节点的初始化

1394 总线通讯的成功与否重点是 TSB12LV32 的初始化设置,初始化程序通过对链路层控制器的寄存器写入控制字,确定 1394 的工作方式,即对总线控制寄存器、DMA 传输控制寄存器、中断控制/屏蔽寄存器、FIFO 寄存器等设置。

用 P89C668 的 P2.7 作为片选信号与 TSB12LV32 的 CS 引脚相连,TSB12LV32 的片内寄存器和 P89C668 单片机寄存器是重叠编址的,因此 TSB12LV32 寄存器寻址时要定义成片外 RAM 寻址<sup>[42~43]</sup>。链路层芯片的控制寄存器相对于单片机的寻址起始地址为 0x7000。除了配置链路层的控制寄存器外,初始化中的一个主要工作就是对 ConfigROM 的配置,只有正确的配置了 ConfigROM 的信息后,主机才能了解节点的功能、制造商等信息,从而调用正确的驱动程序,完成一个节点的确认。在完成 TSB12LV32 的初始化设置以后,

TSB12LV32 就可以回到工作状态，进行正常的通信任务。应该注意，所有对链路层内部的读写操作都是以 quadlet(4 字节长度)为基础的。

由于 1394 控制器的初始化成功与否决定了 1394 通信的成败，也是系统通讯成功的关键所在。这里重点描述一下链路层控制器 TSB12LV32 的初始化流程（如下图示）。

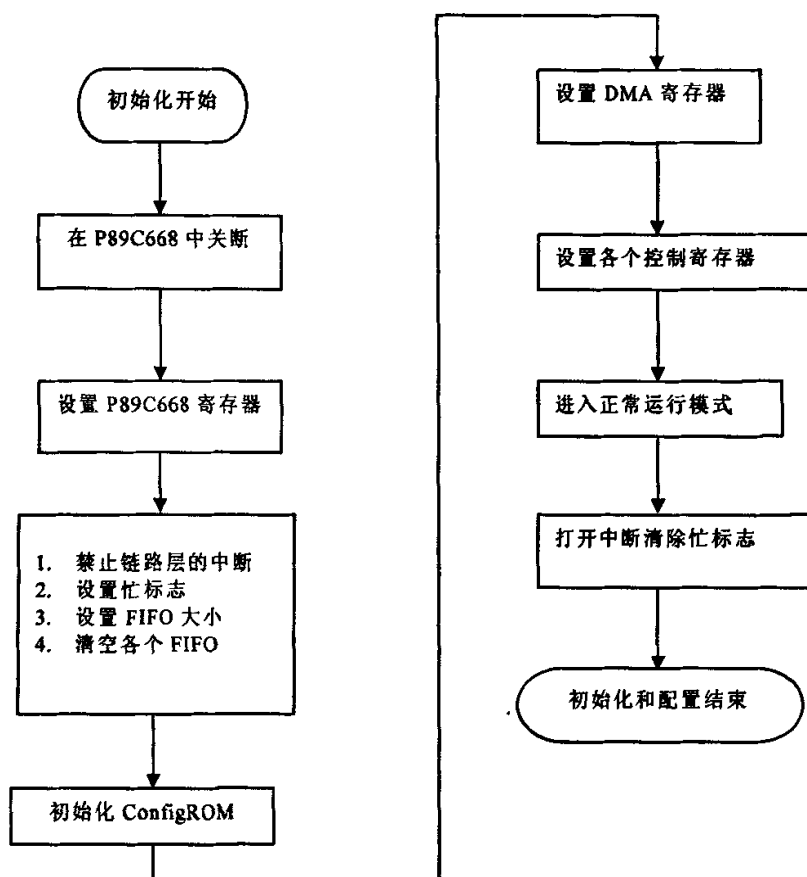


图 4-2 TSB12LV32 配置流程

下面给出了部分 1394 节点的 C51 初始化示例程序

```
void Init_tsb12lv32(void)
```

```
{ diagnostic=0x00404ad0; //取消寄存器写保护，允许单片机对寄存器进行写操作。
```

```
control=0xc8040200; //设置总线忙标志、使能 TX,RX
```

```
dm_control=0x200e0225; //DM 每块包括 1024 个包，工作在 BYTEMODE
```

```

模式，在 DM 端口数据置换，速度 400M,DM 定义为同步接收。
fifo=0xe0870000;           //清空 ATF,GRF
inter_mask=0x9a401000;     //开放总线重启、自标识结束、GRF 接收到包、
DM 端口接收到包、FIFO 应答中断
Isochronous_Port=0xffffffff; //根据具体应用设置接收用的等时信道号
control=0xc6040200; //清除忙标志；
diagnostic=0x00404ad0; //关闭写保护；
}

```

### 4.2.2 Configrom 的配置

IEEE-1393 串行总线设备必须包含一个 ROM 结构，这为配置和诊断与设备相关的问题提供了必要的关键信息，ROM 中所包含的信息有：

为识别本设备驱动程序所需的信息。

为识别诊断软件所需的信息。

为指定设备涉及总线的各种性能而需要的信息（如是否具备总线管理器功能）

为指定可选的模块、节点以及元件特征和参数而需要的信息。

ConfigROM 的起始地址对于每个节点都是固定的，都是从 FFFF F000 0400h 开始的，大小为 1024 个字节。

节点在加电后，经过总线复位、树标识、自标识后，主机将发送读请求包，请求读取 ConfigROM 的内容，也就是读取设备信息。但 TSB12LV32 不像其它的 TSB43AA82 这样的集成芯片内部具有存放 ConfigROM 信息的 FIFO，所以在每次收到读请求后，单片机都要在分析完事务类型后把存储在自己内部 RAM 的 ConfigROM 信息构造成读响应包发送给主机。

一般 ConfigROM 格式中的主要配置项包含一个总线信息块和根目录，总线信息块用来指定与总线相关的很多性能，而根目录提供了用来识别驱动程序和诊断软件的一些值，同时也提供了指向其它目录和数据结构的可选指针。在这个结构中总线信息块和根目录是必须的。其它各项是可选的。

Bus_info_length				CRC_length			Rom_crc_value			
31h(1)				33h(3)			39h(9)		34h(4)	
Irmc	Cmc	lsc	bmc	pmc	Res	Cyc_clk_acc	Max_rec	gen	Res	spd
Node_Vendor_ID						Chip_ID_hi				
Chip_ID_lo										

表 4-1 总线信息块格式

**Bus\_info\_length**——总线信息块的长度（8 位，以 4 字节为单位）这个值必须大于 0h，这样软件才能正确识别出是一般 ROM 格式还是最小 ROM 格式。

**CRC\_length**——需要进行 CRC 校验的字节数（8 位，以 4 字节为单位）。

**Rom\_crc\_value**——本数据块中所有字段的 CRC 校验值。

**Irmc**——为 1 时，节点具有等时资源管理器的能力，否则为 0。

**Cmc**——为 1 时，节点具有周期控制器的能力，否则为 0。

**Isc**——为 1 时，节点支持等时传输，否则为 0。

**Bmc**——为 1 时，节点具有总线管理器能力，否则为 0。

**Pmc**——是否具有电源管理能力。

**Cyc\_clk\_acc**——如果 cmc 的值为 0，这个 8bit 的字段必须全为 1。

**Max\_rec**——规定了设备所能接收的异步写的最大有效数据长度为  $2^{(\text{max\_rec}+1)}$ （4 位）。

**Gen**——当被置位，在下次总线复位后表明 ROM 内容没发生改变。

**Spd**——链路层的速度。

**Node\_Vendor\_ID** 和 **Chip\_ID** 与芯片的厂商有关。

根据以上定义，和我们的实际需要，总线信息块的值定义如下：

**CfgRomData[0]** = 0x04044645; // First Quadlet

**CfgRomData[1]** = 0x31333934; // 1394

**CfgRomData[2]** = 0x20FF5002; // Capability

**CfgRomData[3]** = 0x 080028F1; // Chip\_ID\_hi

**CfgRomData[4]** = 0x 01012345; // Chip\_ID\_lo

需要注意的是，异步数据包的发送、接收，其 CRC 校验都由芯片自动完成，而 ROM 信息的发送，对其内容的 CRC 校验却要用户来完成，如果电脑收到的数据包内容经过 CRC16 算法的校验后与数据包中的 CRC 值不一致，则会认为是传输失败，没有通讯成功。First Quadlet 中的 0x4645 便是对总线信息块内容的 CRC 校验值。

### 4.3 中断服务程序

链路层控制器可支持多达 32 个中断事件，而它的对外输出只有一个 INT 口，这些中断事件是一个或的关系，因此要求单片机在每次收到中断信号后，都要去查询链路层的中断寄存器的每一位，以确定发生了何种事件。这也要求单片机的程序中要包含多个相应的中断服务程序。而对于我们节点的通信来说，正确的接收数据包和发送数据包是关键，其工作流程如图 4-2 所示。

对于 TSB12LV32 的中断事件是通过配置他的两个寄存器 **inter** 和 **inter mask** 来实现的，**inter mask** 是所有 32 个中断事件的屏蔽允许位，在相应位写入 1 会允许该中断发生，也就是说允许 INT 输出低电平；而 **inter** 是中断查询寄存器，

如果有中断发生，则置该位为 1。INT 脚是所有这些中断的 NOR，因此只要有允许的中断事件发生，单片机就会进入中断服务程序，即使是有其他中断发生而 inter mask 没有允许的话，inter 的相应位会置 1，但 INT 不会输出低电平，要清掉发生的中断事件只需向 inter 的相应位再写入 1。

根据我们系统设计的需要，我们选择查询以下几个中断事件：

总线重起；

自标识结束；

GRF 收到数据；

ATF 成功发送。

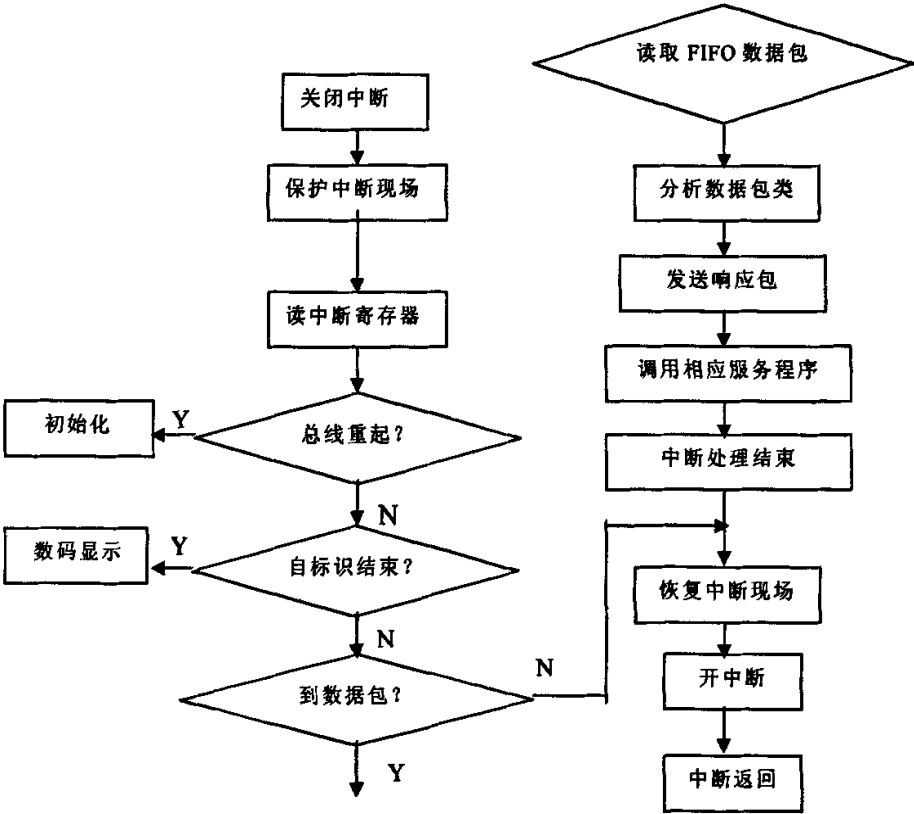


图 4-3 中断服务流程

中断服务程序是整个单片机程序框架的主要组成部分，下面是单片机程序的结构图：

```

Main program()
{Init89c51();      // 初始化 89C51
{关中断;
  Init TSB12LV32();
  
```

```

    开中断; } //退出初始化 89C51 程序
Init TSB12LV32() //初始化 TSB12LV32
{关中断;      //禁止 TSB12LV32 发出中断请求
    设置控制寄存器的忙标志, 向 PC 表明节点目前在忙, 不响应请求;
    设置各个控制寄存器;
    清空各个 FIFOs;
    初始化 DMA 控制;
    清除控制寄存器的忙标志;
    开中断; } //结束初始化 TSB12LV32 程序
Progress for int0 () { // TSB12LV32 的中断处理程序
    关中断;
    读取中断寄存器, 判定发生了何种事件:
    1. 如果发生总线复位, 调用 Init89c51(), 跳到 4
    2. 如发生接收数据事件, 调用 SavePacket()接收数据, 并用 SendPacket()发
        送响应包到 ATF, 跳到 4
    3. 如发生发送数据结束事件, 调用 ReadAck()跳到 4//标志一次传输结束
    4. 开中断; } //退出中断服务程序
SendPacket() //通过 ATF 发送数据
{
    清空 ATF;
    通过异步命令 FIFOs 写寄存器将数据写入 ATF;
}
ReadAck()
{从寄存器中读取确认包, 判定数据被接收的状态; }
SavePacket() //通过 GRF 接收数据
{确定 GRF 中确有数据;
    读取数据包中的第一个 quadlet;
    读取数据包中的随后的所有数据;
    保存数据, 并判定为何种包, 若为读 ROM 的请求包则调用 ConfigROM();
    若所传数据是升级 DSP 程序命令, 则调用 Bootloader();
    若所传数据是逻辑控制命令, 则调用 Control();
    清空 GRF; }
ConfigROM(); //TSB12LV32 的 ROM 配置信息
Bootloader(); //对随后数据分析处理,控制 DSP 程序的加载
Control(); //对外给出逻辑控制信号

```

4.4 读写异步包的实现

TSB12LV32 内部具有异步 FIFO，其中 GRF 为接收 FIFO，ATF 为发送 FIFO，大小都为 520quadlets，可以通过寄存器来设置。一旦 FIFO 的大小确定，在操作中如果修改的话，FIFO 中的数据就会发生改变这时就必须重新清除 FIFO。所以我们的 FIFO 大小一经设置就就不再改变了，下面主要研究通过 GRF 和 ATF 接收和发送异步包。

4.4.1 异步发送的实现

异步包的发送与接收主要是通过读写芯片的寄存器来实现的，在发送与接收时，包头的分析与构造是最重要的。异步包有两种，一种是 quadlet，实际传送 4 字节的有效数据，另一种是块包，大小可以根据实际情况设定。

0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31
														spd	tlLabel				rt		tCode				priority						
destinationID															destination OffsetHigh																
destination OffsetLow																															
quadlet data																															

图 4-4 ATF 中异步包发送格式

图 4-4 是异步发送包中的一种形式（写请求包）。第一个 quadlet 包含了包的一些控制信息，包括传输速率、传输标签、重传代码和事物标签等。第 2 个和第 3 个 quadlet 包含了 64 位的地址，此地址必须能被 4 整除。前 16 位 destinationID 就是总线分配给节点的标识地址，这里作为我们发送的目的地址。后面的 48 位是目标节点内部的映射地址。

对于块传输包来说，格式和 quadlet 包差不多，只是在 destination OffsetLow 后面多加一个 quadlet，如下所示，其后为要发送的 block\_data。

Data_length	Extended_tcode
-------------	----------------

表 4-2 块包中多出的 quadlet

Tcode	事物类型
0	四倍字节写请求包
1	数据块的写请求包
2	写响应包
3	保留
4	四倍字节读请求包
5	数据块的读请求包
6	四倍字节读响应包
7	数据块的读响应包

表 4-3 常用 tcode 所代表的事物类型



由上表我们可以看出写响应包只有一种，这说明两种写请求包对应的响应包是一样的，这是与读请求包不同的地方，同时我们还可以根据 ttable 的不同来区分不同的响应包所对应的请求包。具体格式参看协议。

对于 TSB12LV32 链路层芯片来说，要发送一个异步数据包给目标节点的话，需要完成下列操作：

1. 写第一个 quadlet 到 0x7050。
2. 写接下来的 n-1 个 quadlet 到 0x7054。
3. 写最后一个 quadlet（第 n 个）到 0x7058。

以上操作都是以每次 8bit 写入的，当最后一个 quadlet 写入完成后，链路层就会把写入 ATF 的数据打包成标准的 1394 数据包格式通过物理层发送到目标节点。

4.4.2 异步包的接收与分析

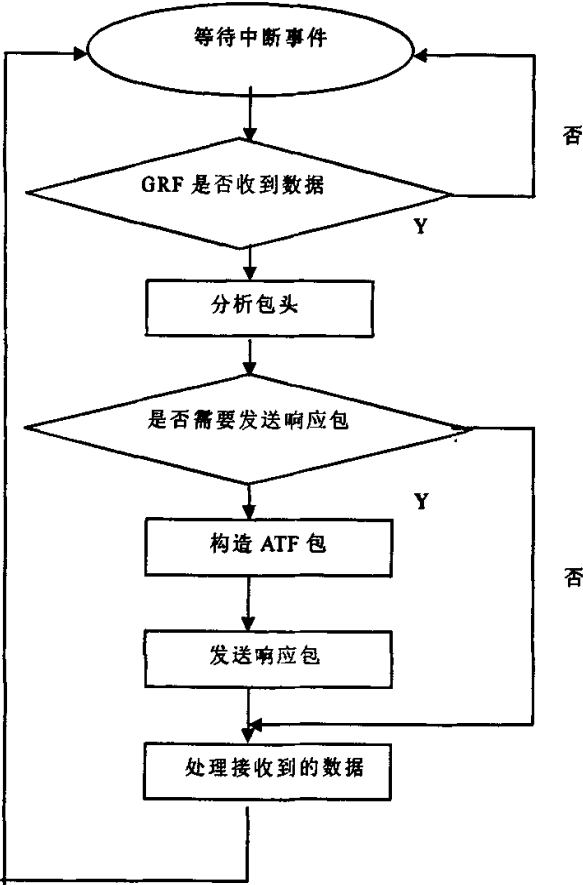


图 4-5 异步命令包处理流程图

对于异步包的接收，则是通过查询 GRF 的状态来操作，前面已经介绍了中断服务，当 GRF 中接收到数据时，与这个事件相对应的中断标志就会置位，单

片机在查询到这个中断后，就会从 GRF 的开始地址依次读出接收到的数据，通过对这些异步命令的分析，再进行下一步的操作其流程如上图所示。

在 GRF 中同样有它的数据包存储方式，表 4-4 为异步 quadlet 存储格式：

0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31
0	0	numofQuadlets														0	0	0	ackCode				0	0	spd		0	0	0	0	
destinationID																tLabel				rt		tCode				priority					
sourceID																destination OffsetHigh															
destination OffsetLow																															
quadlet data (write requests and read responses only, omitted for write responses and read requests)																															

表 4-4 异步 quadlet 接收格式

第一行中包含了传输的数据量、确认代码以及速度信息。第 2、3、4 行是发送方的信息。其中 sourceID 表示发送此包的节点地址。通过分析包头所含的信息，我们就可以做出相应的操作。

假如 GRF 收到一个从主机发送来的数据包，如下（16 进制）

0003	01				2	0
FFC0	E2		1	4	0	
FFC1	FFFF					
F000	0400					

表 4-5 GRF 中接收到的数据

由上表中的 tcode=4 可知，主机发送过来的是一个 quadlet 的读请求包，其速度是 400Mbps，并且偏移地址为 0x400，表明是读配置 ROM 内容的请求包。根据上节讲的 ATF 发送格式，这时我们可以根据包头构造出如下读响应包（假设我们发送数据 04，04，46，45）：

0	2	E2	1	6	0
FFC1		0	0		
0		0			
04	04	46		45	

表 4-6 ATF 发送的数据

其中，响应包的 tlabel 与请求包一致，tcode 根据请求包的类型而变化。对于接收到的其它异步数据命令包，使用同样的流程方法进行操作即可。这些操作都是单片机通过 HOST I/F 端口来实现的。

#### 4.4.3 数码管的显示

在自标识过程后，GRF 中会收到自标识包 self-ID。这个包中包含了与节点相连的其它节点所分配到的节点号，单片机通过读去这个值就可以知道与模块相连的两个相机的地址，经过数据分离后，通过 P1 口送 MC14543HCL 显示。

另外也可以通过读取模块链路层中寄存器的值，由本节点的地址推出相机节点的地址。这是因为，自标识总是从节点的端口 0 向端口 4 一次标识的，而在我们的设计中，两个相机固定在物理层芯片 TSB41LV04A 的 2 端口和 3 端口，这样两个相机的地址就与模块节点的地址分别相差 2 和 1。

系统挂接相机的能力为 40 多个，这就意味节点的地址可能出现两位数。通过计算把十位与个位分离，得到 4 个个位数，然后将这 4 个数分别送出显示。P1 口的低 4 位是数据线，P1.4 和 P1.5 作为选通数码驱动芯片用的译码线，则编程如下：

```
void LED()
{unsigned char xdata a,b,c,d;
 unsigned char xdata show;
 read_32(0x34,4); //读寄存器函数
 show=n[3];       //将节点号赋变量
 show=(show&&0x3f);
 a=(show-1)/10;
 P1=a;
 b=(show-1)%10;
 P1=1*16+b;
 c=(show-2)/10;
 P1=32+c;
 d=(show-2)%10;
 P1=48+d;
}
```

其中 a、b、c、d 是分离出的 4 个数，通过每加 16 送出显示，保证 P1.4 和 P1.5 经译码器后每次输出只选中一个数码驱动芯片。

#### 4.5 等时传输

摄像机拍摄到的图像由于数据量大，需要使用等时传输方式传送给图像处理单元。摄像机在完成拍摄工作后，会向等时资源管理器（PC 中的 1394 控制卡）申请等时数据传输，这包括带宽申请和通道号的申请。一旦摄像机获得总线的批准，那么它就会把拍摄到的图像数据打包成等时数据包的结构，以广播

的方式在总线上传播。对于接收节点需要提前知道与自己相连摄像机的等时通道号，在自己的内部寄存器中预设这个值，这样在等时数据包到来时，只有通道号符合寄存器预设值的等时数据包才会被接收，等时数据包格式如下所示：

0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31
dataLength																TAG		chanNum				tCode				sy					
isochronous data																															

表 4-7 等时传送格式

dataLength——表示当前包中所包含的字节数。

TAG——表示等时数据包的格式，也可作为接收的一个判断依据。

chanNum——等时通道号。

Tcode——传输事代编码，对于等时传送来说 tcode=Ah。

Sy——传输同步位

后面的 quadlets 表示真正传输的图象数据。接收节点就是通过判断等时数据包包头中的 chanNum 段来决定是否接收数据，对于这个段的判断是节点自动完成的，而不像异步包需要控制器去读包头分析，此外，等时数据包不需要再回发响应包。

对于我们的系统来说，允许接收来自相机的数据只完成了一部分工作，更重要的是要把这些数据通过 DMA 的方式传送至 DSP 的存储单元。上章中提到 DSP 是通过它的视频口与链路层的 DM 端口相连的，而在我们内部传输的实际控制中，是将链路层中等时包的接收方式设为自动去除包头、包尾。在这种方式下，一旦链路层接收到等时包，首先它将包头剥除存放在 header0 寄存器中（偏移地址 38h），然后将实际要传输的数据直接流向 DM 端口输出而不经任何 FIFO 缓冲，最后将剩余的包尾存放在 trailer 寄存器中（偏移地址 48h）。下图是 DM 端口的逻辑时序图：

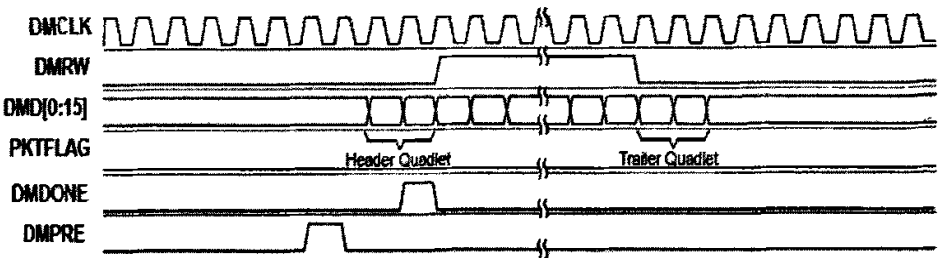


图 4-6 400Mbps 下同步包的接收

上图中 DMCLK 是 DM 端口的输出时钟信号，大小为 24.576MHz。在每一个时钟上升沿，数据并行的 16 位输出，这样它的速率仍为 400Mbps。DMRW

是读写控制信号，无论是链路层发送或接收数据，只有在 DMRW 为高时，DM 端口上的数据才有效。根据这几个组合逻辑，DSP 的视频口以及测试板的 FPGA 单元都可以准确无误的接收来自相机的图象数据。对于 DSP 单元来说，DMCLK 作为它视频口的输入时钟基准，DMRW 作为它视频通道的使能信号，当然需要在 DSP 的寄存器中把视频通道的使能信号设为高电平有效。

#### 4.6 本章小结

本章以 1394 的基本传输协议为基础，给出了多视觉传感器 1394 总线测控系统的软件设计方法与流程，重点介绍了视觉传感器节点的 1394 控制器的初始化和 1394 的通讯过程。分别对 1394 的异步传输和等时传输做了详细的描述与分析，给出了 CPU 的程序框架以及部分初始化代码。同时还介绍了链路层芯片使用 DMA 方式与 DSP 之间的数据交换，以及如何利用它们的逻辑时序。对系统的软件从 PC 应用程序到硬件固化程序都作了简明的介绍。

## 第五章 系统实验研究

在本课题研究中，根据测控系统所使用的视觉传感器的结构和类型，设计并制作了相应的视觉传感器 1394 网络控制电路板和图像传输测试电路板，从而可根据具体测量需要搭建不同复杂程度的视觉检测网络。所做实验主要包括 1394 节点电路调试和 1394 网络数据传输调试实验两大部分。

### 5.1 1394 控制电路实验

#### 5.1.1 硬件电路信号检测

对于 1394 控制电路，在向 CPU 固化程序之前必须要检测硬件电路主要线路的传输特性是否满足实际要求。图 5-1 是 1394 节点控制电路的实物图。

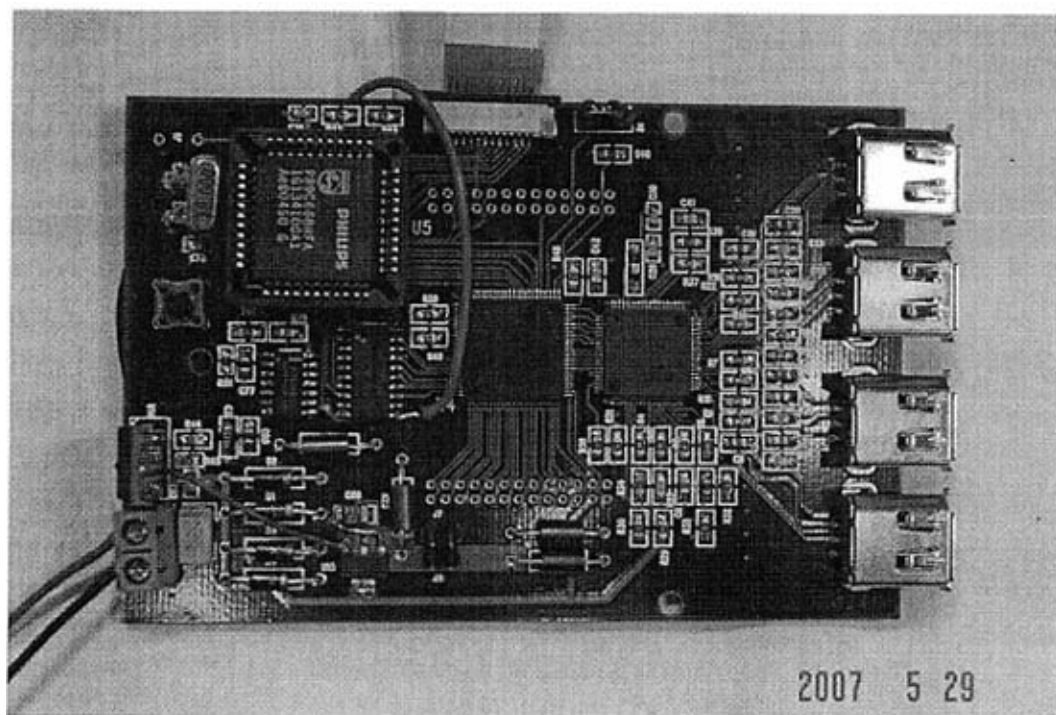


图 5-1 控制板实物图

分别对板内的三个电源点进行测量，得到的实际电压为：

总线隔离电压 11.96V 标准值（12V）

5V 器件电压 5.10V

低功耗器件电压 3.3V

以上各电压值都满足各芯片的工作电压。

其次要对各时钟信号线测量，保证各芯片能正常起振、复位。

### 5.1.2 单片机与链路层的通讯实验

在排除了硬件问题后，可以向单片机写入简单的读写指令来判断是否能够和链路层进行通讯。在链路层的地址为 00H 的寄存器中无论复位与否，它内部的 32 位值固定为 7115 38A0h。通过读指令将指针指向单片机的外部地址 0x7000 处，若返回值为 7115 38A0h，则证明单片机能够读取链路层的 CFR 空间寄存器的值。对于写访问，则需要首先对 0x7020 处的写保护寄存器进行配置，若配置的值与读出的值相同，则证明写有效。这些操作即可以在 Keil 的仿真环境中看到，也可以利用示波器来查看。图 5-2 是利用伟福 E6000T 仿真器对链路层进行发送、接收的实验。

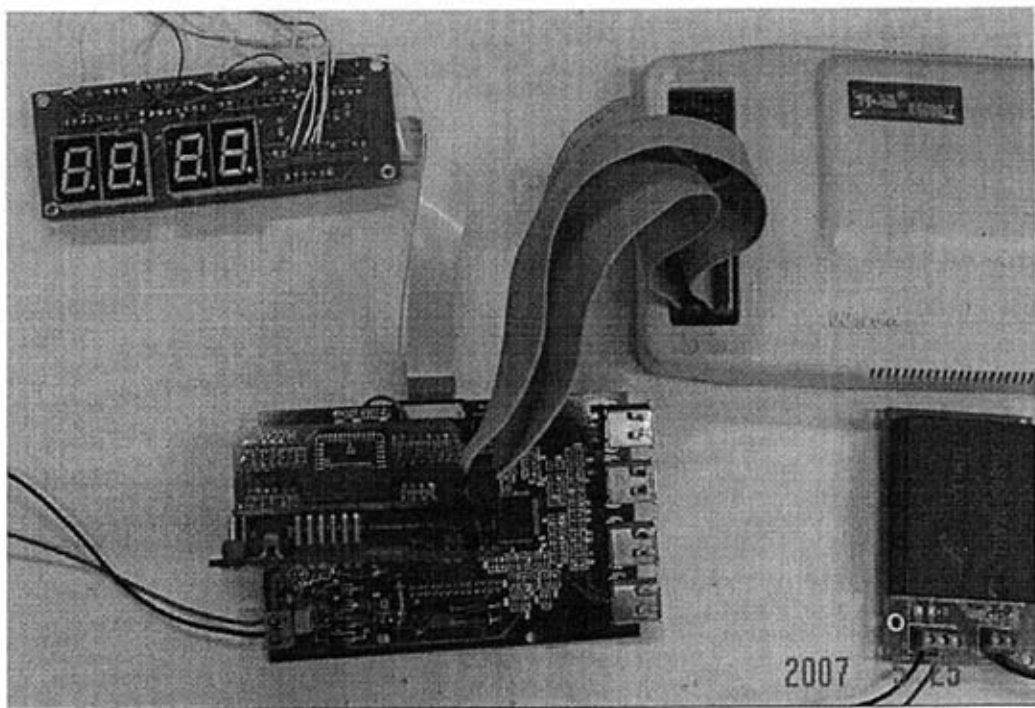


图 5-2 仿真器对链路层的配置

由于 TI 的 1394 链路层芯片的主机控制时序是按照 motorola 的 coldfire 系列设计的，而我们采用的是 51 系列的单片机，因此在读写时序上就不能使用地址/数据复用的读写指令，而是要把 P0 做为通用的 I/O 来使用，以满足下面 TSB12LV32 的读写时序<sup>[44]</sup>。

通过编程仿造上图的时序，我们可以实现单片机对 TSB12LV32 内部的所有寄存器、FIFO 的读写操作。在验证了这一步后，表明可以完成对节点的初始化工作，为后续的调试打下基础。

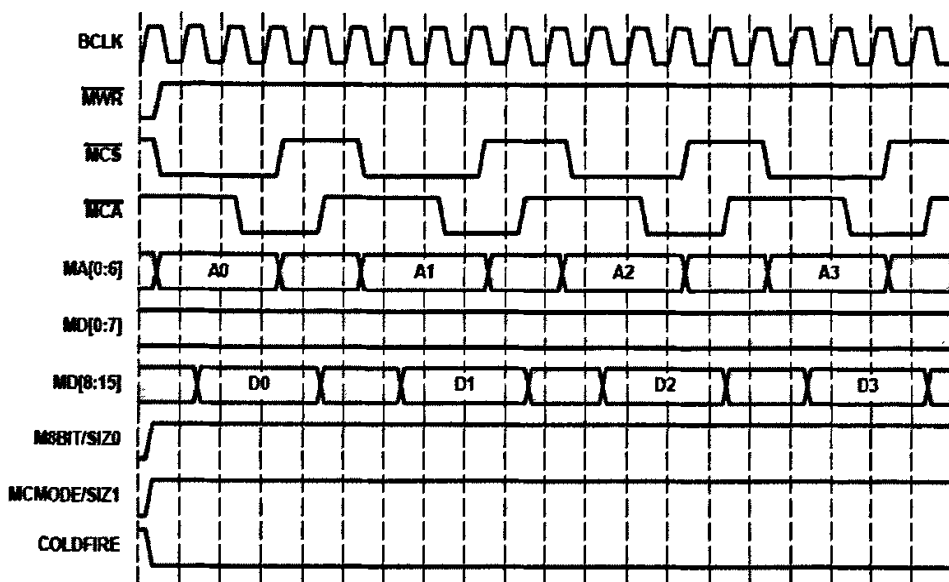


图 5-3 主机接口读时序

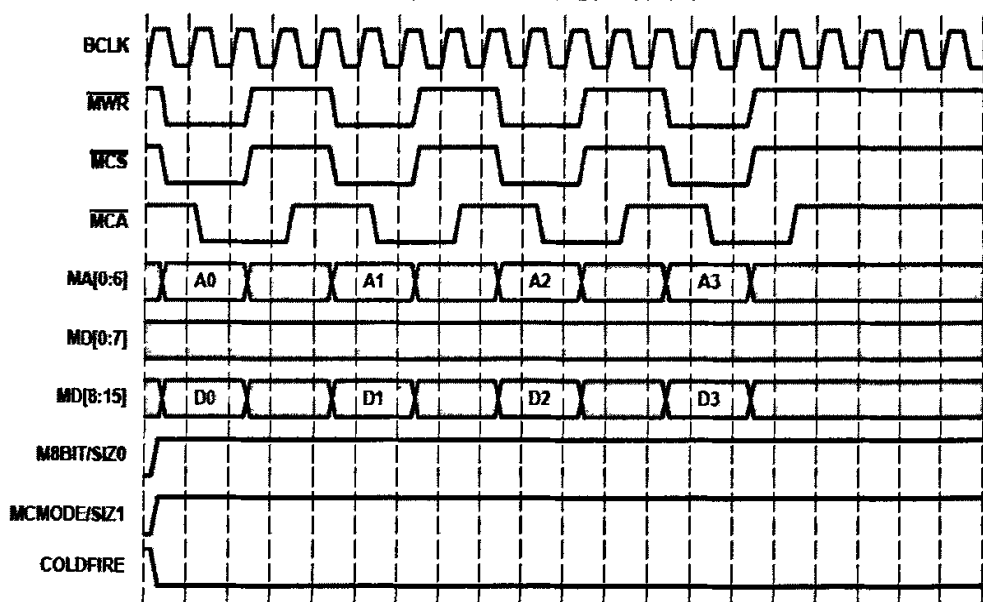


图 5-4 主机接口写时序

## 5.2 系统联调实验

首先对节点控制电路板上电，即首先对 1394 控制芯片进行配置，然后用 6 芯的 1394 电缆把电路板与 PC 机内的 1394 主机控制卡相连接，由于它是一个即插即用设备所以 PC 会发现新设备插入，它会向电路板不断的发送配置 ROM 的读请求包，如下表所示：



0003	01	2	0
FFC1	E2	1	4
FFC2	FFFF		
F000	0400		

表 5-1 ROM 读请求包

主机不断的向偏移地址 0400h 发送读请求包，当得到它需要的信息后就不再发送，此时 Windows 系统会根据所得到的信息调用相关的驱动程序，完成外部设备的连接。

对于异步数据传输的验证，我们利用 UbCore 公司的 1394 诊断软件，操作界面如下图所示：

```

Type 'help' to display available commands.
1394 Cmd: write 1023 1 fffff00000060 4 00010203

----- WRITE OPERATION -----
Destination<0X3FF,0X1>
Offset<0XFFFFFF0000060>
Bytes<4>

0XFFFFFF0000060: 00 01 02 03      ....

WRITE TRANSACTION SUCCEEDED.

1394 Cmd: _                               2007  5 25

```

图 5-5 异步数据的发送

通过一条写命令向总线号为 0x3FF，节电号为 0x1，偏移地址为 FFFFF0000060 的链路层 FIFO 空间写入 4 字节的数据 0x01、0x02、0x03、0x04。单片机通过中断响应函数，将接收到的 4 字节数据送 LED 数码管显示，结果如下图所示，通过这个方法验证了 1394 读写数据包的传输，均与协议相符合。

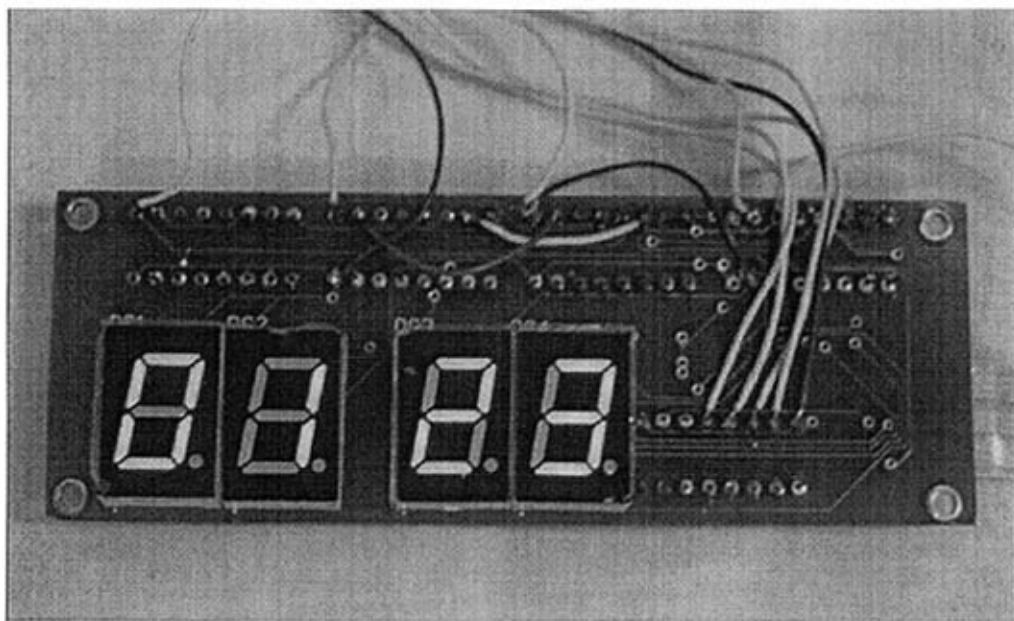


图 5-6 异步数据在数码管的显示

对于同步数据的传输，我们在模块上挂接了 Basler 公司的具有 1394 接口功能的 A312fc 彩色摄像机。将摄像机对准靶标上的圆形图案，在显示器上监视摄像机拍摄的图像，如下图所示：

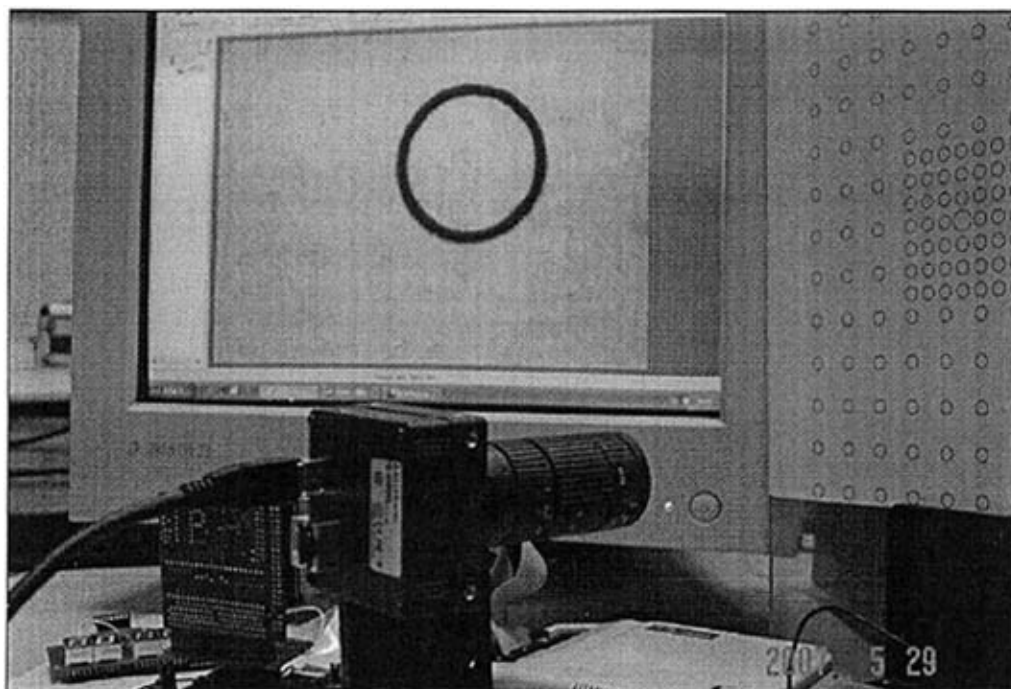


图 5-7 照相机同步数据的获取

在这种拓扑连接中，计算机作为根节点，节电号为 2；1394 节点模块作

为分支节点，节点号为 1；摄像机作为叶子节点，节点号为 0（LED 能正确的显示摄像机分配到的节点号）。通过对摄像机图像的获取能够验证节点间同步数据传输的可行性。

同时，为了更好的验证链路层 DM 端口对于所接收的同步数据包是否正确，我们还设计了一块测试子板，其结构图如下所示：

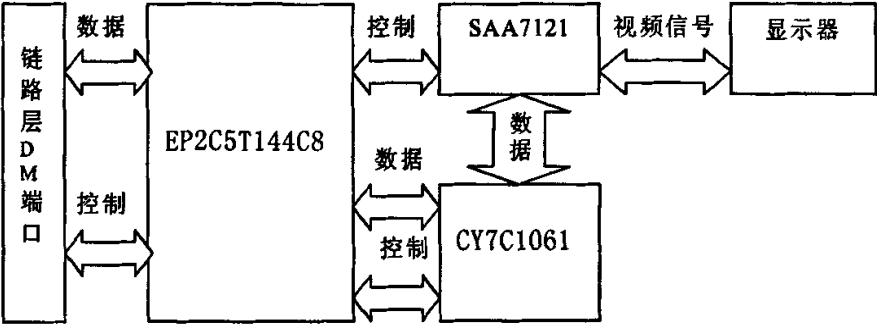


图 5-8 测试板框图

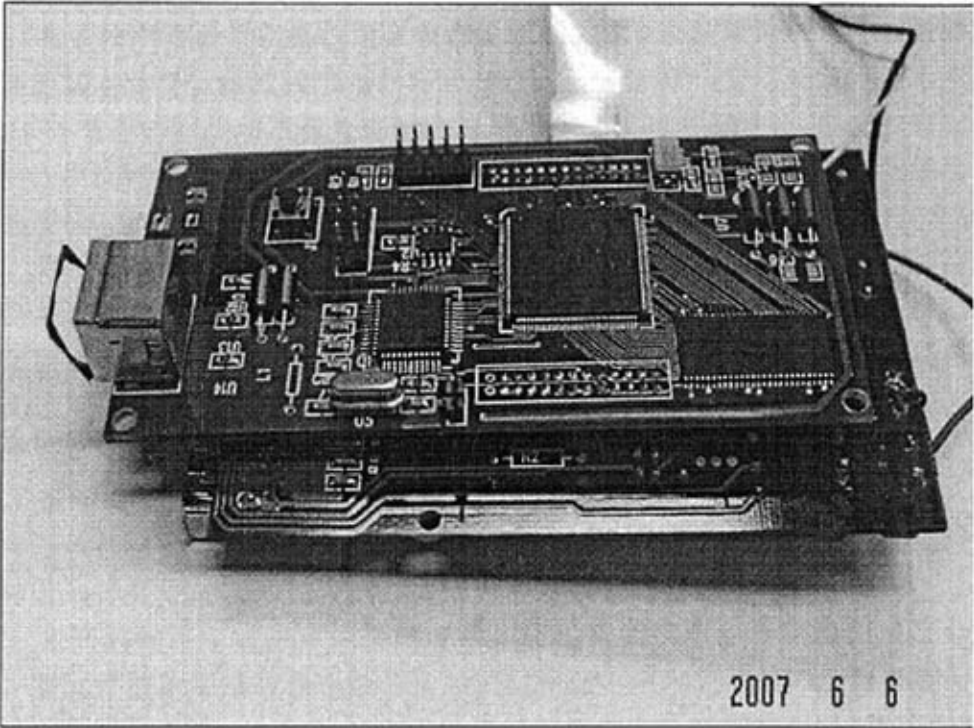


图 5-9 测试板实物图

链路层在接收到总线传来的同步数据包后将包头、包尾剥除，把原始数据通过 DM 端口以 16 位宽度，25MHz 的频率向外输出。此时，与其相连的 FPGA 首

先根据 DM 端口的时序图让时钟信号和图象数据进入其内部做同步，然后控制存储器的地址线与读写信号将图像写入 SRAM 保存。在完成了一幅图象的存储工作后，FPGA 将不再接收数据，而转由将存储器的数据读出交给视频编码器以得到标准的视频信号送给显示器显示，在这个操作中，需要将图象数据反复的输入给视频编码器以满足显示器的刷新。图 5-9 为实际原理图。其中 EP2C5T144C8 为 FPGA 芯片，SAA7121 为视频编码芯片，CY7C1061 为 SRAM 存储芯片。

### 5.3 系统抗干扰设计

由于系统内部多是高频信号，最高可达 400Mbps，所以在制作电路板时尤其要注意干扰问题，要把数字模块与模拟模块在一个板子上分成二个区域，以及尽可能减少高频信号线的长度，在 1394 的连接端口还需加上 56 欧姆的电阻作为信号匹配电阻。

单片机系统抗干扰设计内容较广泛，现在介绍本系统中主要考虑的几个部分：

#### 1. 布线技术

布线技术是单片机系统电磁兼容技术的关键，也是单片机系统电磁兼容性设计的基本体现。布线技术包括环绕布线、线径选择、分层处理等。本系统对于 1394 节点的模块和图像处理电路都采用 4 层板的多层设计，顶层和底层为信号层，中间两层为电源层和地层。而对于电源模块和数码显示部分则采取双面板的设计，多层布线可以大大降低系统各连线之间的分布参数影响。

对于 1394 模块的电路设计，严格参考了 TI 的推荐，在物理层与链路层之间的主要连线的布线遵循了“3W 原则”，连接端口以及物理层与链路层之间的距离都尽可能的短，以减少高频信号线的距离。同时对于各元件的布局都作了优化。

#### 2. 接地技术

接地能使整个电路系统中所有单元电路都有一个公共的参考零电位，保证电路系统的稳定地工作。良好的接地可防止外界电磁场的干扰，对于电路的屏蔽体若选择合适的接地也可获得良好的屏蔽效果，保证系统安全工作。

在高频电路中常用多点接地方式，我们将数字地与模拟地在地层分成两片，各元件的数字地和模拟地分别与它们相连，同时大片的两个地层之间的跨接处使用磁珠相连，从而使 PCB 电源层中的接地阻抗减至最小，防止产生回流。同时，低阻抗也减小了焊锡面中电感特性。由于线路电感随接地迹线长度增加和过孔的增多而上升，因此元件的接地线应尽可能短些，电路中尽量少使用过孔。

### 3.滤波技术

滤波是抑制和防止干扰的一项重要措施。在模块中的滤波主要针对电源，我们将电源层也分为了数字部分和模拟部分，在系统输入端采用了隔离措施，在每一个电源的输入输出端都加了相应的电容滤波，同时在芯片的数字电源与模拟电源的连接端也加入了滤波网络。滤波器可以显著地减小传导干扰的电平，因为干扰频率成份不高于有用信号的频率，滤波器对于这些与有用信号频率不同的成份有良好的抑制能力。所以，采用滤波网络无论是抑制干扰源和消除干扰耦合，或是增强接收设备的抗干扰能力，都是有力措施<sup>[45~46]</sup>。

### 5.4 本章小结

本章介绍了多视觉传感器 1394 总线测控系统的各个控制电路调试及系统联调的方法，并给出了视觉传感器的精度调整过程，在此基础上，得出了多视觉传感器 1394 总线测控系统的视频图像输出结果，并对电路抗干扰部分做出简单分析。

## 第六章 总结与展望

本文以多视觉传感器测控系统为研究对象,对多传感器系统的 1394 总线控制架构进行较深入的研究。机器视觉在线检测技术强调测量速度及工业现场的可靠性以及系统的柔性。对于多视觉传感器大型实时测量系统,为了让视觉检测系统快速、精确地获得理想的图像信息,视觉传感器的控制系统的作用尤为重要,多视觉传感器的实时控制方法与控制系统的设计对提高视觉测量系统的实时性与测量精度,并能可靠地用于产品 100%在线实时监控是视觉检测技术的主要研究内容。而如何采用高速现场总线有效地控制各视觉传感器之间的协同工作和提高视觉传感器图像信号的传输速度,采用并行图像处理技术实时地处理各传感器的图像与图形信号,减小测量系统的测量时间,满足生产线的生产节拍要求,是多视觉测量系统必须解决的关键问题之一。

为此,本文根据 1394 总线不仅具有高度可靠的控制指令和数据异步传输能力,同时还具有高速同步图像传输、非常强的网络扩展和点对点通信等诸多优点,研究了高速 1394 总线多传感器视觉系统的控制架构与视觉图像并行采集与处理技术。利用 1394 总线传输速度快、能同时执行异步传输与同步传输的优点,把多传感器的控制信号网络与图像数据传输信号网络合而为一,简化整个控制系统的架构设计。文中重点研究了 1394 总线多传感器视觉系统的接口单元的设计技术,在接口设计中充分利用 1394 总线网络扩展能力强的特点,设计了可挂接多路 1394 数字摄像机的接口单元模块,给出了各个组成子模块的硬件结构设计方法,描述了系统 1394 网络通讯的流程,并编制调试软件。为了方便 1394 接口模块的调试和组成的视觉系统的调试,还设计了接口模块调试图像显示模块和各个摄像机节点地址 LED 显示单元。为了今后在该 1394 接口模块的基础上进一步开发相应的 DSP 并行图像与图形处理单元模块,在 1394 接口模块设计时,充分考虑了其扩展能力,在该接口模块中预留了 16 位并行数据读取接口,使得设计的 1394 总线接口模块能够与高速 DSP 处理器无缝链接。调试结果表明本文所设计的 1394 接口电路达到了预期的设计指标,概括所做的主要研究内容为以下几点:

(1) 概述了视觉检测技术中的基础理论,综述了视觉检测技术的发展与应用,分析了视觉检测系统的组成,介绍了 1394 总线相对与其他总线的优点。

(2) 从串行控制总线入手,详细介绍了 1394 总线通讯的基本原理与结构。

(3) 阐述了多视觉传感器系统的 1394 总线控制架构方法,给出了各个组成模块的硬件结构设计方法。

(4) 编制系统软件部分,描述了系统 1394 网络通讯的流程,着重介绍 1394 初始化部分和中断执行程序,根据具体需要编制了应用层协议。

(5) 建立一个多视觉传感器 1394 总线测控实验系统,将设计制作的 1394

控制模块、视频显示测试板分别进行 1394 通讯调试和视频显示调试，并在此基础上进行分布式系统网络控制联调实验，并给出了视觉传感器的结构及精度调整方法，在此基础上，得出了多视觉传感器 1394 总线测控系统的视频图像输出结果，并对电路抗干扰部分做出简单分析。

本文虽然对多视觉传感器 1394 总线测控系统作了较深入研究，将分布式实时控制网络应用到视觉测量系统，取得了一定的研究成果。但由于时间、能力以及实验条件等限制，还有许多工作需要进一步深入。现以本人的认识对以后的工作作如下展望：

（1）研究新出的 1394b 协议，设计具有更高传输速率和网络扩展能力的多视觉传感器测量系统。

（2）研究新型的 DSP 处理芯片与图像处理算法，使系统具有更高的处理速度。

（3）研究 1394 的底层驱动架构，使主机应用程序能够更好的管理 1394 网络中的节点。

（4）进一步研究多视觉检测系统，完善实验装置，提高系统精度性能，增强其实用性。

## 参 考 文 献

- [1] 贾云德. 机器视觉 科学出版社, 2000. 4.
- [2] 郑南宁. 计算机视觉与模式识别 国防工业出版社, 1998. 3.
- [3] 孙长库, 叶声华. 激光测量技术 天津大学出版社, 2000.
- [4] 于起锋, 陆宏伟, 刘肖琳. 《基于图像的精密测量与运动测量》 科学出版社, 2002. 7.
- [5] Preceptron, "Sensing the future", Product Catalogue, Preceptron Inc., Farmington Hills, Michigan, 1992.
- [6] A.D.Marshall and R.R.Martin, 《Computer Vision Models, and Inspection》, 1992.
- [7] C.Chen and Y.F. Zheng, "Passive and active stereo vision for smooth surface detection of deformed plates", IEEE Trans. on Industrial Electronics, Vol.42, No.3, pp300~306, 1995. 6.
- [8] S.W.Chen and A.K. Jain, "Strategies of multi-view and multi-matching for 3-D object recognition" [J], Image Understanding, 57(1), pp121~130, 1993.
- [9] S.Bahl, J.A.Liburdy, "Three-dimensional image reconstruction using interferometric data from a limited field of view with noise", Applied Opt., pp4218~4226, 30(29), 1991.
- [10] 卢荣胜. 视觉准直在线测量技术研究, 天津大学博士后研究报告, 2000. 6.
- [11] 周富强. 三维在线机器视觉检测关键技术的研究, 天津大学博士学位论文, 2000. 1.
- [12] 张勇斌. 基于单幅二维图像不标定自适应三维重构理论, 合肥工业大学博士学位论文, 2004, 9.
- [13] 葛芦生. 计算机视觉测量技术及在运动控制系统中的应用研究, 上海大学博士学位论文, 2001, 8.
- [14] 王宝光, 贺忠海等. 结构光传感器模型及特性分析, 光学学报, 22(4): pp481~484, 2002.
- [15] D.C.Brown, "Decentering distortion of lenses", Photogrammetric Eng. Remote Sensing, pp444~462, 1966.
- [16] F.W.Depiero, M.M.Trivedi, "3-D computer vision using structured light: design, calibration and implementation issues", Advances in Computers, Vol. 43, 1996.
- [17] S.Takahashi and B.K.Ghosh, "Parameter estimation under perspective



- and orthographic projections using laser range finder”, Trans. of the SICE, Vol. 39, No. 2, 2003.
- [18] 宫能刚, 卢荣胜, 吴彰良, 朱贵锋. 多视觉传感器 CAN 总线检测系统的设计, 工业计量, 2005, 2.
  - [19] 邬宽明. 现场总线技术应用选编[M]. 北京: 北京航空航天大学出版社, 2003. 1.
  - [20] Lu, Rong-sheng, “References of Bus Architecture”, 2005. 9.
  - [21] 米永奇, 卢荣胜. 1394 总线多视觉传感器并行图像采集处理技术, 合肥工业大学学报, 2007. 5.
  - [22] Anderson D. USB system architecture (USB2.0) [M]. MindShare, Inc, Canada: Addison-Wesley Developer’ s Press, 2001.
  - [23] Specifications of the camera link interface standard fro digital cameras and frame grabbers[M]. vision1.1, Automated Imaging Association, U. S. 2004.
  - [24] 李肇庆, 朱险峰. IEEE 1394 接口技术, 国防工业出版社, 2004. 7.
  - [25] 李世平, 戴凡, 汪旭东. IEEE-1394 (Fire Wire) 系统原理与应用技术, 西安: 西安电子科技大学出版社, 2004.
  - [26] The Institute of Electrical And Electronics Engineers, Inc. IEEE Standard for a High Performance Serial Bus, 1996.
  - [27] 姜汉龙等. FireWire (IEEE1394) 系统体系. 北京: 中国电力出版社, 2001. 3.
  - [28] 金晓红. IEEE1394 外设端接口板的设计与实现, 西安电子科技大学, 2003. 1..
  - [29] Instrumentation and Industrial Control Working Group (II-WG) of the 1394 Trade Association, Digital Camera Sub Working Group (DC-SWG), IIDC 1394-based Digital Camera Specification Version 1.30, 2000. 6.
  - [30] TMS320DM642 Hardware Designer’s Resource Guide, TI application note , 2005.
  - [31] TI Instruments, High Resolution Video Using the DM642 DSP and the THS8200 Driver, 2004.
  - [32] TSB12LV32 IEEE1394-1995 and P1394 acompliant General-purpose Link-layer controller for computer, TI application note, 2003. 8.
  - [33] 80C51 8-bit Flash microcontroller family P89C66X, Philips Semiconductors application note, 2001.
  - [34] SAA7121 Digital Video Encoder, Philips Semiconductors application note, 1997.

- [35] PHILIPS 最新 80C51 系列单片机数据手册.
- [36] 张国雄, 金豪芷. 《测控电路》 北京: 机械工业出版社, 2000. 9.
- [37] TMS320C64x DSP Video Port\_VCX0 Interpolated Control Port Reference, Texas Instruments application note, 2006.
- [38] TSB41LV04A IEEE 1394a four-port cable transceiver/arbitrator, TI application note, 1999.
- [39] 梅丽凤, 王艳秋, 张军. 单片机原理及接口技术, 清华大学出版社, 2004. 2.
- [40] TI 网站.
- [41] 武安河, 邵铭, 于洪涛. WDM 设备驱动程序开发[M]. 北京: 电子工业出版社, 2004.
- [42] 马忠梅, 籍顺心, 张开, 马岩. 单片机的 C 语言应用程序设计(第 3 版). 北京: 北京航空航天大学出版社, 2003.
- [43] 赵亮, 侯国锐. 单片机 C 语言编程与实例 北京: 人民邮电出版社, 2003.
- [44] Tektronix TDS1000 和 TDS2000 系列数字示波器用户手册.
- [45] 刘光斌, 刘冬, 姚志成. 单片机系统实用抗干扰技术 北京: 人民邮电出版社, 2004.
- [46] 路宏敏. 工程电磁兼容 西安: 西安电子科技大学出版社, 2003.

## 攻读硕士学位期间发表的论文

- [1]. 1394 总线多视觉传感器并行图象采集处理技术 米永奇 卢荣胜 合肥工业大学学报（自然科学版）2007. 5.
- [2]. 双目立体视觉传感器精度分析与参数设计 吴彰良 卢荣胜 胡鹏浩 米永奇 郑州轻工业学院学报（自然科学版） 2006.3.
- [3]. 基于 1394 多视觉传感器在线测量系统的设计 李勇 米永奇 张腾达 艾竹君 卢荣胜 中国仪器仪表学会第九届青年学术会议 2007. 9(已投稿).