

摘要

无线通信是目前远距离通信的重要手段。要得到较宽的通频带和较大的通信容量,就需要研究宽带大功率信号的实现问题。

产生宽带信号有两种基本方法,即模拟法和数字法。数字法主要有两种,即直接数字合成法和波形存储直读法。从基本原理出发,研究了两种方法各自不同的工作特点,在前人研究的基础上为系统选择了具有实用价值的宽带信号产生方案,并对基于FPGA硬件处理平台实现高速信号设计进行了探讨。

相控阵天线具有低轮廓、易共形、跟踪速度快等特点,是通信天线的技术发展趋势。相控阵可以利用“空间功率合成”原理来获得大发射功率。相控阵可采用集中式或分布式的大功率发射机。从空间功率合成基本原理出发,研究了相控阵发射机不同的实现方法,根据各自的优缺点,为系统选择了适当的发射机实现形式。

从基础理论的研究出发,设计了宽带信号产生器和相控阵天线阵列,得到了能够对初相、幅度进行精确控制的多载波宽带信号,解决了多路信号同步的问题,在基带实现了对波束的控制,保证了空间功率合成的效率,简化了硬件设备,提高了系统的可靠性,实现了宽带大功率信号的发射。

关键词: 宽带信号 直接数字合成 相控阵 空间功率合成

Abstract

Wireless communication becomes more and more important in current distance communication. In order to get wider passband and larger capacity of communication, we need to study the implementation of broadband high-powered signals.

There are two kinds of basic methods to generate broadband signal, namely simulation and digital methods. Digital methods can be divided into the direct digital synthesis and waveform storage. According to basic principles, different characteristics of these methods have been studied. Firstly, a scheme of the broadband signal generation with practical values is chosen for the system based on previous research and how to get high-speed signals based on FPGA hardware processing platform is discussed in this paper.

Phased array antenna, which has characteristics of low profile, easy conformal, quick track speed and so on, is the trend of communication antenna technology. Phased array antennas can obtain high transmit power by the principle of "power-combining". Phased array can use a centralized high-powered transmitter or distributed one. From the basic principle of spatial power combining, different implementations of the phased array transmitter have been researched and the appropriate one is selected according to their both advantages and disadvantages

In order to get multi-carrier wideband signals that can precisely control initial phase and amplitude, broadband signal generator and phased array antenna are designed based on basic theory. This method can solve the problem of synchronization of multiple signals and control beam control in baseband. Further, it ensured the efficiency of spatial power combining, simplified the hardware equipment, improved the reliability of the system, and achieved the generation of the broadband high-powered signals.

Keywords: broadband signal DDS phased array spatial power-combining

目录

第一章 绪论.....	1
1.1 论文的研究背景.....	1
1.2 宽带大功率信号产生与发射技术现状.....	1
1.3 研究的意义.....	2
1.4 论文内容的安排.....	3
第二章 宽带信号的产生.....	5
2.1 DDS 的基本工作原理	5
2.2 波形存储直读法	8
2.3 直接数字合成法与波形存储直读法的比较	9
2.4 DDS 在 FPGA 中的实现	10
2.4.1 FPGA 概述.....	10
2.4.2 累加器和寄存器的设计.....	10
2.4.3 数据存储器的设计	10
2.4.4 和专用 DDS 芯片的比较.....	11
2.4.5 XILINX 系列芯片介绍	11
第三章 大功率信号的发射.....	13
3.1 空间功率合成技术简介.....	13
3.2 高功率发射信号的实现方法.....	13
3.2.1 集中式大功率发射机.....	13
3.2.2 分布式大功率发射机.....	15
第四章 宽带信号产生器的设计.....	17
4.1 硬件整体设计方案.....	17
4.1.1 分机组成	17
4.1.2 工作原理.....	17
4.1.3 分机指标论证	18
4.2 信号产生器分机方案设计.....	20
4.2.1 时钟及同步设计	20
4.2.2 信号产生单元功能及组成.....	22
4.2.3 时钟单元功能及组成.....	23

4.2.4 监控单元功能及组成	23
4.3 信号产生单元方案设计	24
4.3.1 硬件组成	24
4.3.2 方案设计	27
第五章 相控阵天线阵列设计	35
5.1 系统论证	35
5.1.1 技术体制分析	35
5.1.2 等效辐射功率	35
5.1.3 天线阵的波束范围分析	36
5.1.4 天线阵的瞬时波束分析	37
5.1.5 天线阵的波束指向误差分析	37
5.2 系统方案设计	39
5.2.1 方式设计	39
5.2.2 旁瓣抑制功能设计	44
5.3 系统结构设计	45
5.3.1 天线单元设计	45
5.3.2 天线阵	45
第六章 结束语	47
致谢	49
参考文献	51
硕士期间研究成果	53

第一章 绪论

1.1 论文的研究背景

无线通信是目前远距离通信的重要手段,而要得到较宽的通频带和较大的通信容量,就需要研究宽带大功率信号的实现问题。无线通信技术是近些年信息通信领域中发展最快、应用最广的技术之一,无线通信是利用电磁波信号可以在自由空间中传播的特性进行信息交换的一种通信方式。无线通信主要包括微波通信和卫星通信。微波是一种无线电波,它传送的距离一般只有几十千米。但微波的频带很宽,通信容量很大。一般说来,由于地球曲面的影响以及空间传输的损耗,每隔 50 公里左右,就需要设置中继站,将电波放大转发而延伸。卫星通信是利用通信卫星作为中继站在地面上两个或多个地球站之间或移动体之间建立微波通信联系。相控阵技术是从雷达天线设计技术延伸出来的天线实现技术,即电子扫描技术,是用电子方法实现天线波束指向在空间转动或扫描的技术。相控阵天线具有低轮廓、易共形、跟踪速度快等特点,是通信天线的技术发展趋势。本文研究的是利用相控阵技术如何得到宽带大功率信号。

1.2 宽带大功率信号产生与发射技术现状

由于本论文研究的是如何得到宽带大功率信号,所以主要关注宽带大功率信号的产生与发射这两个技术的发展现状。

产生宽带信号有两种基本方法,即模拟法和数字法,模拟法是传统方法,它又可以分为有源和无源两类。有源法又称直接合成法,就是对压控振荡器(vco)进行调频,这种方法可以采用锯齿电压波形直接对 VCO 进行调频产生信号。无源法,又称脉冲扩展法。一般采用声表面波器件(SAWD)来实现脉冲扩展。近年来,随着数字技术的日臻成熟和超大规模集成电路技术的高速发展,用数字方法产生信号的技术越来越受到重视,许多国家都积极进行宽带数字信号产生和处理的研究,由模拟系统完成的许多功能逐渐被数字系统所取代。数字技术由于具有稳定可靠、方便灵活、准确度高和失真补偿方便等诸多优点而越来越受到人们的青睐。采用数字方法产生信号的方法主要有两种,即直接数字合成法和波形存储直读法。直接数字合成(Direct Digital

Synthesis, 简称 DDS)是通过数控电路能对 DDS 输出波形和频率、幅度、相位实现精确控制。只要改变某些电路参数设置,全部硬件和软件不需修改,就可以改变信号的时宽和带宽。另一种数字方法是波形存储直读法。它是一种经典的基带信号产生方法,将波形数据样点预先计算好,写入高速内存中,信号产生时依次读取,再经数模转换和低通滤波即可得到所需基带波形。两种数字方法各有优劣。将在下一章详细讨论。

在实现大功率发射方面,因相控阵天线可以利用“空间功率合成”原理来获得大发射功率,所以与其它种类天线相比,相控阵天线有更多的优势。大功率微波空间功率合成,是利用多个大功率微波源,发射频率相同、相位符合特定关系的电磁波,使之在空间传播过程中功率相互叠加,从而在特定方向和特定距离处形成高能量密度电磁波束。在大功率的背景下,单个器件的功率由于受物理机理和制造工艺的限制无法承受过高的峰值功率,因此选择在自由空间中实现高功率的合成。相控阵可采用集中式的大功率发射机,也可采用分布式的发射机,包括在天线单元级别上或在子天线阵级别上实现的分布式发射机。实现高功率发射机的器件可以是大功率的电真空发射管,也可以是具有较低功率的固态功率晶体管或以单片微波集成电路(MMIC)实现的功率放大器电路^[1]。

1.3 研究的意义

在以前的研制中,这样的宽带信号一般是采用产生多个基带窄带信号,再通过射频合路来产生宽带信号。如果采取这种设计思想,将需要研制多套基带信号产生器,不仅硬件设备庞大,难以适应车载环境,而且多路信号难以同步,导致空间功率合成效率降低。这次研制设计了宽带信号产生器,基于 FPGA 硬件处理平台,采用高速信号设计技术,将信号产生器的工作时钟频率提高到 680MHz,采用并行处理技术,在单块信号产生板中同时产生 51 个信号,覆盖整个目标带宽,实现了能够对初相、幅度进行精确控制的多载波宽带信号。高速信号严格同步:采用源同步技术和高速信号去抖技术,实现了高速宽带信号的板间严格同步,降低了系统校准过程的复杂性。反射面天线是常用的通信天线形式,具有增益高、性能稳定可靠等特点。但是反射面天线尺寸大,并且需要复杂的伺服跟踪系统,因此不适合车载、机载等安装平台。采用相控阵技术实现通信,具有固有的优缺点。主要优点是:外形结构可根据运动平台要求进行设计,可大大降低天线的高度,满足运输通过性要求;采用电扫方式,响应速度快;天线可赋形,满足各种辐射方向图设计要求。但相应的缺点也十分明显:技术复杂,实现成本高;扫描

范围受限。这次研制通过技术攻关,不仅突破了宽带信号产生技术,解决了多路信号的同步,还利用相控阵天线阵列技术,基于波束空间形成方式,在基带实现了对波束的控制,保证了空间功率合成的效率,完成了大功率信号的发射,简化了硬件设备,提高了系统的可靠性。

1.4 论文内容的安排

论文针对系统提出的具体要求,研究与制定了实现方案,突破了方案中所涉及的关键技术。研究了宽带信号产生技术,对其进行了分析讨论,并设计实现;研究了相控阵天线和空间功率合成技术,对其进行了指标论证和方案设计。依照上述研究思路,并结合现有研究背景,本文主要进行了以下的工作:

1. 宽带信号产生方式的选择

这一部分内容组成本文的第二章,主要是结合信号基本理论研究了宽带信号产生的方案设计问题。从信号理论基础出发,从前人的结论出发,在分析、归纳各宽带信号产生方法的基础上为系统选择了具有实用价值的宽带信号产生方案。

2. 相控阵发射机系统的选择

这一部分内容组成本文的第三章,主要是结合空间功率合成理论研究了相控阵天线发射机系统的分类与组成,以及集中式发射机和分布式发射机各自的优点和缺点,结合系统实际情况,选择了适当的实现方案。

3. 宽带信号产生器的设计

这一部分内容组成本文的第四章,主要是依据前面章节的研究,结合信号产生基本理论,基于FPGA硬件处理平台,采用高速信号设计技术,按照系统需求,实现了宽带信号产生器的详细设计。

4. 相控阵天线阵列的设计

这一部分内容组成本文的第五章,主要是结合空间功率合成理论研究了相控阵天线阵列的方案设计问题。论证了系统的指标,并给出了详细设计。

第二章 宽带信号的产生

产生宽带信号有两种基本方法,即模拟法和数字法,模拟法又可以分为有源和无源两类。有源法就是对压控振荡器(vco)进行调频,这种方法可以采用锯齿电压波形直接对 VCO 进行调频产生信号,但是这种方法产生的输出波形的长期稳定性和相位噪声都较差。无源法产生调频信号的原理是利用某些网络的色散特性对窄脉冲进行展宽,从而形成调频脉冲信号。这种网络可以是电子全通网络、超声器件,用的最多的还是超声表面波器件和超声体波器件。模拟方法产生脉冲波形虽然电路设备简单,但波形精度不高,波形种类不可能很多,波形参数不易变化,信号的频率稳定性和调频线性度也不高,对环境温度的变化比较敏感。随着数字技术的日臻成熟和超大规模集成电路技术的高速发展,用数字方法产生信号的技术越来越受到重视,数字产生法只要通过控制软件和各种数字控制信号,即可灵活快捷地改变工作波形,波形参数的变化不受波形种类的限制,而且这种波形的切换可以在 ns 量级上实现捷变。采用数字方法产生宽带信号的方法主要有两种,即直接数字频率合成法(DDFS,通常将 DDFS 称为 DDS)和直接数字波形合成法(DDWS,即波形存储直读法)。为实现相参、稳定、灵活等对宽带信号产生的技术要求,我们决定基于数字技术实现高质量宽带信号的产生,而且也只有数字技术能满足上述要求^[1]。

2.1 DDS 的基本工作原理

DDS 是利用信号相位与幅度的关系,对需要合成信号的波形进行相位分割,对分割后的相位值赋予相应的地址,然后按时钟频率以一定的步长抽取这些地址,因为它们对应相应的相位,从而也对应相应的幅度,这样按照一定的步长抽取地址(相位值)的同时,输出相应的幅度样值,这些幅度样值的包络反映了需要合成信号的波形。在时钟恒定时,合成信号的频率可以通过改变抽取地址的步长来改变,而如果在基准时钟后面加一级分频器电路,就可以通过改变时钟分频的方式在更大范围内调节输出信号的频率^[2]。图 2.1 是 DDS 的基本原理框图,包括基准时钟源、相位累加器、相位寄存器、数据存储器、数模转换器(DAC)和低通平滑滤波器(LPF),其中虚线框内的部分均可由 FPGA 来完成。

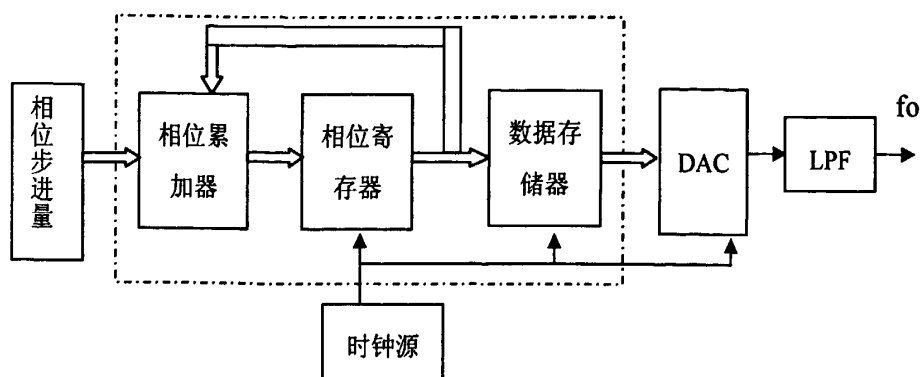


图 2.1 直接数字频率合成器(DDS)基本结构框图

相位累加器 PA(Phase Accumulator)在 A 位频率控制字 FCW(Frequency Control Word)的控制下,以参考时钟频率 f_{clk} 为采样率,产生待合成信号的数字线性相位序列,将其高 P 位作为地址码通过正弦查询表 ROM 变换,产生 S 位对应信号波形的数字序列 $s(n)$,再由数模转换器 DAC 将其转化为阶梯模拟电压波形 $s(t)$,最后由具有内插作用的低通滤波器 LPF 将其平滑为连续的正弦波形作为输出。这就是 DDS 的基本工作原理。FCW 和时钟频率 f_{clk} 共同决定着 DDS 输出信号的频率 f_o ,它们之间的关系满足:

$$f_o = \frac{FCW}{2^A} f_{clk} \quad \text{式(2-1)}$$

DDS 输出信号的频率分辨率 F_{RES} 由式(2-2)决定:

$$F_{RES} = f_{clk} / 2^A \quad \text{式(2-2)}$$

DDS 输出信号的频率分辨率也就是频率控制字 FCW 为 1 时 DDS 输出的频率值,由基准时钟 f_{clk} 和 ROM 存储器数据表的长度 2^A 决定,因此,只要 ROM 存储器数据表的长度足够大,DDS 就可以得到很细的频率间隔,同时我们可以在基准时钟后面加一级分频器电路,这样就可以在更大范围内调节频率分辨率及输出信号的频率。

DDS 输出信号的最低频率也就是 DDS 的频率分辨率,而 DDS 输出的最高频率由 Nyquist 采样定理决定,理论上可以达到时钟频率的一半,即 $f_{clk}/2$,但由于工作频率越接近 $f_{clk}/2$,阶梯波形中所包含的无用频率分量越大,而低通滤波器的特性又不是理想的,输出信号的频谱纯度很难达到所要求的指标,为此 DDS 的最大输出频率都低于 $f_{clk}/2$,一般认为 DDS 输出频率的上限为时钟频率的 40%。

我们知道理想的正弦波信号 $S(t)$ 可表示成

$$S(t) = A \cos(2\pi f t + \varphi) \quad \text{式(2-3)}$$

式(2-3)说明 $S(t)$ 在振幅 A 和初相 φ 确定后,频率由相位唯一确定

$$\varphi(t) = 2\pi f t \quad \text{式(2-4)}$$

DDS 就是利用式(2-4)中 $\varphi(t)$ 与时间 t 成线性关系的原理进行频率合成的, 在 Δt 时间间隔内, 正弦信号的相位增量 $\Delta\varphi$ 与它的频率 f 构成一一对应关系。为了说明正弦波一个完整周期内相位 $0\sim 2\pi$ 的变化用相位圆表示, 其相位与幅度一一对应, 如图 2.2 所示:

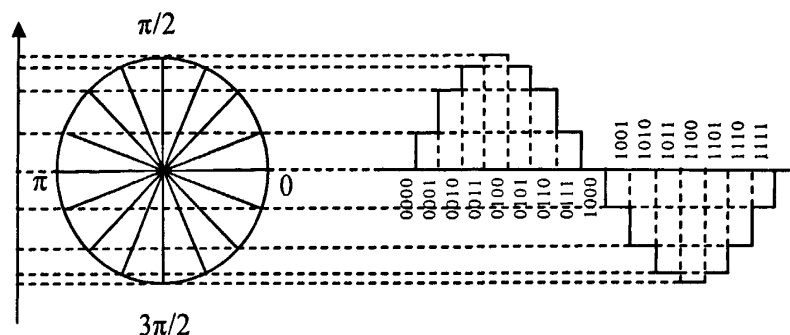


图 2.2 DDS 中相位码和幅度码的对应关系

一个 L 位的相位累加器对应相位圆上 2^L 个相位点, 其最低相位分辨率为 $\varphi_{\min} = \Delta\varphi = 2\pi/2^L$, 在图 2.2 中 $L=4$, 共有 $2^4=16$ 种相位值与 16 种幅度值相对应。幅度值存储与波形存储器中, 在频率控制字 K 的作用下, 相位累加器对波形存储器寻址, 完成相位——幅度转换, 经数模转换器变成阶梯正弦信号, 再通过低通滤波器平滑, 便得到模拟正弦波输出。

由于 DDS 采用了不同于传统频率合成方法的全数字结构, 所以 DDS 技术具备了直接模拟频率合成和间接频率合成方法所不具备的许多特点^[1]:

- 变频时间快。可达几纳秒~数十纳秒量级。
 - 相对带宽宽。可在 $f_{\text{clk}}/2^A \sim f_{\text{clk}}/2$ 频率范围内产生频率输出。
 - 频率分辨率高。频率分辨率为 $f_{\text{clk}}/2^A$ 。
 - 输出相位连续。
 - 输出波形的相位噪声与时钟频率相当。
 - 可编程, 生成任意多种、任意形式的各种工作波形。
 - 可输出理想的互为正交的两路信号。
 - 可灵活地一次生成波形并完成各种调制。
 - 全数字化结构, 便于集成。全部是数字控制, 避免了手动控制, 而且可以实现远程遥控。
 - 全数字结构, 避免了模拟频率合成系统固有的频率热偏移现象。
- 由于微电子工艺的限制, 目前尚存在下述不足:
- 与其它类型频综器比较, 杂散频谱较多。
 - DDS 输出频率仍有限。

2.2 波形存储直读法

根据波形产生的工作原理, DDWS 又称为数字波形存储直读式波形产生器, 在测量仪器中, 又多称为任意波形发生器 (AWG), 是一种经典的基带信号数字产生方法。它是预先根据采用频率、基带带宽、时宽等信号参数, 通过信号的数学表达式分别计算出信号的采样值, 按照顺序预先写入高速内存中。通过对采用时钟进行计数而顺序产生高速内存译码地址, 依次从高速内存中读出预先写入的信号的采样值, 分别经过数模变换、低通滤波产生基带信号^[1]。其原理框图如图 2.3 所示。

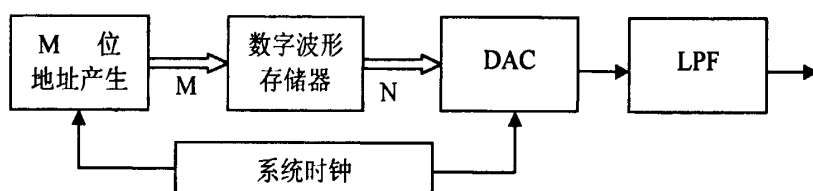


图 2.3 波形存储直读法简易原理框图

它的工作原理是: 根据预定的采样频率以及所需的信号带宽、时宽等参数由基带信号的数学表达式

$$I(t) = A(t) \cos(\pi k t^2) \quad -\tau/2 \leq t \leq \tau/2 \quad \text{式(2-5)}$$

$$Q(t) = A(t) \sin(\pi k t^2) \quad -\tau/2 \leq t \leq \tau/2 \quad \text{式(2-6)}$$

计算出波形各点的采样值, 并按采样顺序预先存储在高速存储器中。只需改变计算使用的脉冲宽度 τ 参数, 即可得到对应的离散波形数据, 波形存储器可以采用只读存储器 (ROM) 或采用静态随机存储器 (SRAM), 采用前者结构简单, 但不灵活而且无法更改波形参数; 采用后者可以实现可编程功能, 随时加载不同数据, 因而可以大大提高波形产生的灵活性。采用 SRAM 时可以工作在联机或脱机两种工作方式, 联机工作时可以充分利用软件的支持生成或加载任意波形数据, 并能方便的实现对波形参数的控制及对波形数据的任意修改; 脱机工作模式下, 波形数据可以在系统加电的同时, 由 EPROM 加载, EPROM 可以提供一组或多组波形数据。

如果波形存储器采用 N 位数据位, M 位地址, 则波形存储器的容量为 $2^M \times N$ 位, 对于一个周期的正弦波, 采样达到的相位步长为

$$\Delta\theta = 2\pi/2^M \quad \text{式(2-7)}$$

参考时钟为 f_s , 则输出频率为

$$f_0 = f_s / 2^M \quad \text{式(2-8)}$$

DAC 的时钟速率取为基带波形最高频率成分的 4 倍以上, 达到过采样率 ≥ 4 。

2.3 直接数字合成法与波形存储直读法的比较

两者有相同之处，也有各自的工作特点。

- 两者都可以实现对所产生波形及其参数的捷变，所产生波形的带宽都受器件速度和系统时钟的限制。

- 两者都存在幅度量化的误差，而且具有相同的分析方法和结论，量化误差反映在输出频谱上呈现为均匀的噪声基底电平。量化位数的增加可以降低噪声基底电平。

- 两者都必须使用数模变换器（DAC），因而都存在由于数模变换器的非理想特性而产生的误差和杂散问题。对于这两种方法，针对于数模变换而采样的各种频谱改善措施是完全相同的。

- 在 DAC 位理想情况下直接数字合成法由于存在相位截断，而引入了大量的杂散频率分量。而波形存储直读法的输出波形的频谱中，只有波形的谐波分量，在 $(0, f_s/2)$ 范围内不存在杂散频率成分，两者在时钟 f_s 及其各次谐波处都存在镜像分量。

- DDS 的 ROM 存储器中保存一个周期的采样值，存储容量由频率分辨率决定。波形存储直读法的存储器作为波形存储器可以根据需要存储任何形式的信号的采样数据，存储容量由系统时钟和一个周期波形长度决定。

- 使用 DDS 法产生线性调频信号一般通过专用的 DDS 芯片完成，因而产生信号的形式单一，产生信号的频率也不能随心所欲。波形存储直读法可产生任何频率、任何形式的波形，方便灵活。但波形存储直读法的电路较为复杂，而且大部分为高速数字电路，这对电路的设计和电磁兼容提出较高的要求。

- 对于波形存储直读法与直接数字合成法所产生的线性调频信号必然存在时域和频域的误差和失真，此时波形存储直读法具有对信号的波形和频谱修正的优势，而 DDS 则无法实现^[1]。

通过以上的对比和分析，我们可以看到，波形存储直读法对器件依赖性小，产生信号谱质优良，信号形式和参数可根据需要实时修改，灵活方便，但具有电路较复杂、开发周期较长的缺点，特别是由于受到存储器容量的限制，不适用于本系统大数据量的要求。直接数字合成法虽然对器件依赖性大，产生的信号谱质较差，但具有电路实现简单，开发周期短的优点，而因，决定采用直接数字合成法产生宽带信号。

2.4 DDS 在 FPGA 中的实现

2.4.1 FPGA 概述

FPGA 通常由布线资源围绕的可编程单元构成阵列, 又有可编程 I/O 单元围绕阵列构成整个芯片。排成阵列的逻辑单元由布线通道中的可编程连线连起来实现一定的逻辑功能。一个 FPGA 可能包含由静态存储单元, 允许内连的模式在器件中重新加载或修改。

从构成 FPGA 的可编程逻辑和可编程互连资源来看, 主要由两类逻辑块的构成: 一是查找表类型; 另一类是多路开关类型。第一种采用可编程内连线的通道门阵列。它采用分段互连线, 利用不同长度的多余金属线传输管将逻辑单元连接起来。布线延时是累加的、可变的, 并且与通道有关。第二种是具有类似 CPLD 可编程块阵列的固定内连布线, 利用相同长度的金属线实现逻辑单元之间的互连, 布线固定, 而且可以预测。

目前在高频领域, 专用 DDS 芯片产生的信号波形、功能和控制方式固定, 与系统需求往往有很大差距, 而利用 FPGA 技术来实现自己所需的 DDS 系统, 具有器件规模大、工作速度快及可编程的硬件特点, 并且开发周期短, 易于升级, 不失为一个很好的解决方案。通常采用 VHDL 语言输入和原理图法相结合的方法来设计整个信号发生电路, 这种方法通常需要调用很多模块, 综合性较强, 对设计者要求较高。

2.4.2 累加器和寄存器的设计

设计 DDS 累加寄存器模块可以调用 FPGA 单元库中的加法器模块, 但是这种方法有较大的延时, 不能满足高速度的要求。为了提高系统的工作速度, 可以采用流水线技术将多个位数较低的累加器组合成所需位数的累加器进行工作。如将 4 个 8 位累加器组成 32 位的累加器, 每个 8 位累加器一条流水线, 来共同完成 8 位的加法运算, 流水线的进位进行级联, 这种结构可以提高累加器的运算速度 3 倍多。但是数据需要保持 4 个时钟周期, 占用了更多的 FPGA 资源, 降低了系统跳频的跳变频率。这种方法比较适合开环结构的电路, 用在累加器这样的闭环反馈的电路中必须保证设计的准确性。

2.4.3 数据存储器的设计

设计 DDS 电路的数据存储器的主要问题是资源的开销, 即存储数据表 ROM 的大小, ROM 表的尺寸随着地址位数或数据位数的增加呈指数递增关系, ROM 一般用 FPGA 中的 EAB 单元实现, 而 EAB 单元的数量是有限的。所以要考虑资源的开销问题。实际应用中, 可以利用信号周期内的对称性和算术关系来减少 EAB 的开销。

2.4.4 和专用 DDS 芯片的比较

市场上目前专用的 DDS 芯片种类比较多,虽然他们的输出频率高、输出波形好,但是输出波形比较单一,一般只有正弦(余弦)波和方波;另外专用 DDS 芯片的输入已经固定,当需要一个变化灵活的频率或相位时,可能无法通过这些输入信息达到要求。这些都限制了专用 DDS 芯片的使用范围。而用 FPGA 实现的 DDS 电路则不一样,由于波形信息存储在 ROM 中,可以通过改变 ROM 中的存储内容达到实现不同波形的要求。同样波形是和频率、相位有关系的,因此也可以通过修改 ROM 中的波形数据来实现比较灵活的频率和相位要求。另外专用 DDS 芯片的功耗大,价格高,相比而言用 FPGA 实现的电路在这些方面同样具有很大的优势。而由于 FPGA 自身的特点,能够很容易在 FPGA 内部生成多个基本模块,从而开发出功能强大的芯片。通过 MAX + PLUS II 或者 QUARTUS 软件可以调用 FPGA 的内部模块或者用 VHDL 语言设计电路,使电路的设计、修改变得简单方便^[2]。

2.4.5 XILINX 系列芯片介绍

XILINX 公司的 Virtex-4 系列将高级硅片组合模块结构与种类繁多的灵活功能相结合,具有针对高密度和高性能系统设计优化的各种可配置元件和嵌入式核,大大提高了可编程逻辑设计能力。Virtex-4 FPGA 有 LX、FX 和 SX 三个平台系列组成,可以满足各种复杂应用提供多种功能选择和组合。其中 LX 系列是针对高性能的逻辑应用解决方案, SX 是针对高性能数字信号处理(DSP)应用解决方案, FX 系列满足了高性能嵌入式平台应用解决方案。

本文采用的 FPGA 是 XILINX 公司的 Virtex-4 系列芯片中 XC4VSX55。该处理器片内资源十分丰富,包括 512 个 DSP 单元,每个 DSP 单元包含一个 18×18 bits 乘法器,1 个加法器,1 个累加器;FPGA 片内有 320 个 RAM,每个 RAM 大小为 $18 \text{ bits} \times 1 \text{ k}$,共 5760 kbits,配置单元有 24576 个。

第三章 大功率信号的发射

3.1 空间功率合成技术简介

大功率微波空间功率合成,是利用多个大功率微波源,发射频率相同、相位符合特定关系的电磁波,使之在空间传播过程中功率相互叠加,从而在特定方向和特定距离处形成高能量密度电磁波束。高功率空间功率合成是一个复杂的系统工程,整个系统包含的内容很丰富,如高功率微波源的选取、高功率天线单元的设计、对天线布阵方法的研究、大气对高功率微波脉冲的影响、高功率微波对电子设备和生物体的伤害机理及效果等。相控阵天线是从阵列天线发展起来的,是将多个天线单元按一定的规则排列成一个大的阵列天线,各单元之间的辐射能量和相位关系是可以控制的,不仅能得到高的辐射功率,而且也具有高的增益。

当阵列尺寸与阵列距目标间距满足远场条件且阵列中各天线相同摆放方式一致时,从各天线辐射出指向目标的电磁波可近似视为平行,可以采用方向图相乘理论进行分析。阵列理论当前已得到很好发展,采用阵列理论可分析平行波束在自由空间的空间功率合成。当天线单元间相距较远时,目标处于各个天线的远场区,而处于整个天线阵列的近场区,此时天线阵列的远场条件不适用,方向图相乘原理失效,需采用交叉波束的分析方法。交叉波束的复杂在于,当各单元摆放方向不一致时,目标处的电场强度的极化方向发生改变,各个单元产生的电场强度需要进行矢量运算。

在空间功率合成中,天线阵列中各单元的相位控制精度、总的单元个数、天线单元的辐射功率、各天线单元的增益,各天线的主波束指向都会影响目标处的电场强度、功率密度。在整个系统的设计中,需综合考虑以上五种因素的影响。

3.2 高功率发射信号的实现方法

在发射机的系统设计中,首先应考虑如何获得所要求的输出功率。与常规天线相比,在实现高功率方面,相控阵天线有更多的灵活性,其主要原因是相控阵天线提供了空间功率合成的可能性。根据任务与性能要求的不同,相控阵可以采用集中式发射机和分布式发射机两种方式。

3.2.1 集中式大功率发射机^[3]

1) 集中式大功率发射机的组成

典型的采用集中式发射机的相控阵发射分系统的框图如图 3.1 所示。

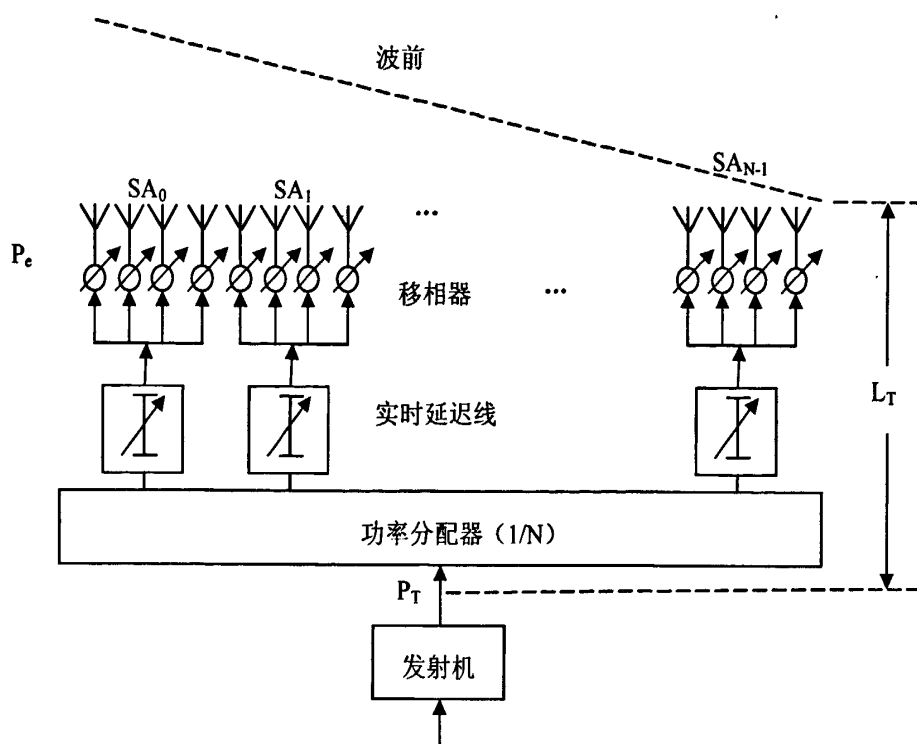


图 3.1 采用集中式发射机的相控阵发射分系统框图

2) 集中式相控阵发射机的主要优点和缺点

集中式相控阵发射机的主要优点：

- 发射机易于与天线阵面分离。对一些固定式相控阵，发射机可设置在离天线阵而较远的地方，采用低损耗传输线与阵面连接，有利于发射机的安装及维护使用。

- 发射机散热装置可安置在离阵面较远的地方，较易实现冷天线阵面，有利于抗敌方红外侦察和红外制导的反辐射导弹攻击，也有利于实现天线伪装。

- 成本较低。由于获得同样射频功率所花费的成本较低，因此可用于在收发天线分置的相控阵系统中作为移动式相控阵发射照射源。

集中式相控阵发射机的主要缺点：

- 发射馈线损耗增加。
- 发射馈线网络中的微波传输线要承受高功率，包括高峰值功率与平均功率，相应地增加了结构设计的难度。

- 需解决天线阵面的通风和散热问题。

- 如果采用集中式发射机，与分布式发射机系统相比，可靠性较低。

3) 集中式大功率发射机系统的效率计算

● 发射馈电网络的损耗

设相控阵天线发射馈电网络总损耗的设计值为 $L_T(L_T > 1)$ 。该损耗对评价是否采用集中式发射机有重要影响。

● 发射机初级电源功率计算

若整个发射机的效率，即发射机射频效率、发射机高压电源、调制器和控制保护系统的总效率为 C_T ，发射机输出功率为 P_T ，从天线阵面辐射出去的功率为 P_{RA} ，则发射机要求的初级电源功率 P_{TP} 为

$$P_{TP} = P_T / C_T = P_{RA} L_T / C_T \tag{3-1}$$

● 相控阵发射分系统的总效率

将整个相控阵发射分系统的总效率 C_{TI} 定义为天线阵面辐射出去的发射机功率 P_{RA} 与初级电源功率 P_{TP} 的比值，则有

$$C_{TI} = P_{RA} / P_{TP} \tag{3-2}$$

发射馈电网络总损耗 L_T 与发射机的总效率 C_T 对发射分系统总效率的影响，可通过代入上述各式，按式(3-3)计算。

$$C_{TI} = C_T / L_T \tag{3-3}$$

3.2.2 分布式大功率发射机^[3]

分布式发射机的实现方法有两种：一是在子天线阵级别上实现的分布式发射机方法，即子阵发射机方法；二是在天线单元级别上实现的发射机方法，即完全分布式发射机方法。

1) 由分布式发射机组成的发射分系统

采用分布式子阵发射机的相控阵发射分系统的组成如图 3.2 所示。

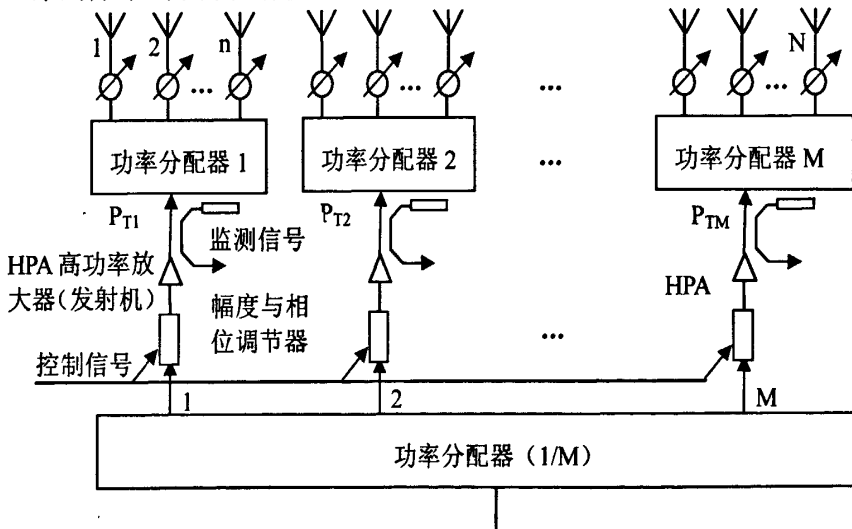


图 3.2 采用分布式子阵发射机的发射分系统组成框图

2) 完全分布式发射功率放大系统

图 3.3 所示为采用完全分布式功率放大的一维相控阵发射分系统的构成。

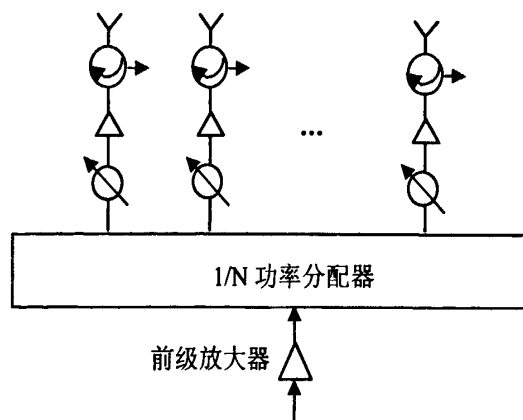


图 3.3 采用完全分布式功率放大的一维相控阵发射分系统的构成

采用这种全分布式发射功率放大系统（即有源相控阵发射天线）有许多优点，包括：①每个天线级别上的功率放大器的输出端至大线单元输入端的传输距离短，射频传输损耗小；②发射馈线系统的传输损耗（包括各天线单元中的移相器的损耗）均是在低功率电平下的损耗，因而总的功率损耗不大；③整个发射馈电系统无须承受高功率，因而大大简化了馈电网络的设计；④由于提高了整个发射系统的功率效率，因而对初级电源的要求降低；⑤由于发射系统是高度并联的系统，个别通道或部分通道的损坏与故障不至于影响整个系统的工作，因而使故障软化，系统可靠性显著提高；⑥系统设计的模块化程度显著提高。

全分布式发射功率放大系统也存在一些缺点：①需要在大批量生产条件下解决固态功率放大器的幅相一致性与稳定性；②需解决大批量生产投资成本高的问题并需进一步降低生产成本；③固态放大器的体积受限制，其横向尺寸取决于发射相控阵天线单元之间的间距，因此单元功率放大器件在体积上受到严格限制；④采用固态放大器在信号选择上也受到一定限制。

通过以上的对比和分析，再经过本系统指标的详细论证，决定采用全分布式发射机方式，即有源相控阵发射天线形式完成系统实现。

第四章 宽带信号产生器的设计

4.1 硬件整体设计方案

4.1.1 分机组成

信号产生器产生幅相可控的中频宽带信号。信号产生器由信号产生单元、监控单元、时钟单元以及电源等部分组成。其组成框图如图 4.1 所示。

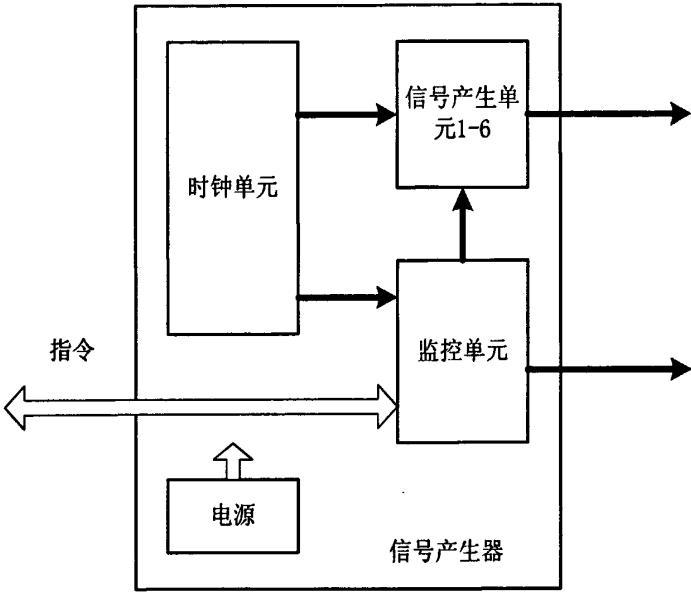


图 4.1 信号产生器组成框图

4.1.2 工作原理

信号产生器根据指令产生 6 路信号，每路最多可达 51 个频点，覆盖整个带宽。信号产生器工作原理框图如图 4.2 所示。信号产生器后面还要连接变频器，同时完成分路，因为采用的是 $6 \times 16 = 96$ 阵元的天线阵，6 路信号每路再分为 16 路，共形成 96 路信号，最终被送入有源相控阵天线进行空间功率合成。

时钟单元产生两种时钟信号，时钟 1 的频率是时钟 2 的 4 倍。时钟 1 送至 6 个信号产生单元，时钟 2 送至监控单元。监控单元根据接收的指令控制信号产生单元产生信号，同时实现 6 个信号产生单元的同步，或至变频器完成其增益控制。6 个信号产生单元在监控单元的控制下产生幅相可控的信号，同时实现基带和载波的同步。

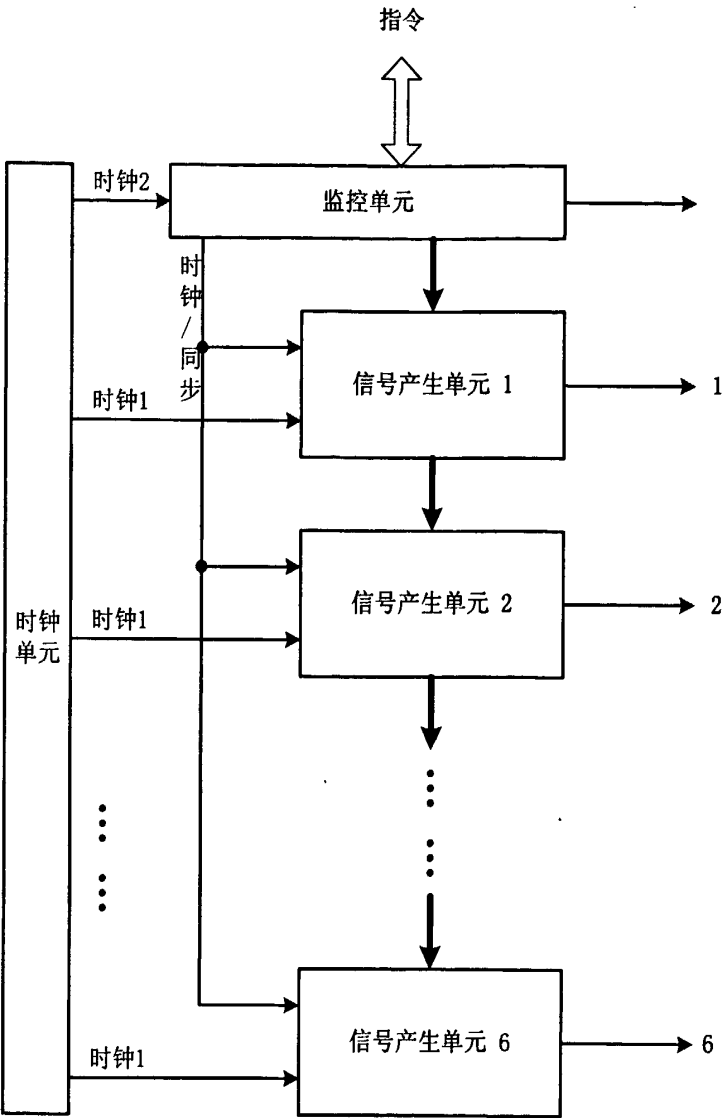


图 4.2 信号产生器工作原理框图

4.1.3 分机指标论证

1) 频率分辨率

DDS（数字频率合成器）的频率分辨率主要与 DAC（数模转换器）的工作时钟和 DDS 相位累加器的字长有关。根据专题试验结果，DAC 的工作时钟频率可选用 680MHz。如果 DDS 相位累加器的字长为 25 位，那么输出信号的频率分辨率为：

$$\Delta f = \frac{f_{DA}}{2^B} = \frac{680 \times 10^6}{2^{25}} = 20.3Hz$$

式(4-1)

可满足设备要求。

2) 相位分辨率

DDS 的最小相位分辨率是由 DDS 相位累加器的字长决定的。如果 DDS 相位

累加器的字长为 25 位, 那么输出信号的最小相位分辨率为:

$$\Delta\theta_{\min} = \frac{360}{2^{25}} = 1 \times 10^{-5} \quad \text{式(4-2)}$$

一般无需达到这么高的精度。如果初相控制字取 12 位字长, 那么对应的相位分辨率为:

$$\Delta\theta = \frac{360}{2^{12}} = 0.09^\circ \quad \text{式(4-3)}$$

可满足设备要求。

3) 相位一致性

相位一致性指 6 个信号产生单元输出信号的相位一致性。时钟分路器输出时钟信号, 也就是 DAC 的数据输出时钟, 相位误差一般在到 2° 左右。但对于输入数据而言, 不同信号产生单元中 DAC 的数据输出时钟相位误差则为 2° (如图 4.3(a)) 或 358° (如图 4.3(b))。图中, clk_out1 和 clk_out2 为两个信号产生单元中 DAC 的数据输出时钟, clk_in 和 din 分别为每个 DAC 的数据输入时钟和输入数据。

当 DAC 数据输出时钟相位误差为 2° 时, 若输出信号频率按 300MHz 计算, 则输出信号相位误差为:

$$\delta\theta_1 = \frac{300}{680} \times 2 = 0.9^\circ \quad \text{式(4-4)}$$

另外考虑输出滤波器相位一致性为 2° , 其它部件引入误差为 1° , DDS 的相位分辨率为 0.09° , 所以总误差为 3.89° 。可满足设备要求。

当 DAC 数据输出时钟相位误差为 358° 时, 若输出信号频率按 300MHz 计算, 则输出信号相位误差为:

$$\delta\theta_1 = \frac{300}{680} \times 358 = 157.9^\circ \quad \text{式(4-5)}$$

无法满足设备要求。

为了避免第二种情况出现, 可对 clk_in 进行相位调整, 从而保证第一种情况出现。

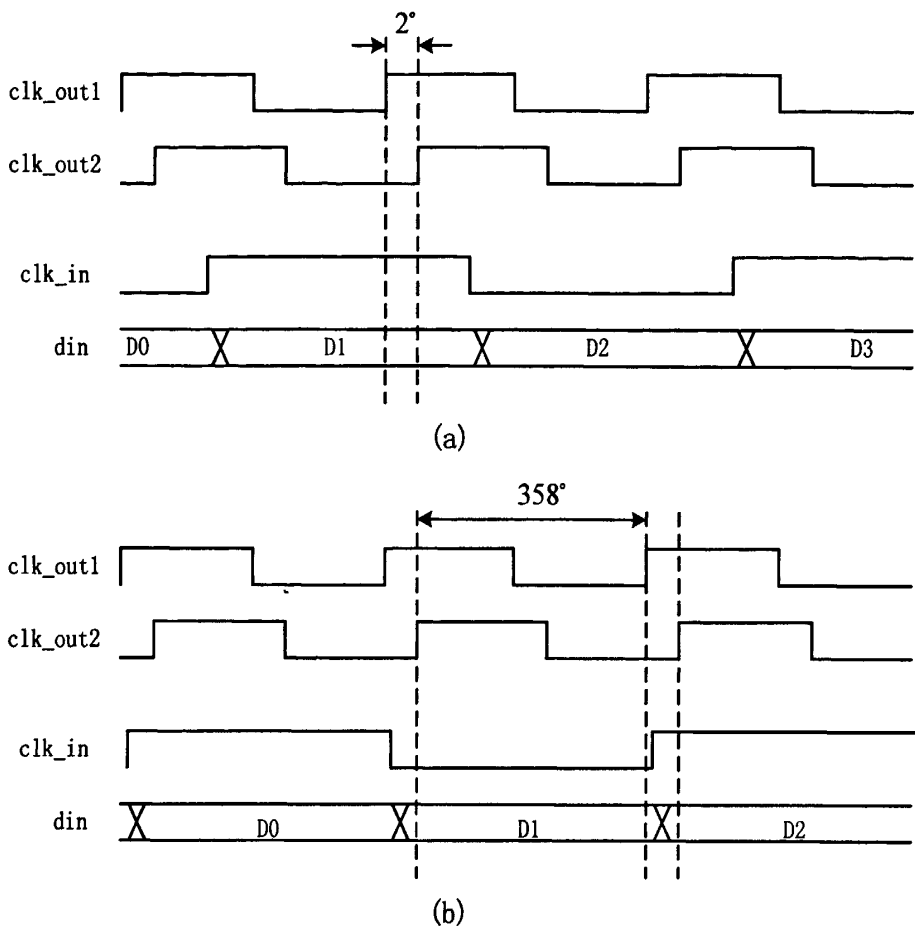


图 4.3 DAC 的数据输出时钟与输入数据之间的关系

4.2信号产生器分机方案设计

4.2.1 时钟及同步设计

考虑了两种时钟及同步方案。

第一种方案，时钟及同步原理框图如图 4.4 所示。时钟单元的锁相环（PLL）产生 680MHz 的时钟，经过功分器一分为七，其中六路送到六个信号产生单元的数模转换器（DAC），用作其数据输出时钟；另一路经四分频器（/4），得到 170MHz 的时钟，送入监控单元的 FPGA 生成同步信号。监控单元的 FPGA 输出六路时钟和六路同步信号，分别送入六个信号产生单元中 FPGA 的数字时钟管理（DCM）模块和同步模块。数字时钟管理模块生成 170MHz 和 340MHz 两个时钟，前者送入同步模块实现六个信号产生单元的同步，并送入并串转换（OSERDES）模块，用作其数据输入时钟；后者送入并串转换模块，用作其数据输出时钟，并送入数模转换器，用作其数据输入时钟。六个信号产生单元的同步模块同时接收监控单元输出的同步信号，实现基带信号和载频的同步。

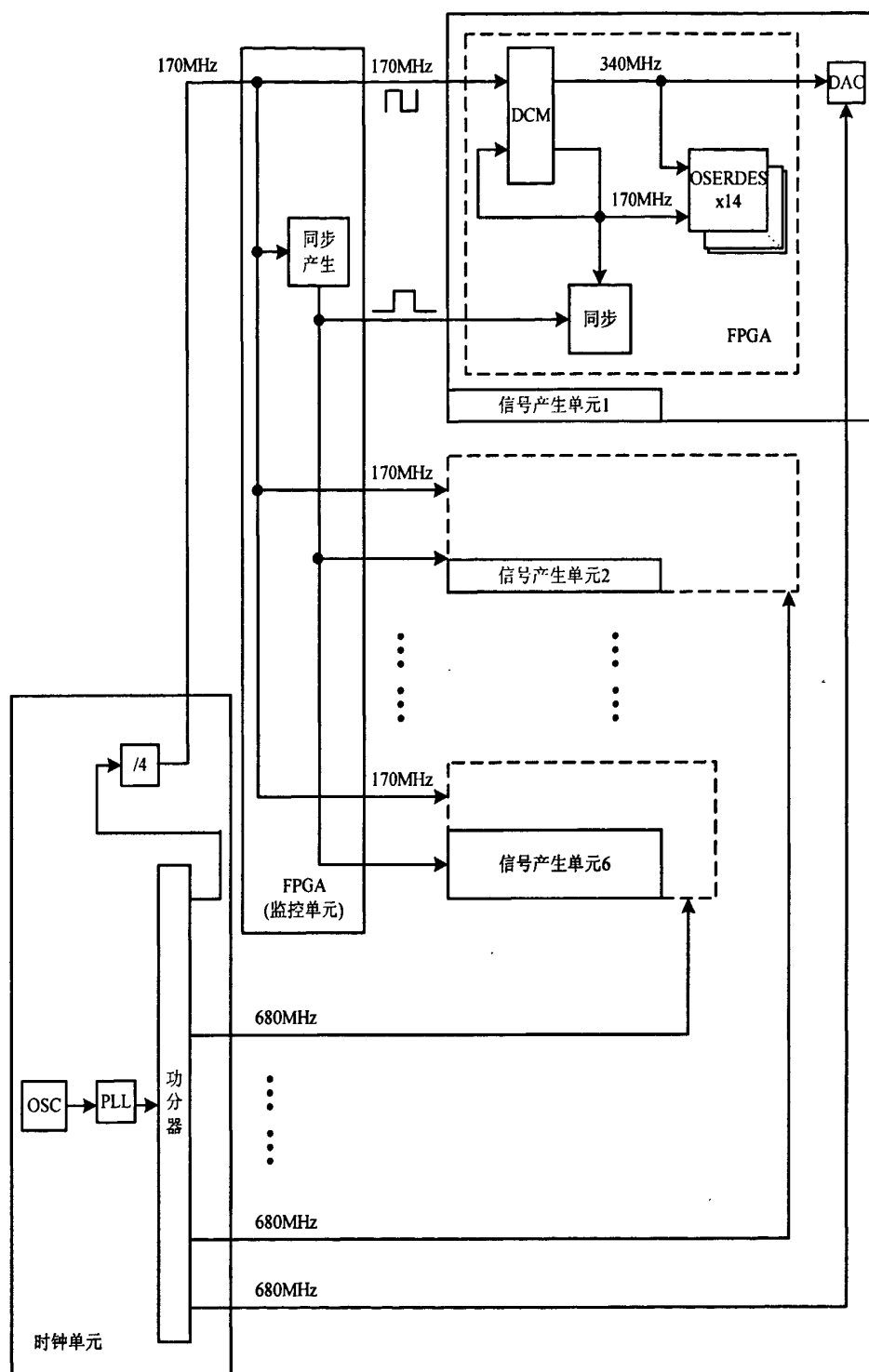


图 4.4 时钟/同步原理 1 框图

第二种方案, 时钟及同步原理框图如图 4.5 所示。与第一种方案不同处在于信号产生单元。FPGA 的 170MHz 时钟来源于数模转换器 (DAC), 经数字时钟管理 (DCM) 模块二分频得到。通过调整监控单元 FPGA 的数字时钟管理 (DCM) 模块的相位延时, 改变两个 170MHz 时钟的相位关系, 来达到六个信号产生单元

同步，信号产生单元中同步信号的接收采用源同步方式。

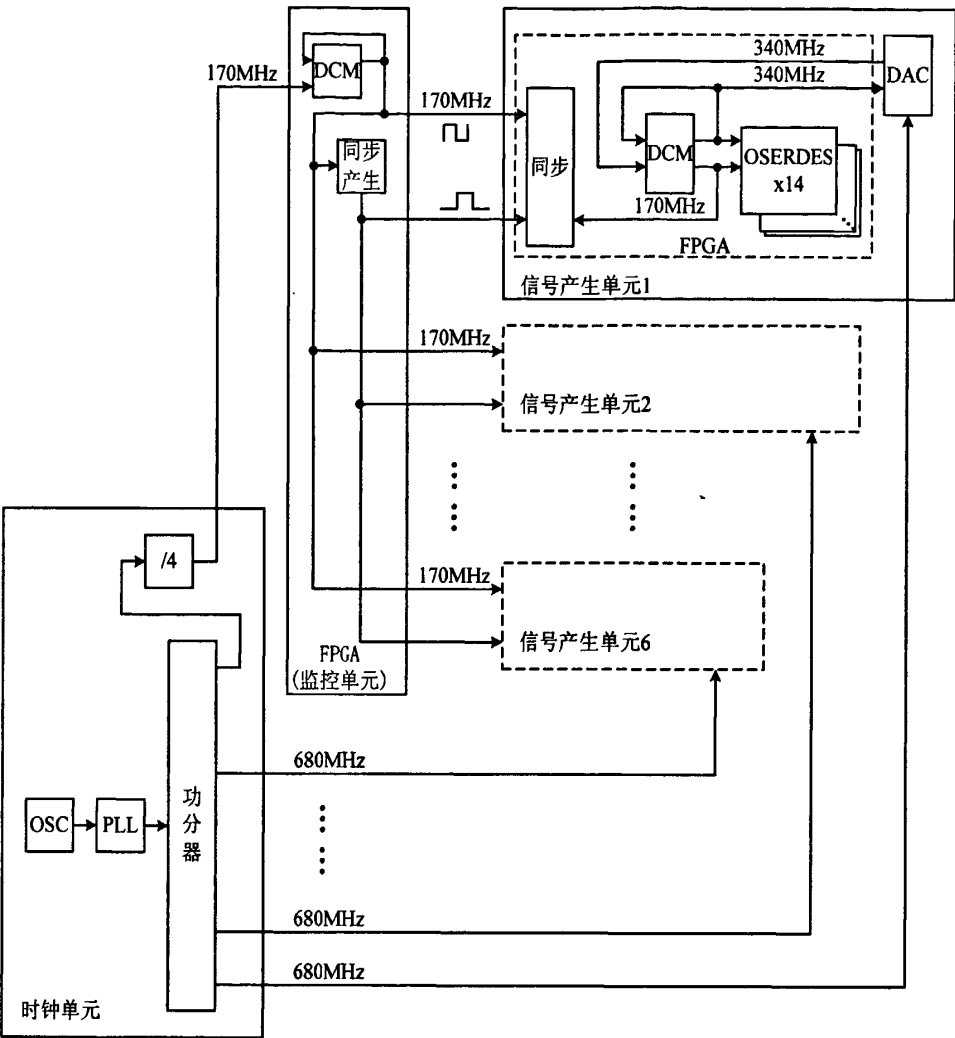


图 4.5 时钟/同步原理 2 框图

以上两种方案各有优缺点。对于第一种方案，其优点是能确保六个信号产生单元之间的同步；其缺点是信号产生单元单独工作需要两个严格四倍关系的时钟。对于第二种方案，其优点是信号产生单元单独工作只需要一个时钟即可；其缺点是六个信号产生单元之间的同步需要调整。

为了使信号产生单元具有相对独立性，这里选用第二种方案。

4.2.2 信号产生单元功能及组成

信号产生单元在监控单元的控制下产生相应的中频信号，信号个数可以选择 1 至 51 个，总信号带宽达到 255MHz。信号产生器包括六个信号产生单元。信号产生单元由两片 FPGA、加载 PROM、数据存储单元（SRAM）、数模转换器（DAC）、低通滤波器（LPF）等组成。信号产生单元组成框图如图 4.6 所示。

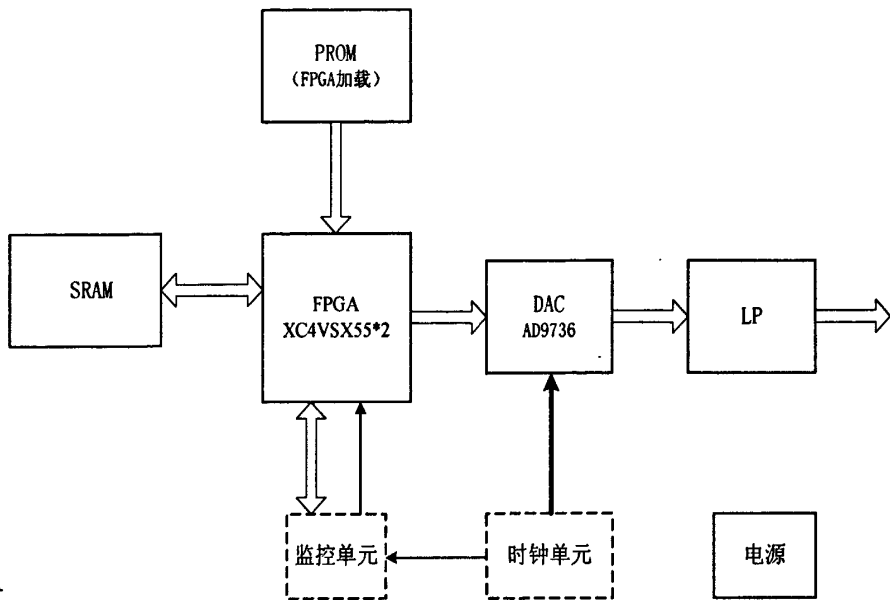


图 4.6 信号产生单元组成框图

4.2.3 时钟单元功能及组成

时钟单元为监控单元和信号产生单元提供所需时钟。时钟单元由晶振（OSC）、锁相环（PLL）、放大器、功分器、分频器（/4）等模块组成。其组成框图如图 4.7 所示。

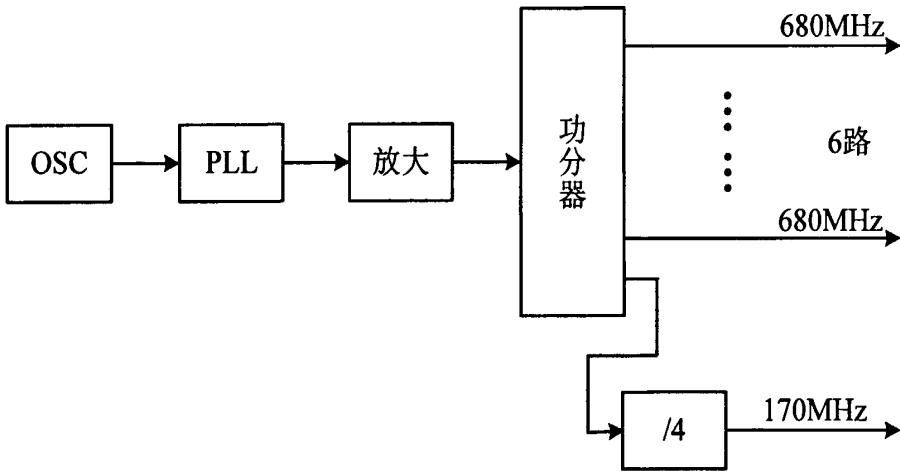


图 4.7 时钟单元组成框图

4.2.4 监控单元功能及组成

监控单元用于设备自检、与席位通信、控制 6 个信号产生单元的信号产生及同步，同时完成对变频器的增益控制。监控单元由监控计算机及其辅助电路构成。其组成框图如图 4.8 所示。

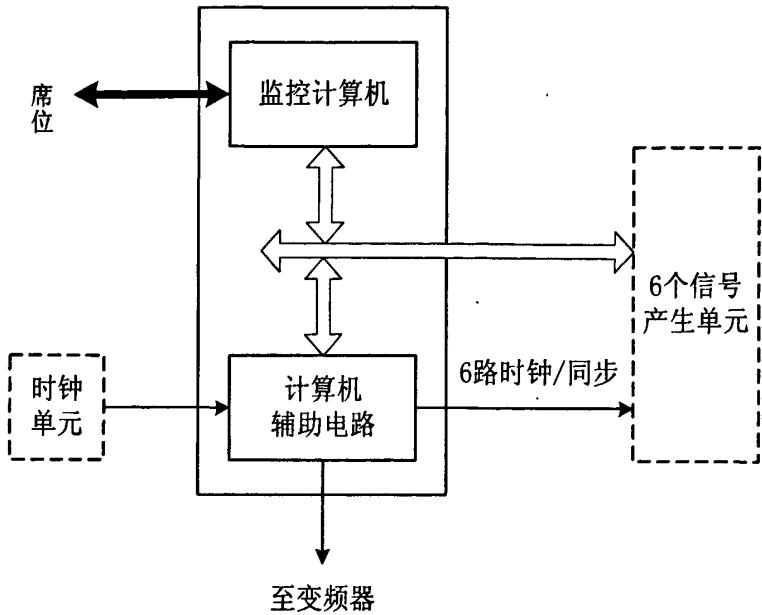


图 4.8 监控单元硬件组成框图

4.3信号产生单元方案设计

4.3.1 硬件组成

信号产生单元在监控单元的控制下产生相应的中频信号，信号个数可以选择 1 至 51 个。信号产生单元由两片 FPGA、加载 PROM、数据存储器（SRAM）、数模转换器（DAC）、低通滤波器（LPF）等组成。FPGA 为核心器件，实现信号产生、调制、控制等功能。PROM 用于存储 FPGA 加载数据，供 FPGA 上电加载。SRAM 用于存储噪声数据。DAC 将 FPGA 输出的数字信号转换成模拟信号。LPF 用于滤除镜像等无用信号。信号产生单元硬件组成框图如图 4.9 所示。

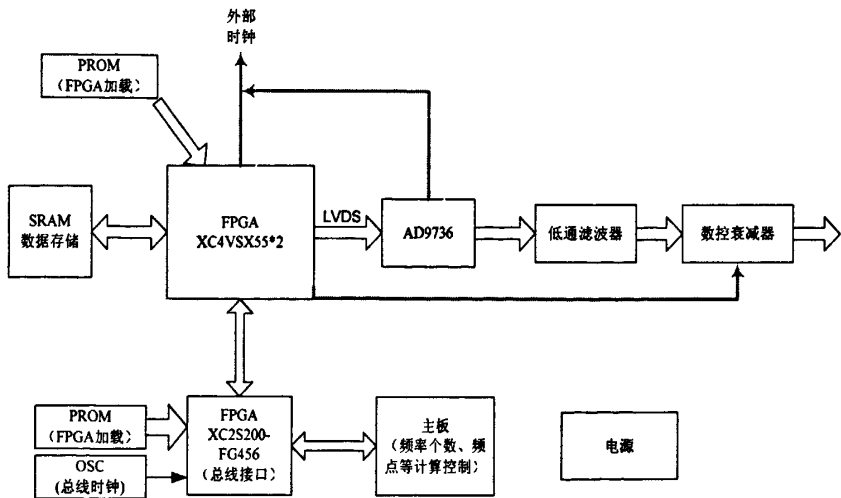


图 4.9 信号产生单元硬件组成框图

FPGA 与 AD9736 的工作时钟由外部频率产生器或者高速低抖动差分晶振提供。

多路高速信号产生策略如图 4.10 所示：由于 DA 所需数据速率高，FPGA 压力大。在设计中采取奇偶路合成的策略。即“以资源换速度”的设计策略，FPGA 最终输出 51 路合成的信号。设计时在 FPGA 内部利用奇偶路合成的方法：51 路信号分为 51 路奇 1 路、51 路偶 1 路、51 路奇 2 路、51 路偶 2 路信号，共 204 路。同路信号的奇路与偶路完全相同。FPGA 输出时将奇偶路信号交错合成，最终实现将 FPGA 内部速率降低到原来 1/4 的目的，缓解 FPGA 内部的压力。

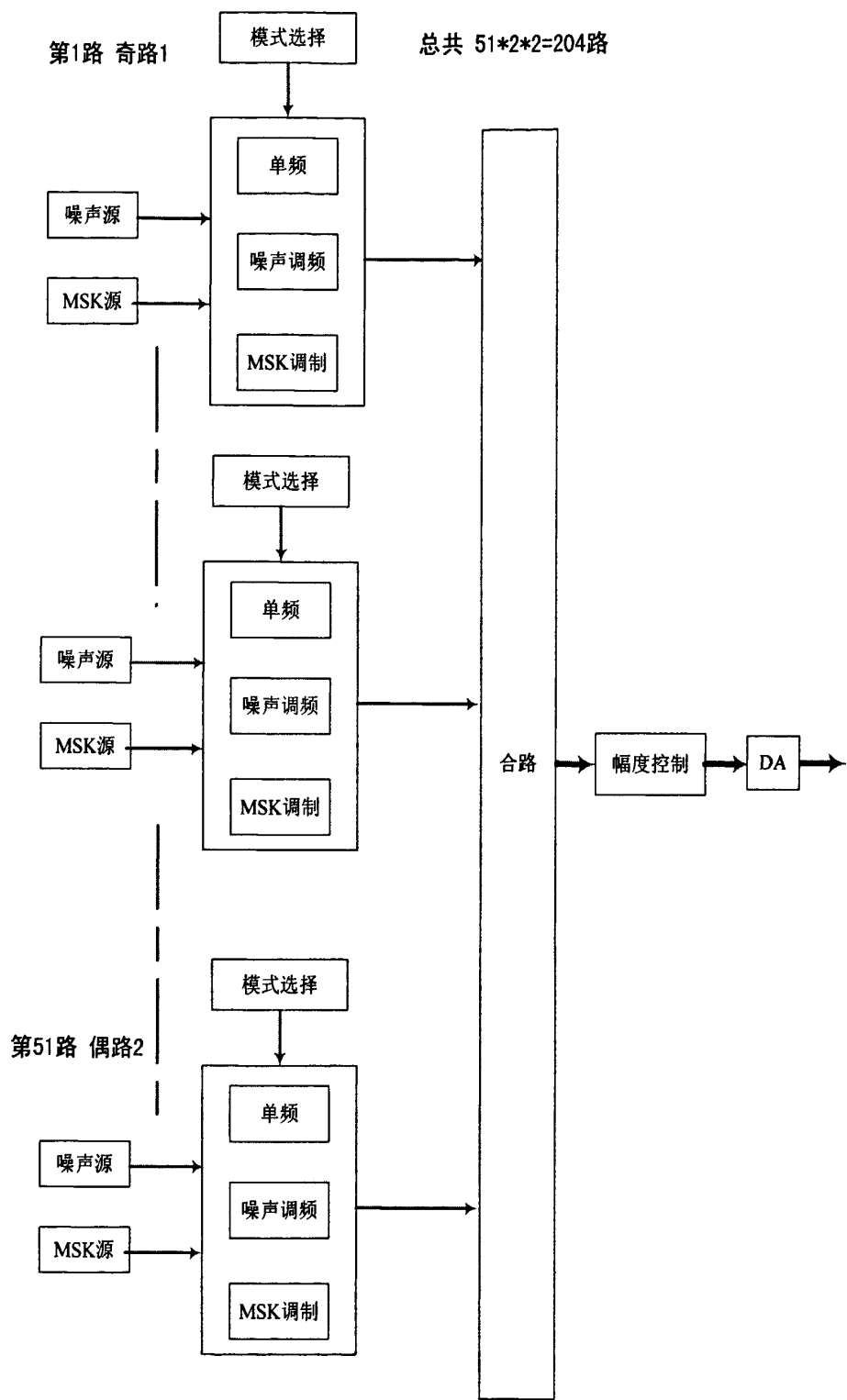


图 4.10 信号产生单元多路合成原理图

FPGA到DA的的数据总线采用LVDS传输，传输速率高达1GHz(XC4VSX55芯片速度)，可以满足高速DA的数据速率要求。FPGA内部乘法器采用DSP48硬核，

乘法器速度可以达到500MHz。

在具体的设计实现中，信号的产生是由一块数字频率合成器来完成的，其中包括用于信号输出的高速D/A（14位数据精度，速率为1200MHz），控制及信号产生用FPGA采用2块550万门的XILINX的FPGA器件（XC4VSX55），数据RAM采用读写速率为133MHz、容量为512kb的高速同步静态存储器，从硬件平台上满足分机指标要求。当一片FPGA不能够满足信号产生要求时，可以考虑2片FPGA协同工作，两FPGA之间由高速LVDS总线连接。

4.3.2 方案设计

1) FPGA 内部逻辑原理

FPGA 是信号产生单元的核心器件，其内部逻辑包括时钟管理、DDS、调制、幅度控制、输出使能、SRAM 接口、ISA 总线接口、ISA 命令解释等功能模块。

FPGA 通过 ISA 总线接口模块接收控制命令，传给 ISA 命令解释模块进行命令解释，并控制 DDS、调制、幅度控制、输出使能等模块协同工作，产生相应的信号。FPGA 通过 SRAM 接口模块完成对 SRAM 的访问。FPGA 内部逻辑原理框图如图 4.11 所示。FPGA 产生的信号包括单频信号、噪声调频信号和 MSK 信号。

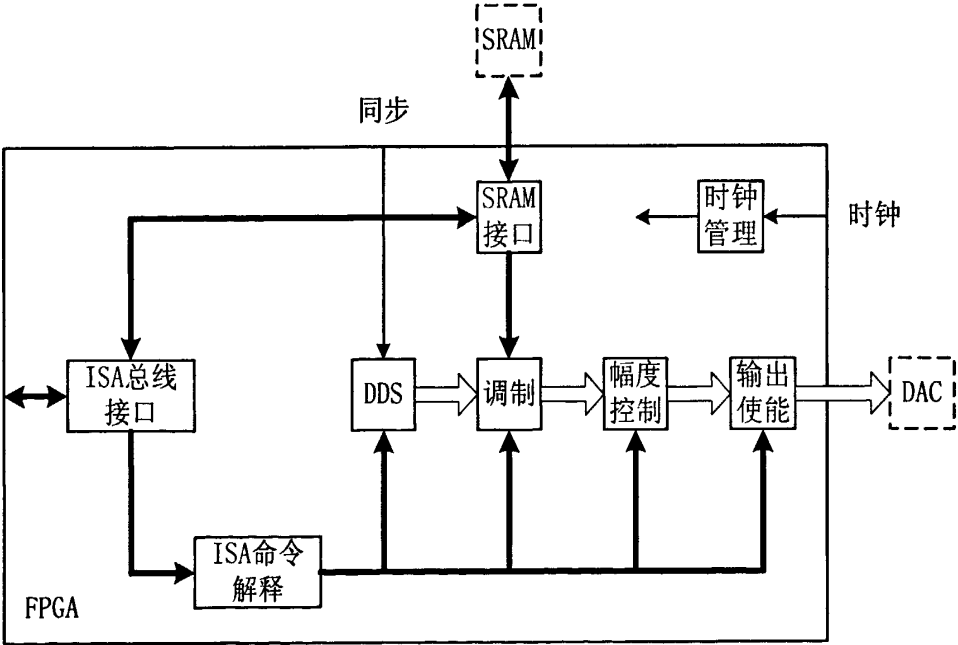


图 4.11 FPGA 内部逻辑原理框图

2) 单频信号产生

单频信号可采用正弦函数或余弦函数来实现。这里采用后者。其表达式为：

$$f_{cw}(t) = A_m \cos(2\pi f_c t + \theta_c) \tag{式(4-6)}$$

式中：

A_m ——幅度；

f_c ——频率;

θ_c ——初相。

单频信号产生原理框图如图 4.12 所示。图中频率控制字、初相控制字和幅度系数分别与上式中频率、初相和幅度相对应,经监控单元归一化处理后写入。频率控制字送入相位累加器,生成四个递增的相位信息,与初相控制字相加,送 COS 表转换成余弦信号,经幅度控制、输出使能选择后,51 个信号相加,经并串转换(OSERDES)输出。同步信号复位相位累加器。输出使能信号控制每个信号输出与否。

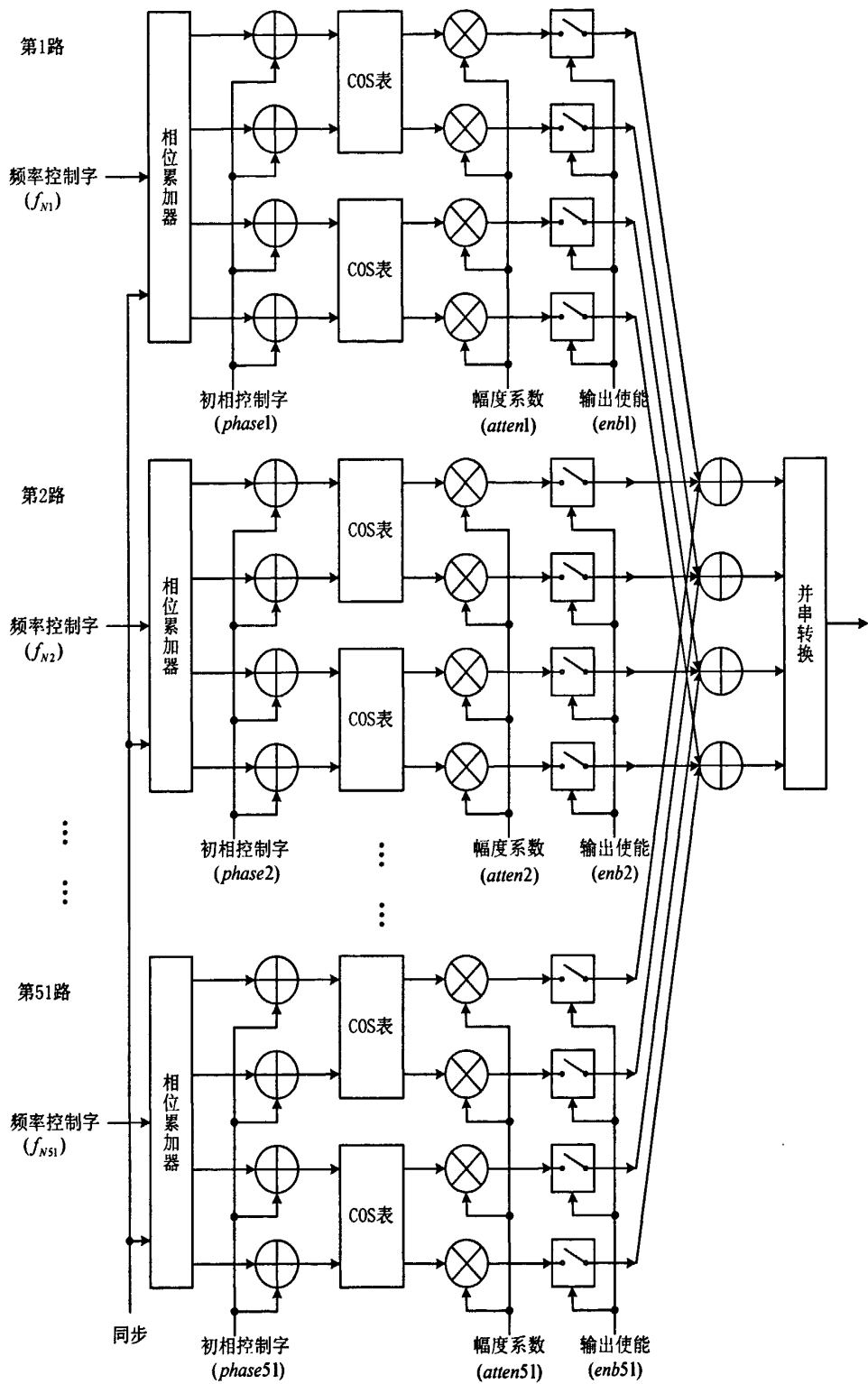


图 4.12 单频信号产生原理框图

3) 噪声调频信号产生

一般调频信号可表示为

$$f_{FM}(t) = A_m \cos(2\pi f_c t + \beta \int f(t) dt + \theta_c)$$

式(4-7)

式中:

A_m ——幅度;

f_c ——频率;

β ——调频指数;

$f(t)$ ——调制信号, 这里为随机噪声信号;

θ_c ——初相。

经变形后, 调频信号可表示为

$$f_{FM}(t) = A_m \cos\left(\int (2\pi f_c + \beta f(t))dt + \theta_c\right) \quad \text{式(4-8)}$$

由上式, 噪声调频信号产生原理框图如图 4.13 所示。图中频率控制字、初相控制字和幅度系数分别与上式中频率、初相和幅度相对应, 经监控单元归一化处理后写入。噪声数据为调制信号和调频指数的乘积, 存储在 SRAM 中。频率控制字与噪声数据相加, 其和送入相位累加器, 生成四个递增的相位信息, 与初相控制字相加, 送 COS 表转换成余弦信号, 经幅度控制、输出使能选择后, 51 个信号相加, 经并串转换输出。同步信号复位相位累加器。输出使能信号控制每个信号输出与否。

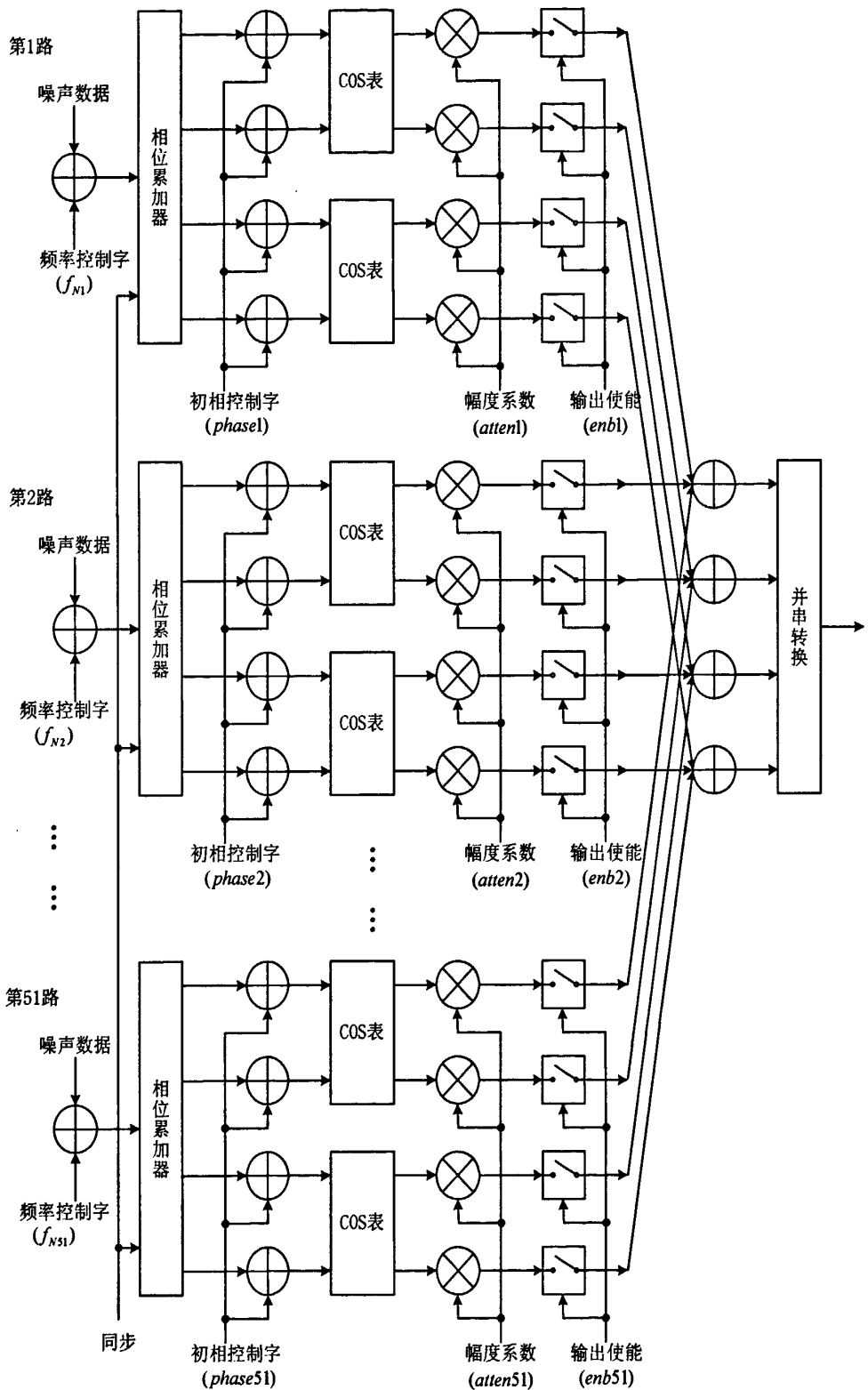


图 4.13 噪声调频信号产生原理框图

4) MSK 信号产生

MSK 信号是 2FSK 信号的一种特殊情况，它具有正交信号的最小频差，并在

相邻符号交界处相位保持连续，其表达式为：

$$f_{MSK} = A_m \cos(2\pi f_c t + \frac{p_n \pi t}{2T_b} + \theta_c), \quad nT_b \leq t \leq (n+1)T_b$$

式(4-9)

式中：

A_m ——幅度；

f_c ——为频率；

θ_c ——为初相， $p_n = \pm 1$ ，分别表示二进制信息的 1 和 0， T_b 为二进制信息的周期。

由上式可知 MSK 的两个载波频率分别为 $f_c + \frac{1}{4T_b}$ 和 $f_c - \frac{1}{4T_b}$ 。

MSK 信号可以采用调频的方法产生。载波频率为 f_c ，频偏为 $\frac{1}{4T_b}$ 。

MSK 数据产生的原理框图如 4.14 所示。MSK 信号产生原理框图如 4.15 所示。图中频率控制字、初相控制字和幅度系数分别与上式中频率、初相和幅度相对应，经监控单元归一化处理后写入。MSK 数据由 PN 码控制选择正负四分之一码速率控制字生成，同步信号复位 PN 码生成模块。

频率控制字与 MSK 数据相加，其和送入相位累加器，生成四个递增的相位信息，与初相控制字相加，送 COS 表转换成余弦信号，经幅度控制、输出使能选择后，51 个信号相加，经并串转换输出。同步信号复位相位累加器。输出使能信号控制每个信号输出与否。

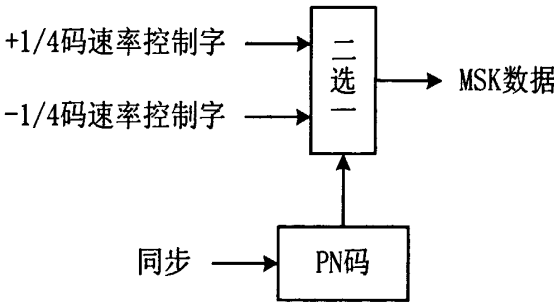


图 4.14 MSK 数据产生原理框图

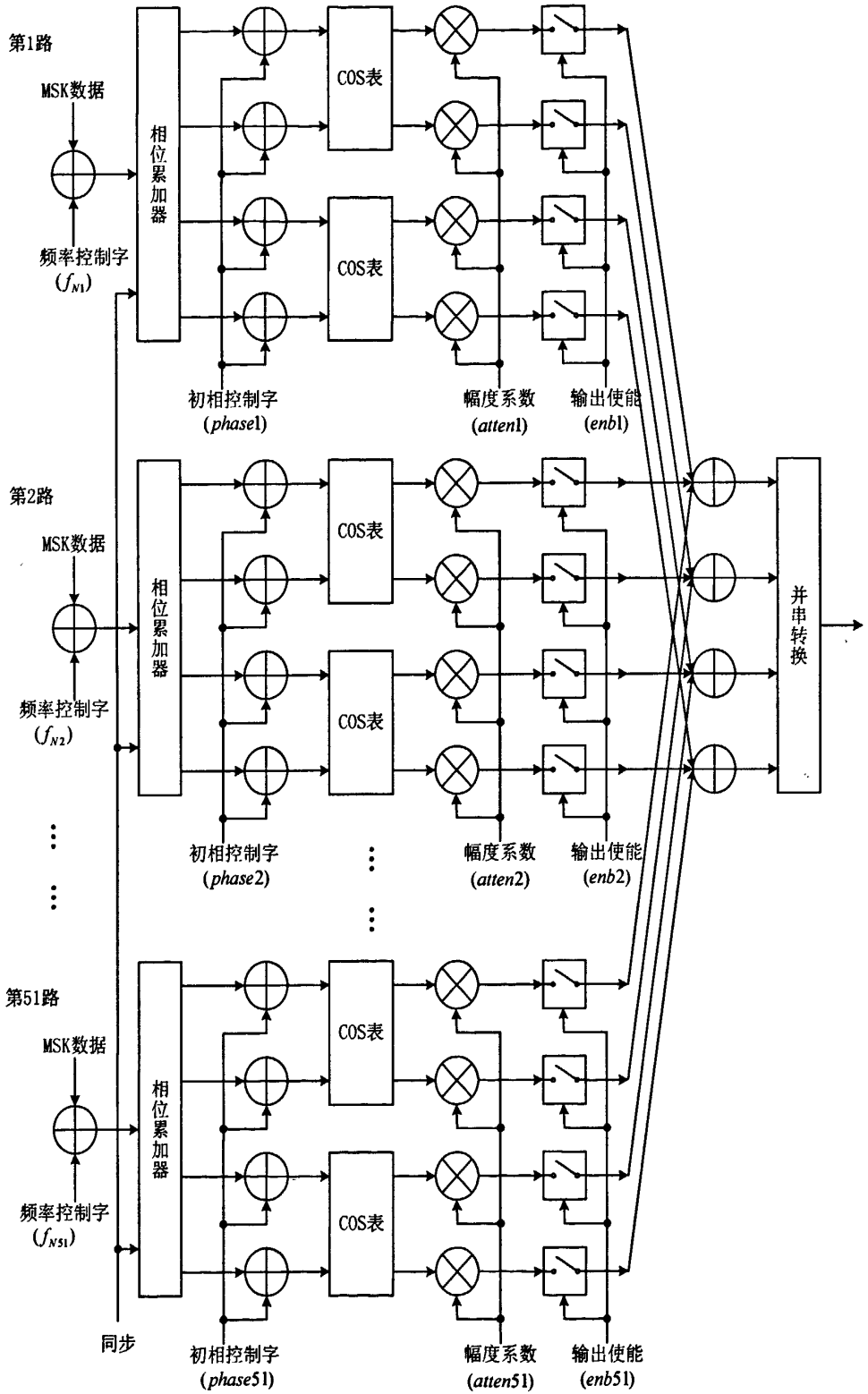


图 4.15 MSK 信号产生原理框图

第五章 相控阵天线阵列设计

5.1系统论证

5.1.1 技术体制分析

为了满足系统辐射功率的要求，实现途径是空间功率合成，原则上可以采取无源或有源相控阵天线二种方式，基于无源相控阵天线的空间功率合成原理框图如图 5.1 所示。

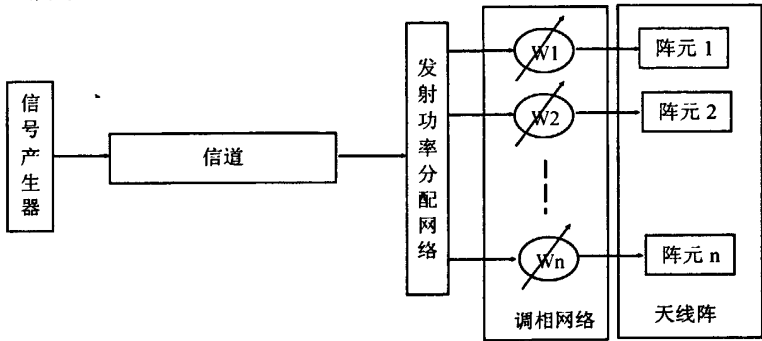


图 5.1 基于无源相控阵的空间功率合成原理框图

与有源相控阵相比，无源相控阵对单部功放的能力具有更强的依赖性，需要单个功放的输出功率要足够大，对馈线传输损耗，移相器、功分器等器件的插损要求更严格，并且能够实现的合成功率是非常有限的。

有源相控阵天线采用独立功放单元，可以在一定程度上克服无源相控阵天线的缺点并大幅度提出系统的有效输出功率。图 5.1 所示系统的等效辐射功率为：

$$EIRP_E = P \times G_0 \times N^2 \times \eta$$
式(5-1)

式中， G_0 为天线单元增益， P 为单个功放功率， η 为合成效率。

由上式可见，天线阵列的等效辐射功率与天线单元的增益、单个功放的输出功率成正比，与组成天线阵单元个数的平方成正比，这也是本项目采用有源相控阵进行空间功率合成的重要原因。

5.1.2 等效辐射功率

分析的前提条件：等效辐射功率主要与以下几个方面因素有关：

天线阵设计增益： G_0 ；

单个功放功率： P ；

天线阵列合成效率： η 。

其中，影响天线阵列合成效率的主要因素有各发射通道的相位不一致性、各发射通

道的幅度不一致性、天线的驻波导致的反射损耗和阵列单元间的互耦。

1) 通道的相位不一致性

分析条件：天线阵列的阵元数为 N ，各阵元辐射信号相位不一致性为在选定相差范围内均匀分布。

分析结果：根据信道的相位不一致性取不同数值（不考虑其它因素的影响），可以得到天线阵列可能达到的合成效率 η_1 。

2) 通道的幅度不一致性

分析条件：天线阵列的阵元数为 N ，各阵元辐射信号幅度不一致性为在选定幅度差范围内均匀分布。

分析结果：根据信道的幅度不一致性取不同数值（不考虑其它因素的影响），可以得到天线阵列可能达到的合成效率 η_2 。

3) 天线的驻波导致的反射损耗

天线端口驻波对合成效率的影响关系推导如下：

天线的有效输出功率为 P_{OUT} ，到达天线输入端口的功率为 P_{IN} ，反射系数为 ξ ，单元天线的电压驻波比为 ρ 有如下关系：

$$P_{OUT} = P_{IN}(1 - \xi^2), \text{ 而 } \xi = \frac{\rho - 1}{\rho + 1}, \text{ 合成效率为 } \eta = \frac{P_{OUT}}{P_{IN}} = 1 - \xi^2 = 1 - \left(\frac{\rho - 1}{\rho + 1}\right)^2$$

针对天线单元不同驻波比，可以得到天线阵列的合成效率 η_3 。

4) 阵列单元间的互耦

互耦在任何形式的阵列天线中都会存在，从理论上严格分析各种阵元间的互耦是困难的，常用的去耦方法是通过小型阵列试验结果来克服天线阵的互耦。

减小互耦带来的不利影响采取的方法一般有：

- 阵元之间加隔板；
- 加载接地板；
- 波导、微带贴片辐射元加介质板覆盖层(天线罩)；
- 辐射阵列前置介质片；
- 互耦的直接优化修正方法。

工程中天线阵优化设计与互耦的修正可同时进行，如果系统技术指标由于互耦的影响不能达到设计要求，将在课题中采取互耦的直接优化修正方法。

5) 分析结果：等效辐射功率为：

$$EIRP_E = P \times G_0 \times N \times \eta_1 \times \eta_2 \times \eta_3 \quad \text{式(5-2)}$$

实际计算结果满足系统的要求。

5.1.3 天线阵的波束范围分析

中心频率为 f_0 ，频率范围 $f_L \sim f_H$ ，若要求天线线阵的波束最大值指向为 θ_B ，则阵内相邻天线单元之间由移相器提供的相位差应为：

$$\Delta\varphi_B = \frac{2\pi}{\lambda} d \sin\theta_B \quad \text{式(5-3)}$$

第 $(N-1)$ 个单元与零号参考单元之间的“阵内相位差” φ_{B_H} 为：

$$\Delta\varphi_{B_0} = \frac{2\pi}{\lambda_0} (N-1) d \sin\theta_B \quad \text{式(5-4)}$$

由于采用平面矩形栅格阵， $L = (N-1)d$ ， L 表示天线阵列的线阵孔径，并考虑 $\lambda_0 = f_0 / c$ ，则 φ_{B_0} 可表示为 $\varphi_{B_0} = 2\pi f_0 T_{A_0}$ ，式中 $T_{A_0} = L \sin(\theta_B) / c$ ，称为阵列天线的孔径渡越时间，它反映了阵列两端两个天线单元所辐射信号到达位于 θ_B 方向的同一目标的时间差。若天线作为接收阵，则 T_{A_0} 反映阵列两端单元所收到的来自同一目标的回波信号时间差。

天线阵列所能允许的最大信号带宽与阵列天线的孔径渡越时间 T_{A_0} 是密切相关的，当阵列天线的孔径渡越时间 T_{A_0} 大于信号带宽的倒数时，将导致带内信号不能同时到达目标，受此条件限制，能够允许的阵列天线的孔径：

$$T_{A_0} = L \sin(\theta_B) / C < 1 / \Delta f, \Rightarrow L < \frac{c}{\sin(\theta_B) \times \Delta f} \quad \text{式(5-5)}$$

实际计算结果满足系统的要求。

5.1.4 天线阵的瞬时波束分析

天线阵采用 $N = N_{\text{行}} \times N_{\text{列}}$ 平面矩形栅格阵列，阵元间距为 Δd ，天线阵的瞬时波束为（波长为 λ_H ）：

$$\theta_{\text{方位}}(0) = \frac{0.886\lambda}{L_{\text{水平}}} = \frac{0.886\lambda}{N_{\text{列}} \times \Delta d} (\text{rad}) \quad \text{式(5-6)}$$

$$\theta_{\text{俯仰}}(0) = \frac{0.886\lambda}{L_{\text{俯仰}}} = \frac{0.886\lambda}{N_{\text{行}} \times \Delta d} (\text{rad}) \quad \text{式(5-7)}$$

阵元间距为 Δd ($0.8\lambda_H \sim 0.5\lambda_H$) 时，可以得到频率低段 (λ_L) 和频率高段 (λ_H) 分别对应的方位、俯仰波束宽度。

通过分析计算确定：方位面的排阵间距为 $dx = 0.5\lambda_H$ 、俯仰方向的排阵间距为 $dy = 0.6\lambda_H$ ，在此布阵条件下，并在波束合成算法处理时适当调整各发射通道幅、相加权值，可以满足天线阵的瞬时波束宽度要求，同时兼顾获得天线阵高增益性能。

5.1.5 天线阵的波束指向误差分析

许多因素可以导致角误差，如热噪声、多路径效应以及天线的幅相误差等，

其中由幅相误差引起的就是波束指向误差(beam pointing error)。

理想情况下, 相控阵天线的方向图是阵列中所有天线单元辐射电磁波的矢量合成。这样, 每个天线单元的误差都会对整个阵列的方向图带来影响。

影响波束指向精度的因素包括以下几个方面:

- 幅度误差(amplitude error): 天线单元辐射电磁波的幅度值偏离理论值, 使得波束指向偏离理论值, 造成波束指向误差;
- 相位误差(phase error): 天线单元辐射电磁波的相位偏离理论值, 使得波束指向偏离理论值, 造成波束指向误差;
- 单元的定位误差: 每个天线单元的位置按理想情况确定, 但安装时, 天线单元的位置会偏离理论值, 这就导致波束指向偏离理论值, 造成波束指向误差;
- 单元失效(element failure): 在使用过程中, 单元因各种原因造成失效, 使得波束指向偏离理论值, 造成波束指向误差。

以一维线天线为例进行分析, 一维线天线的示意图如图 5.2 所示。

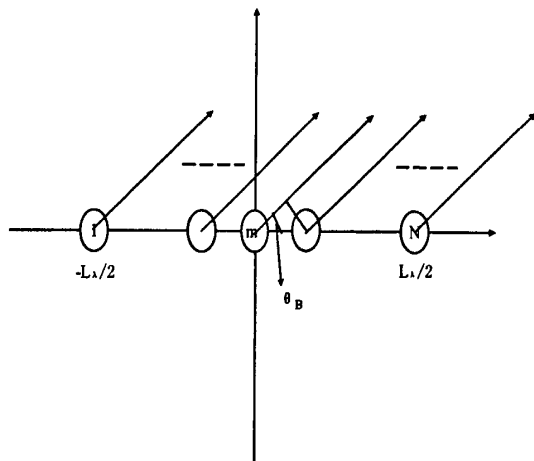


图5.2 一维线天线示意图

为了方便分析, 将长度单位以波长为单位进行归一化, 线阵的尺寸为 $L = (N-1)d$, $L_\lambda = L/\lambda$, 远场表达式可写为:

$$F(u) = \int_{-L_\lambda/2}^{L_\lambda/2} f(x_\lambda) \exp(-jz\pi x_\lambda u) dx_\lambda \quad \text{式(5-8)}$$

式中 $u = \sin(\theta)$, 此式 θ 正值为指向 $-x_\lambda$ 方向。

若线天线用移相器使波束电扫描, 当频率为 f_0 (波长 λ_0) 时, 使波束偏离法线 θ 角要求二相邻单元的移相器相位差 $\varphi = 2\pi x/\lambda_0 \sin(\theta)$, 可写成 $\varphi = 2\pi x(f_0/c) \sin(\theta)$ 。

当移相网络的相位变化确定时, 由于信号产生器产生的信号为宽带信号, 确定波束指向时以中心频率 f_0 为基准进行调整相位的计算, 此时对于频率为 f_1 的信号, 形成的方向图指向将产生偏差, 经过分析, 产生的指向角度偏差 $\Delta\theta$ 为:

$$\Delta\theta \approx \frac{f_0 - f_1}{f_0} \tan(\theta) = \frac{\Delta f}{f_0} \tan(\theta) \quad \text{式(5-9)}$$

上式表明, 当 $f_0 - f_1 > 0$ 时, 相控阵天线的波束指向与相对频偏成正比, 即对不同频率的信号分量, 其最大辐射方向将不同, 这种现象被称为相控阵天线的空间色散。

空间色散也就是说当信号频率由 f_0 变为 $f_0 + \Delta f$ 后所引起的天线波束指向偏差 $\Delta\theta$ 仅与频率偏差 Δf 及期望的指向 θ 有关, 而与天线的口径和阵元数目无关。

由以上的分析得出如下结论:

带内信号产生的指向偏差 $\Delta\theta$ 将随着天线阵列期望指向角 θ 的增大或频率偏差 Δf 的增大而增大, 为了保证系统正常工作, 一般准则是要求 $\Delta\theta < \frac{1}{5}\theta(\theta_B)_{3dB}$, $\theta(\theta_B)_{3dB}$ 表示天线阵扫描至 θ_B 方向时天线阵的半功率波束宽度。

5.2 系统方案设计

5.2.1 方式设计

1) 波束形成基本原理

等距线阵如图 5.3 所示, 其 m 个阵元等距离排列成一直线, 阵元间距为 d 。假定信源 $s(t)$ 在远场, 即信号到达每个阵元的波前为平面波。

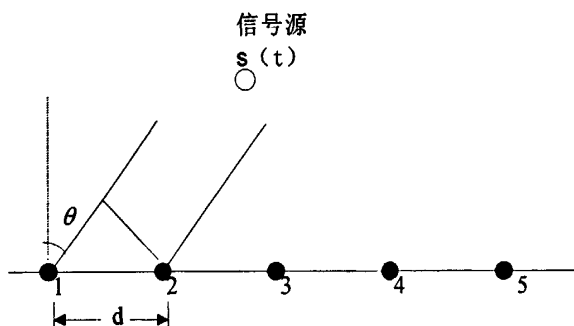


图 5.3 等距线阵的几何结构

到达波的空间角应该在三维空间表示, 为了便于直观说明, 这里用二维平面来讨论, 即到达波的方向向量限制在上图的平面内。

由于考虑各个阵源对于源信号的延迟等价于各阵元之间的相对延迟, 因此我们以第一个阵元为参考点, 则在第二个阵元接收信号的延迟为 $\Delta t = d \sin \theta / c$, c 为光速, 那么第二个阵元相对于第一个阵元的相位延迟为 $\omega \Delta t$, ω 为角频率, 又因为 $f = c / \lambda$, $\omega = 2\pi f$, λ 为电磁波的波长, f 为信号频率。因此有:

$$\omega\Delta t = \frac{2\pi}{\lambda} d \sin\theta \quad \text{式(5-10)}$$

在窄带通信中,信号的频带比载波小得多,所以 $s(t)$ 的变化相对缓慢,各阵元之间的延迟无穷小于频带的倒数,即信号包络在各阵元上的差异可以忽略不计。因此假定我们在第一个阵元上接收到的信号为 $s(t)$,则在第二个阵元上接收到的信号可以认为 $s(t)e^{-j\frac{2\pi}{\lambda}d\sin\theta}$,同样在第 m 个阵元上接收到的信号可以认为:

$$s_m(t) = s(t)e^{-j\frac{2\pi}{\lambda}(m-1)d\sin\theta} \quad \text{式(5-11)}$$

因而可以将阵列信号的向量形式表示为

$$\begin{aligned} S(t) &= [s_1(t), s_2(t), \dots, s_m(t)]^T \\ &= s(t)[1, e^{-j\frac{2\pi}{\lambda}d\sin\theta}, \dots, e^{-j\frac{2\pi}{\lambda}(m-1)d\sin\theta}]^T \end{aligned} \quad \text{式(5-12)}$$

上式中的向量称为方向向量,因为当信号频率和阵列的几何结构确定时,该向量只与信号的波达方向角 θ 有关,方向向量记作 $a(\theta)$ 。

波束形成的基本思想就是对于多通道接收下的同一个信号,通过对每一个通道输出数据的相位调整,使得各通道输出的信号具有相同的相位,然后各通道数据叠加可以增强信号功率,提高信噪比。因此对于接收数据 S ,要想使得每一路输出具有相同的相位,则需要在每一路的输出再进行补偿,即

$$\begin{aligned} S'(t) &= S(t) * [1, e^{j\frac{2\pi}{\lambda}d\sin\theta}, \dots, e^{j\frac{2\pi}{\lambda}(m-1)d\sin\theta}] \\ &= s(t)[1, e^{-j\frac{2\pi}{\lambda}d\sin\theta}, \dots, e^{-j\frac{2\pi}{\lambda}(m-1)d\sin\theta}]^T * [1, e^{j\frac{2\pi}{\lambda}d\sin\theta}, \dots, e^{j\frac{2\pi}{\lambda}(m-1)d\sin\theta}] \quad \text{式(5-13)} \\ &= s(t)[1, 1, \dots, 1] \end{aligned}$$

2) 单波束

阵列输出的绝对值与来波方向之间的关系称为天线的方向图。方向图一般有两类:一类是阵列输出的直接相加,即静态方向图,波束指向法线方向;另一类是带指向的方向图,信号的指向是通过控制阵元相位来实现的。竖直放置的方阵几何关系如图 5.4 所示。

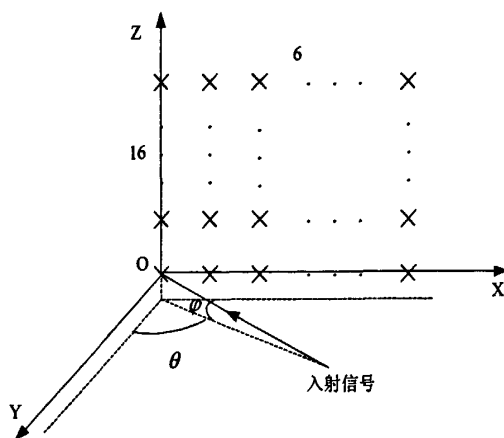


图 5.4 竖直放置的方阵几何关系

对于竖直放置的平面阵, 由 16×6 个阵元组成, 几何关系如图 5.4 所示, 以阵列的左上角的阵元为参考点, X 轴有 6 个间距为 d_1 的均匀线阵, Z 轴有 16 个间距为 d_2 的均匀线阵, 另假设信号方位角为 θ ($-90^\circ \leq \theta \leq 90^\circ$), 俯仰角为 φ ($-90^\circ \leq \varphi \leq 90^\circ$), 其中方位角 θ 表示与 X 轴夹角, 俯仰角 φ 表示与 XOY 平面的夹角, 可以得到信号入射到第 k 个阵元上引起的时间延迟为:

$$\tau_k = (x_k \sin \theta \cos \varphi + z_k \cos \varphi) / c \quad \text{式(5-14)}$$

则静态方向图可表示为:

$$Y_0 = \sum_{l=1}^{mn} w_l e^{-j2\pi f(x_k \sin \theta \cos \varphi + z_k \cos \varphi) / c} \quad \text{式(5-15)}$$

当波束需要扫描的时候, 可以在各阵元加上不同的时间延迟实现对指定方向扫描, 对于方向 θ_d, φ_d , 波束方向图可表示为:

$$Y_0 = \sum_{l=1}^{mn} w_l e^{j2\pi f(x_k \sin \theta_d \cos \varphi_d + z_k \cos \varphi_d) / c} e^{-j2\pi f(x_k \sin \theta \cos \varphi + z_k \cos \varphi) / c} \quad \text{式(5-16)}$$

针对本课题, 给出了方位和俯仰方向的仿真结果。仿真结果如图 5.5、图 5.6 所示。

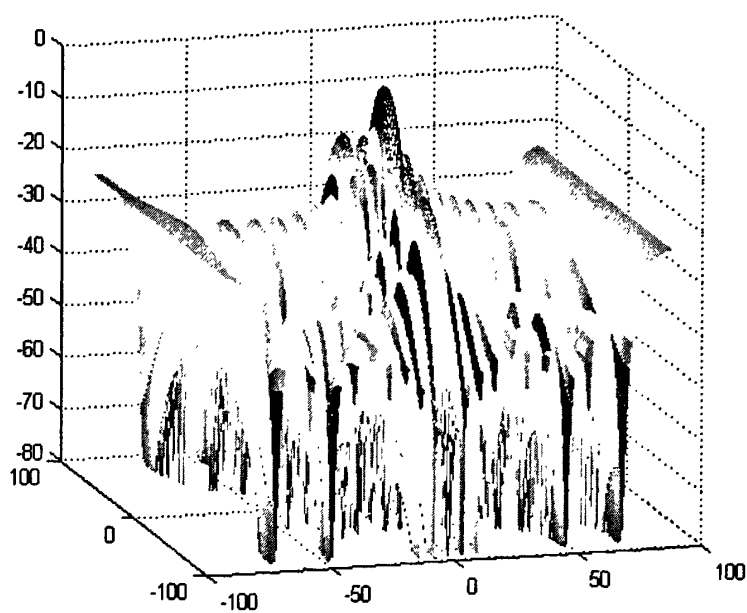


图 5.5 法线方向二维波束图

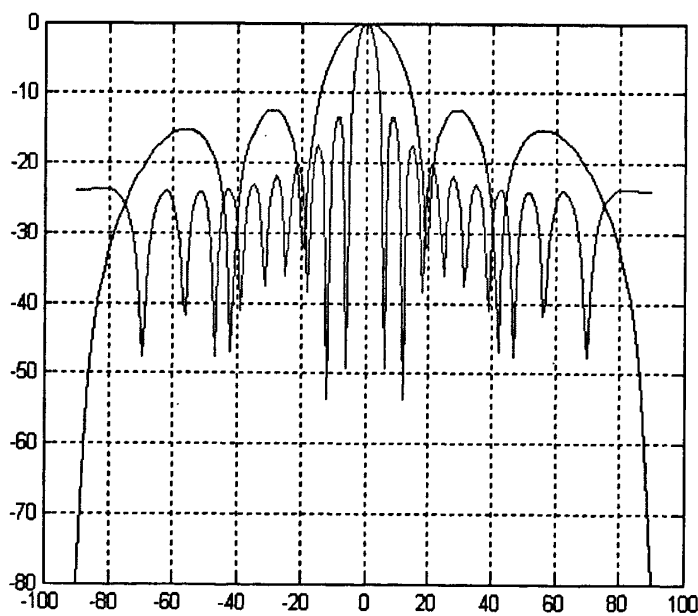


图 5.6 二维波束图剖面图

3) 两波束

当同时形成两个波束时，当两个波束同频时，可以先形成单独的两个波束的权向量，然后再把两个权向量叠加到一起扫描波束图：

$$\begin{aligned}
 Y_0 &= \sum_{l=1}^{mn} w_l e^{j2\pi f(x_k \sin\theta_{d1} \cos\varphi_{d1} + z_k \cos\varphi_{d1})/c} e^{-j2\pi f(x_k \sin\theta \cos\varphi + z_k \cos\varphi)/c} \\
 &+ \sum_{l=1}^{mn} \hat{w}_l e^{j2\pi f(x_k \sin\theta_{d2} \cos\varphi_{d2} + z_k \cos\varphi_{d2})/c} e^{-j2\pi f(x_k \sin\theta \cos\varphi + z_k \cos\varphi)/c} \\
 &= \sum_{l=1}^{mn} (w_l e^{j2\pi f(x_k \sin\theta_{d2} \cos\varphi_{d2} + z_k \cos\varphi_{d2})/c} \\
 &\quad + \hat{w}_l e^{j2\pi f(x_k \sin\theta_{d2} \cos\varphi_{d2} + z_k \cos\varphi_{d2})/c}) e^{-j2\pi f(x_k \sin\theta \cos\varphi + z_k \cos\varphi)/c}
 \end{aligned} \tag{5-17}$$

$(\theta_{d1}, \varphi_{d1})$, $(\theta_{d2}, \varphi_{d2})$ 为两个波束的指向, $w_l, \hat{w}_l$ 分别为两个波束的幅度加权系数。仿真结果如图 5.7、图 5.8 所示。

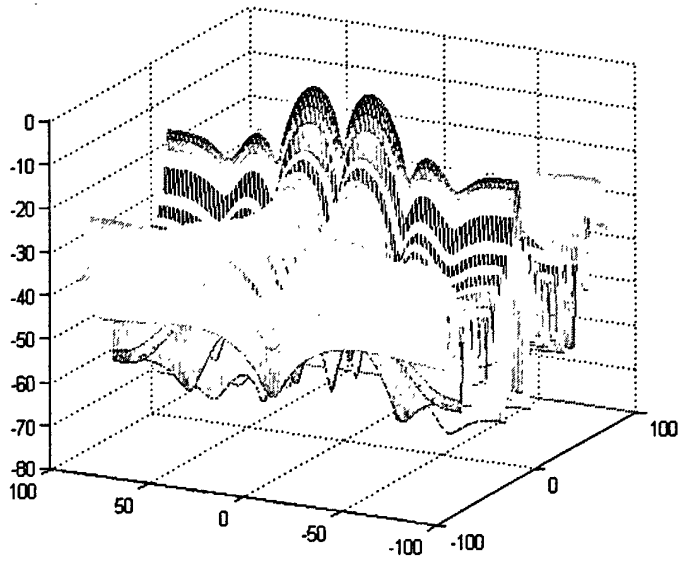


图 5.7 两个波束二维波束图

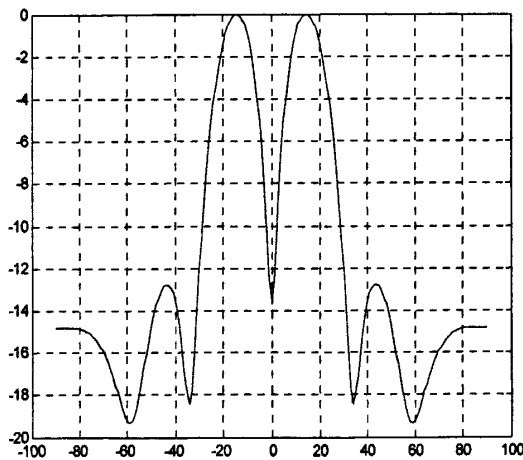


图 5.8 方位方向波束图

5.2.2 旁瓣抑制功能设计

1) 切比雪夫窗

针对均匀线阵,产生等副瓣的阵列响应。众所周知,要设计一个等副瓣的阵列响应可以由计算切比雪夫多项式的根的位置来确定。这一个过程要耗费很多时间,所以在一些文献中提出了很多更有效的方法来代替。

令

$$\mu_0 = \cosh\left[\frac{1}{L-1} \operatorname{arccosh}(10^{-sll/20})\right] \quad \text{式(5-18)}$$

式中, sll 表示所希望的副瓣电平,用分贝表示, L 为天线个数。

使用由 Elliott 提出的来的综合方法,对于有 $2\Gamma+1$ (即 L) 奇数单元的线性阵列,其矢量因子由下式给出:

$$w_{\Gamma-n+1} = \sum_{p=n}^{\Gamma} (-1)^{\Gamma-p} \frac{\Gamma}{\Gamma+p} C_{\Gamma+p}^{2p} * C_{2p}^{p-n} * \mu_0^{2p} \dots n=0,1,2,\dots,\Gamma \quad \text{式(5-19)}$$

而对于一个有 2Γ 个单元的阵列,其加权矢量因子由下式确定:

$$w_{\Gamma-n+1} = \sum_{p=n}^{\Gamma} (-1)^{\Gamma-p} \frac{2\Gamma-1}{2(\Gamma+p-1)} C_{\Gamma+p-1}^{2p-1} * C_{2p-1}^{p-n} * \mu_0^{2p-1} \dots n=1,2,\dots,\Gamma \quad \text{式(5-20)}$$

2) 泰勒窗

泰勒综合技术是另一种常用的设计低副瓣辐射方向图的技术。这种技术与切比雪夫综合不同,它没有在波束宽度和副瓣电平直接进行优化。在这种情况下,只有一定数目的近区副瓣电平是一个常量,其余的副瓣都不是,其电平随着远离中心而降低。虽然泰勒分布与切比雪夫分布所综合的方向图有不同之处,但泰勒分布的波束宽度与副瓣电平已经很接近最优化结果。

考虑一 L 单元的线阵,令

$$N = L - 1 \quad \text{式(5-21)}$$

则阵列的加权值 $\{w_i, i=1,2,\dots,L\}$ 由下式给出:

$$w_i = \frac{1}{L} \left\{ 1 + 2 \sum_{n=1}^{m-1} f(n, A, m) \cos\left(\frac{2\pi m z_i}{L}\right) \right\} \quad \text{式(5-22)}$$

式中,参数 m 是用来代表支电平副瓣数目。实际上,通常把它设为 2~6 之间。前面表达式的其它部分定义如下:

$$z_i = i - (N/2 + 1) \quad \text{式(5-23)}$$

$$f(n, A, m) = \left\{ \frac{[(m-1)!]^2}{(m-1+n)!(m-1-n)!} \prod_{k=1}^{m-1} \left[1 - \left(\frac{n}{u_k} \right)^2 \right] \right\} \quad \text{式(5-24)}$$

$$u_k = \begin{cases} \pm a\sqrt{A^2 + (m-0.5)^2} & 1 \leq k < m \\ \pm k & m \leq k < \infty \end{cases} \quad \text{式(5-25)}$$

$$a = \frac{m}{\sqrt{A^2 + (m-0.5)^2}} \quad \text{式(5-26)}$$

$$A = \frac{1}{\pi} \operatorname{arccosh} R \quad \text{式(5-27)}$$

$$R = 10^{sl/20} \quad \text{式(5-28)}$$

5.3 系统结构设计

5.3.1 天线单元设计

天线单元采用板线形式，结构简单，易于加工和调试，如图 5.9 所示。

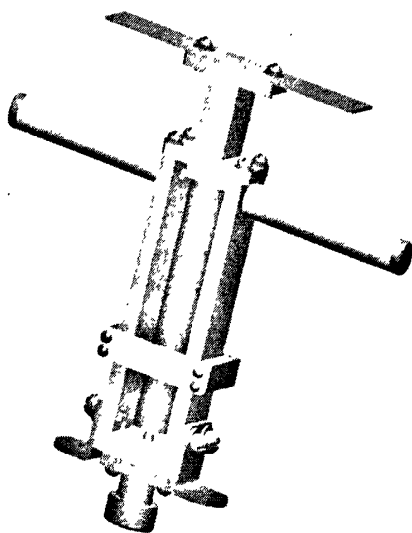


图 5.9 天线单元示意图

5.3.2 天线阵

天线阵采用 96 阵元（方位 6×俯仰 16）天线阵。通过调整各阵元激励信号相位，形成方位电扫波束。

天线合成网络、功放和馈线等置于反射器的后面，减小了其对天线技术指标的影响。

由于要实现方位电扫波束，控制波束扫描时必须做到在扫描空间不出现第二个主波束，也就是限制栅瓣的出现。为此在一定的扫描角下必须控制辐射元之间方位面的间距，以抑制栅瓣的产生。等幅，等距阵波束最大点出现的条件是各元

激励同相迭加，对于圆锥扫描区的阵单元最大距离应满足下式：

$$dx = \frac{\lambda}{1 + \sin \theta_m}$$

式(5-29)

天线阵采用桁架结构，每行由 6 个单元组成成为整体行单元，整个阵面由 16 个行单元组成成为 96 元天线阵。为便于维修，每个行单元可单独拆卸。在天线阵外部有天线罩保护。如图 5.10 所示。

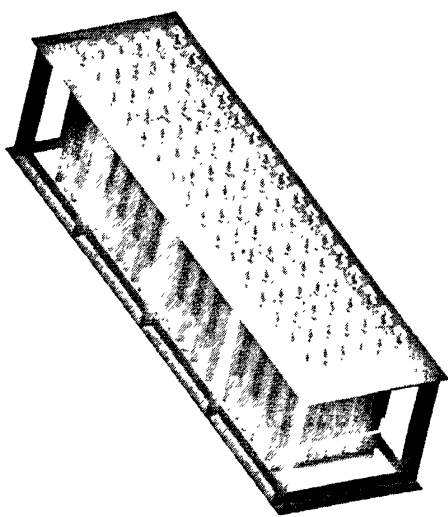


图 5.10 天线阵示意图

第六章 结束语

文章重点从信号产生的基本原理出发,研究了数字法即直接数字合成法和波形存储直读法两种方法各自不同的工作特点,经过分析、比较、归纳,在前人研究的基础上,为系统选择了具有实用价值的宽带信号产生方案,并对基于 FPGA 硬件处理平台来实现 DDS 信号的设计进行了探讨。接着从空间功率合成基本原理出发,研究了相控阵发射机不同的实现方法即集中式和分布式,根据各自的优缺点,为本系统选择了适当的发射机实现形式。

以前宽带信号一般是采用产生多个基带窄带信号,再通过射频合路来产生宽带信号。而此次研制的宽带信号产生器,基于 FPGA 硬件处理平台,采用并行处理技术,用单块信号板实现了能够对初相、幅度进行精确控制的多载波宽带信号。利用相控阵天线阵列技术,在基带实现了对波束的控制,保证了空间功率合成的效率,完成了大功率信号的发射。

经过对各项理论知识的研究与学习,对系统进行了精心的设计,对各项技术指标进行了充分的论证,并经过室内各种辅助模拟软件进行了大量的模拟计算工作,对设计进行了必要的优化,在研制完成以后,经过室内模拟试验取得了很好的效果。现缺乏足够的外场试验,积累足够的数据以支持本次设计的正确,以后还有许多的工作需要跟进。

致谢

在学业即将完成之际，我非常留恋这两年半的学习时光，这段时间在我的人生中留下了浓重的一笔，必将深深地影响我今后的学习与工作。

首先我要感谢我的导师李鹏教授，本文是在李老师悉心指导下才得以完成的。李老师渊博的专业知识、深厚的学术造诣、严谨的工作作风将使我受益终身。同时，使我对科研生产之上的理论学习和研究有了更进一步的体会，这对我今后的学习和科研工作将会有莫大的帮助。

同时感谢我的同学们，他们在学习和工作过程中对我的帮助让我记忆犹新，难忘与他们一起那欢声笑语、其乐融融的生活。

更应该感谢我的家人，是他们无微不至的照顾和精神上巨大的支持使我顺利的完成了我的毕业设计。

参考文献

- [1] 郭崇贤, 相控阵雷达接收技术[M].国防工业出版社, 2009
- [2] 张宪起, 基于 FPGA 的直接数字频率合成器的设计和实现[J].集成电路通讯, 2006
- [3].张光义, 赵玉洁, 相控阵雷达技术[M].电子工业出版社, 2006
- [4]费元春, 苏广川, 宽带雷达信号产生技术[M].国防工业出版社, 2002
- [5]王家礼, 孙璐, 频率合成技术[M].西安电子科技大学出版社, 2009
- [6]林茂庸, 柯有安, 雷达信号理论[M].国防工业出版社, 1984
- [7]赵国庆, 雷达对抗原理[M].西安电子科技大学出版社, 1999
- [8]白居宪, 直接数字频率合成[M].西安交通大学出版社, 2007
- [9]朱刚, 超宽带(UWB)原理与干扰[M].清华大学出版社, 2009
- [10]贝尼迪特, 超宽带无线电基础[M].电子工业出版社, 2005
- [11]刘克成, 天线原理[M].国防科技大学出版社, 1989
- [12]张光义, 空间探测相控阵雷达[M].科学出版社, 2001
- [13]钟顺时, 微带天线理论与应用[M].西安电子科技大学出版社, 1991
- [14]褚振勇, FPGA 设计及应用[M].西安电子科技大学出版社, 2002
- [15]Richard A.Poisel 著, 吴汉平等译, 通信电子战系统导论[M].电子工业出版社, 2003
- [16]Skolnik M I 著, 王军, 林强等译, 雷达手册[M].电子工业出版社, 2003
- [17]R.J.Malliou, 相控阵天线手册[M].电子工业出版社, 2007
- [18]Stafan Sjöholm, Lennart Lindh 著, 边计年等译, 用 VHDL 设计电子线路[M].清华大学出版社, 2001
- [19]赵雅兴, FPGA 原理、设计与应用[M].天津大学出版社, 1999
- [20]龚剑, 朱亮, MATLAB 5.X 入门与提高[M].清华大学出版社, 2000
- [21]J Bhasker 著, 徐振林等译, Verilog HDL 硬件描述语言[M].北京机械工业出版社, 2000
- [22]吴曙荣, 用 FPGA 实现 DDS 的设计[J].航空计算技术, 2006
- [23]陈波, 黎向阳, 基于FPGA的直接数字波形合成宽带信号源的设计与实现[J].火控雷达技术, 2006
- [24]杨会成, 基于FPGA 的直接数字频率合成信号发生器的设计[J].安徽工程科技学院学报, 2005
- [25]Xilinx Inc, "Fast Fourier Transform V4.1" [J].2007.

[26]Xilinx Inc, “Virtex-4 User Guide” [J].2007

[27]张洋, 官朝晖, 电子战宽带相控阵发射机设计研究[J].电子对抗技术, 1998

[28]张光义, 有源相控阵雷达与无源相控阵雷达的功率比较[J].现代雷达, 2000

[29]袁海杰, 相控阵天线数字波束形成浅述[J].火控雷达技术, 2003

[30]江志浩等, 空间功率合成技术的合成效率问题研究[J].工程实践及应用技术, 2008

硕士期间研究成果

1. 解建勇，一种超短波背景信号模拟器设计，无线电工程，2009年4月5日录用。
2. 解建勇，孙素慧，通用短波接收机射频前端设计，无线电通信技术，2009年6月18日录用。

